

# 无线充电管理芯片 CW9C01

手册

版本：1D

<http://www.czhchip.com>

## 1. 概述

无线充电管理芯片 CW9C01 单芯片集成无线充电收发模块及小信号解码电路，外加部分客户自定义软件可轻松实现 WPC Qi 等各类无线充电方案。支持 PD2.0、BC1.2 多种协议快充输入，支持 5W、7.5W、10W、15W 无线充电输出。CW9C01 片内集成 FSK/ASK 解码，过压过流过温检测保护，集成度高，外部器件少，可广泛应用于各类无线充电底座支架等设计。

## 2. 功能特点

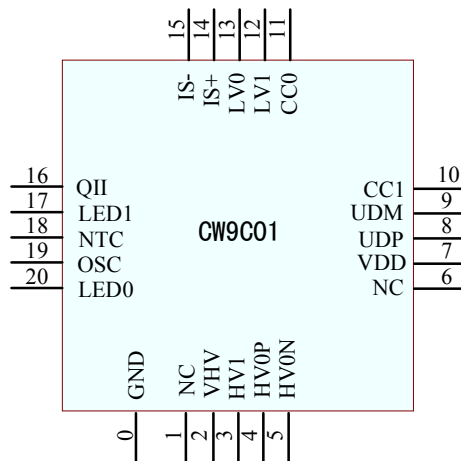
- 支持5V-12V输入电压
- 支持5W、7.5W、10W、15W无线充电输出功率
- 输入支持PD2.0、BC1.2等多种快充协议
- 支持半桥、全桥输出模式
- 内部集成硬件过压、欠压、过温保护
- 内部集成电流检测差分运放，硬件过流保护
- 内部集成FSK/ASK解调模块，外部器件只需少量阻容
- 支持静态、动态FOD检测
- 支持NPO、CBB、X7R电容，使用NPO电容时效率可达85%
- 独立2路LED状态指示灯
- 典型静态功耗25mW

## 3. 应用场合

- 无线充底座
- 无线充支架
- 车载无线充
- 无线充电宝

## 4. 封装

CW9C01 (QFN20\_3\*3) 封装引脚排列



## 5. 引脚

引脚号	引脚名称	类型	引脚说明
0	GND	电源	公共接地端
2	VHV	高压电源	高压正电源输入端，外接 1uF 退耦电容
3	HV1	单向输出	PWM 输出，输出为 VHV 电平
4	HVOP	单向输出	PWM 输出，输出为 VHV 电平，需外部短接 HVON
5	HVON	单向输出	PWM 输出，输出为 VHV 电平，需外部短接 HVOP
7	VDD	电源	外接 1uF 退耦电容
8	UDP	双向三态	USB 总线 D+数据线
9	UDM	USB双向	USB 总线 D-数据线
10	CC1	双向三态	Type-C CC1 输入输出
11	CC0	模拟双向	Type-C CC0 输入输出
12	LV1	单向输出	PWM 输出，输出为 VDD 电平
13	LVO	单向输出	PWM 输出，输出为 VDD 电平
14	IS+	模拟输入	电流检测差分运放同向输入端
15	IS-	模拟输入	电流检测差分运放反向输入端
16	Q11	模拟输入	无线充电通讯数据输入端，内部放大后解码
17	LED1	开漏输出	正常工作指示灯引脚
18	NTC	模拟输入	外置温度检测脚
19	OSC	模拟输入	线圈电压检测引脚
20	LEDO	模拟输出	异常工作指示灯引脚
1, 6	NC	NC	保留引脚

## 6. 引脚功能描述

### 6.1. LEDO 引脚和 LED1 引脚

LEDO 引脚连接异常工作指示灯，LED1 引脚连接正常工作指示灯。待机时，两个引脚均输出高电平，灯不亮。充电过程中，仅 LED1 引脚输出低电平，充满状态与待机状态指示相同。如果检测到 FOD 异常，仅 LEDO 引脚输出低电平。

### 6.2. VHV 引脚和 VDD 引脚

VHV 引脚支持高压输入，输入电压范围 5~12V。VDD 引脚为内部 LDO 输出。要求靠近这两个引脚分别接 1uF 退耦电容。

### 6.3. H 桥驱动引脚 HV0/1&LVO/1

HVOP 和 HVON 引脚需要外部并联后输出，其等效于 HV0 输出，HV0 和 HV1 引脚是高压驱动脚，用来驱动 H 桥的上管 PMOS，LVO 和 LV1 引脚是低压驱动脚，用来驱动 H 桥的下管 NMOS。其中 HV0 和 LVO 是对管，HV1 和 LV1 是对管。

### 6.4. UDP/UDM 引脚

UD+/UD-引脚用于 BC1.2 快速充电协议握手。

### 6.5. CC0/CC1 引脚

CC0/CC1 引脚用于 PD 快速充电协议握手。如外部连接 USB Type-C 母座，则要求 CC0 和 CC1 分别对地接 5.1KΩ 下拉电阻。

### 6.6. IS+/IS-引脚

电流采样差分输入引脚。为保证电流采样准确度，要求在布线时按照差分输入设计。

### 6.7. NTC 引脚

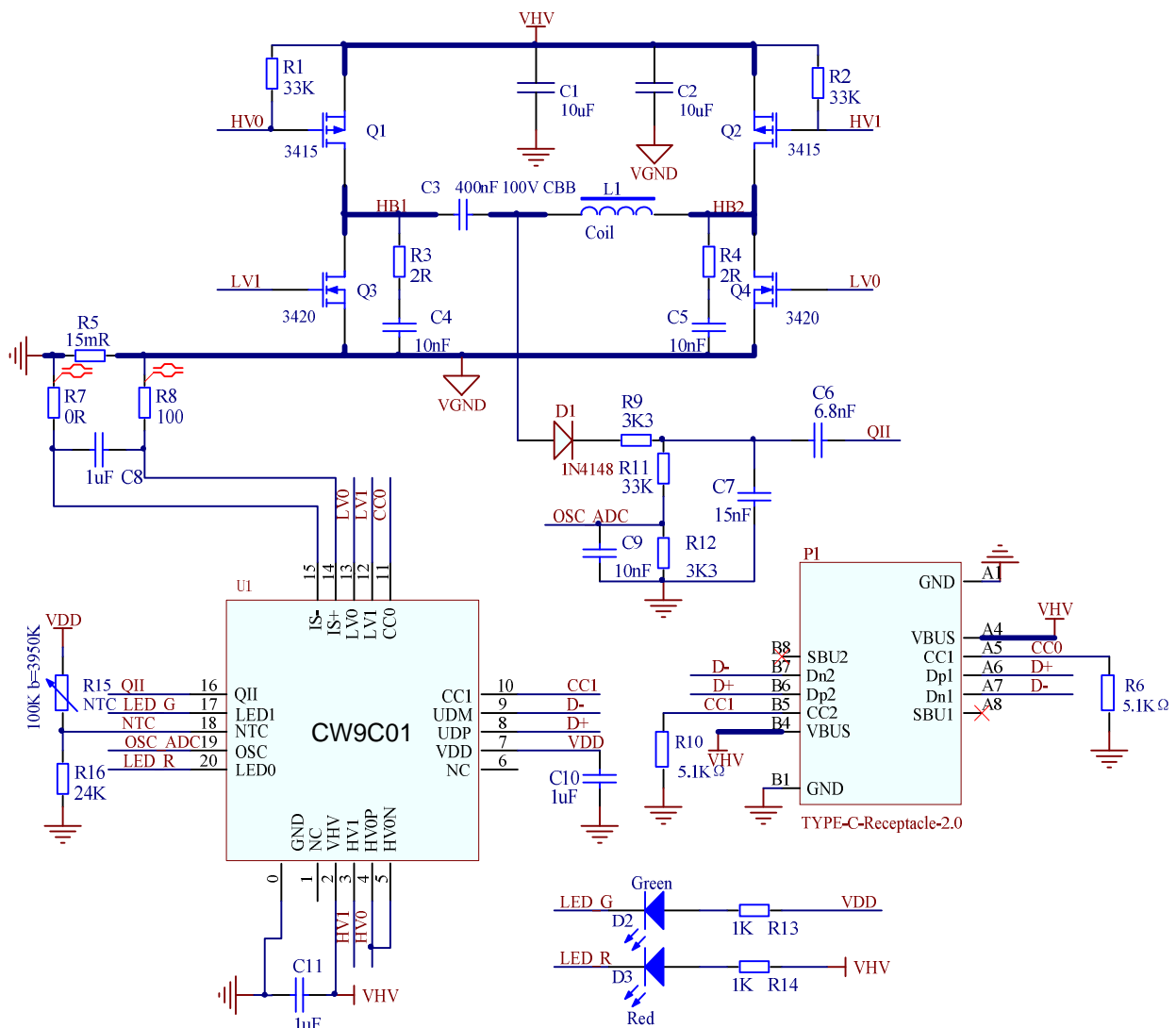
外部 NTC 过温保护引脚。如果使用 100K (b=3950) NTC，建议下拉电阻选择 24K，如果使用 10K (b=3950) NTC，建议下拉电阻选择 2K。上述两种情况，对应过温保护为 80℃，此时设备停止充电，当温度恢复到 60℃，设备将继续充电。如禁用外部 NTC 功能，该引脚需外接低电平。

### 6.8. OSC 引脚

线圈电压检测引脚。用于静态异物检测以及最大线圈振荡电压限幅。

## 7. 应用参考电路

CW9C01 参考电路

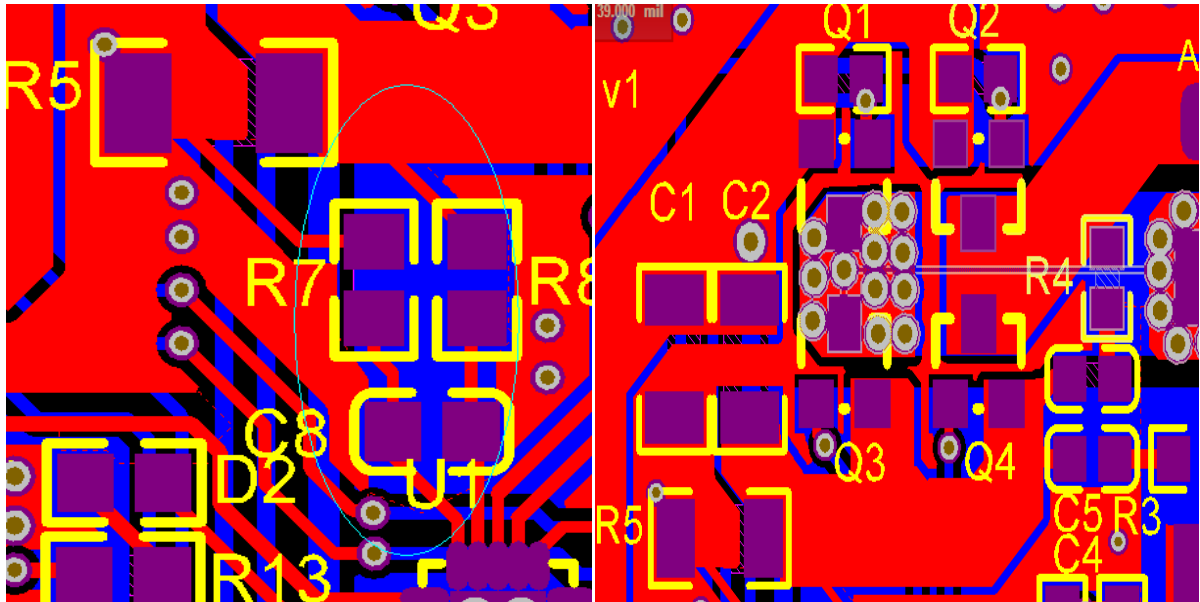


## 8. PCB设计注意事项

下图（左）为 CW9C01 芯片电流差分采样输入设计参考。R7 为 0 欧姆电阻，R7 只是为了更好的表示 GND 网络的取样点。

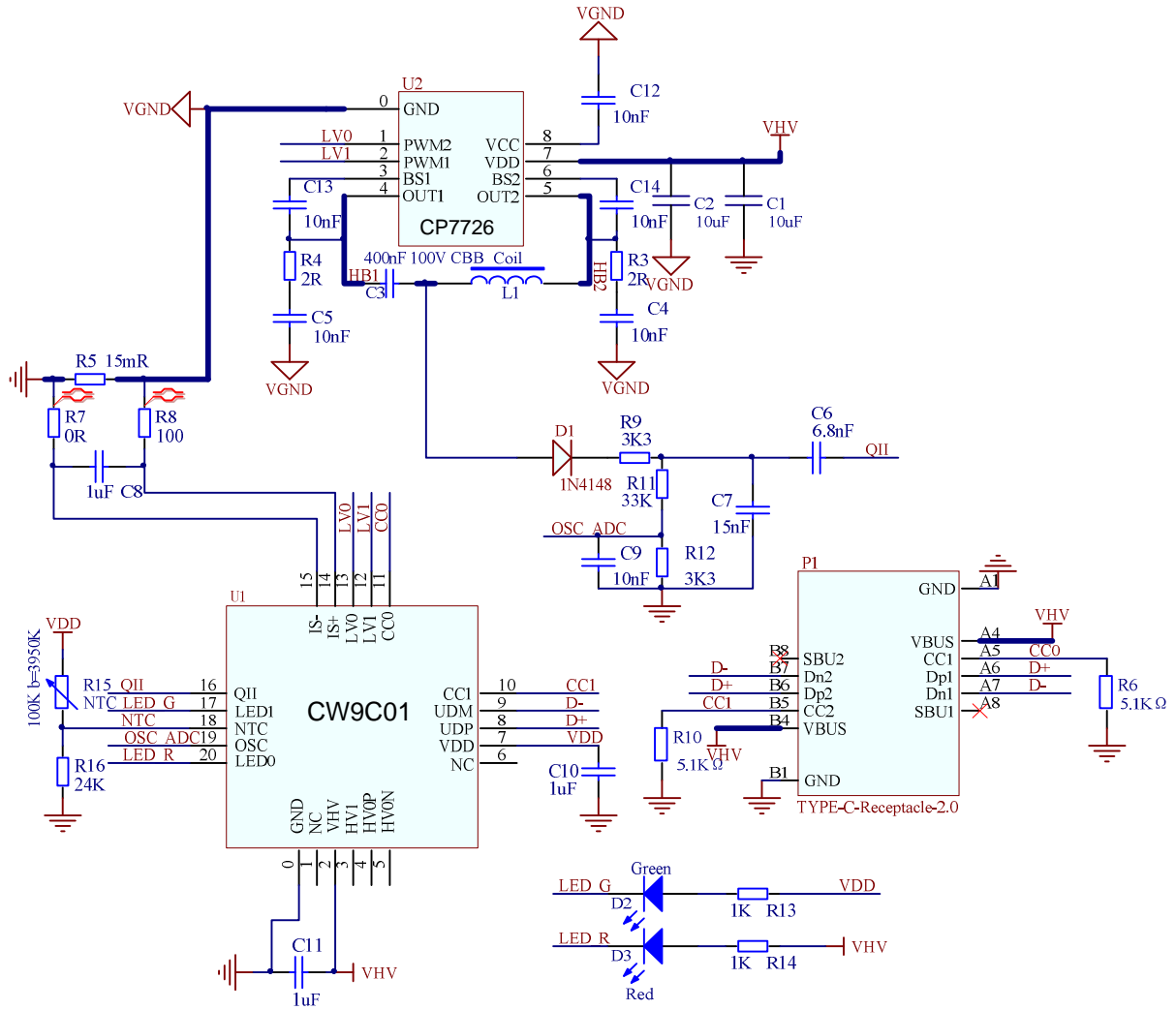
下图（右）为 H 桥电流回路参考设计，要求电流回路越短越好，走线尽可能粗。C1、C2 放置在电流回路输入端。

CW9C01 (QFN20) PCB 参考设计

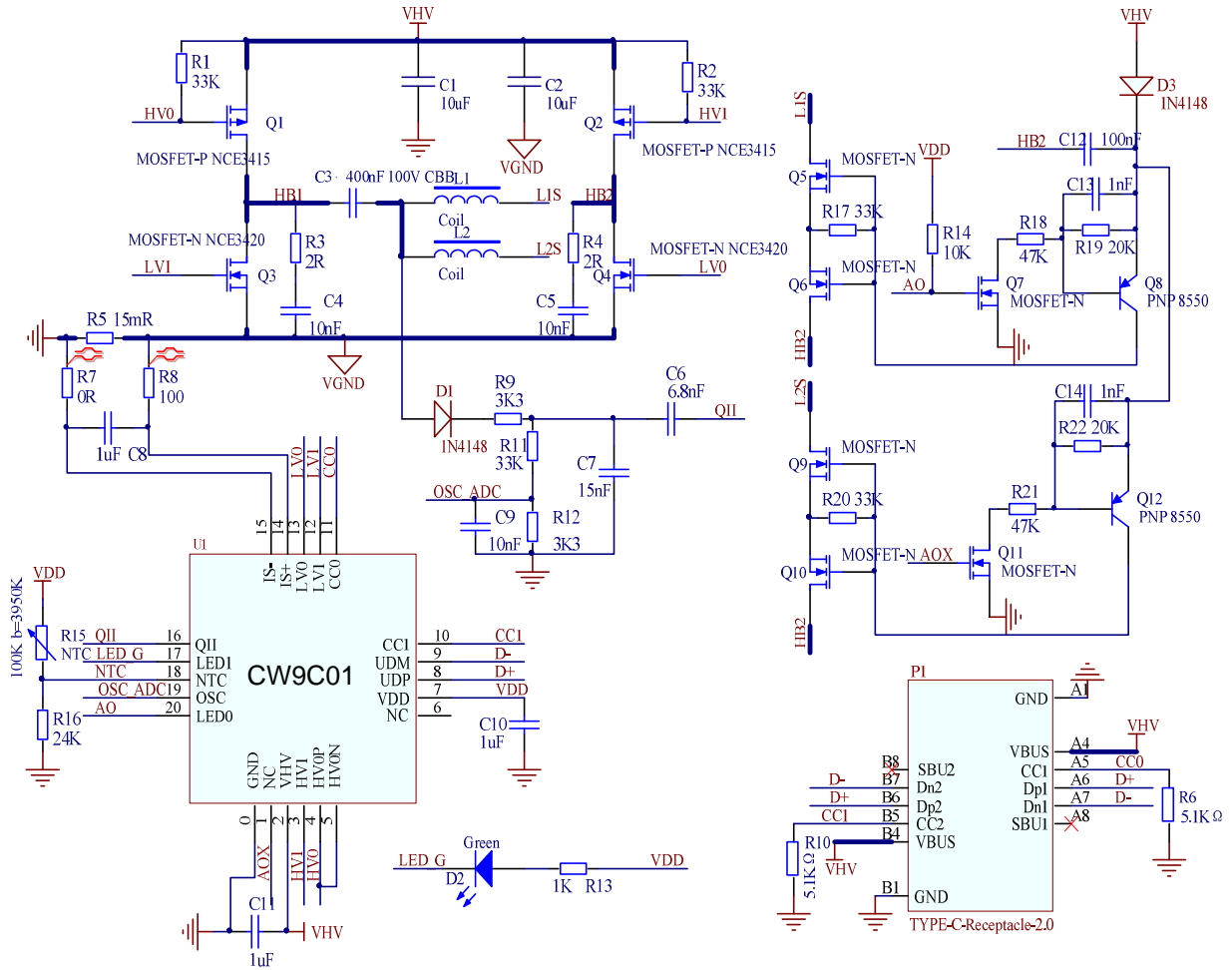


## 9. 扩展方案

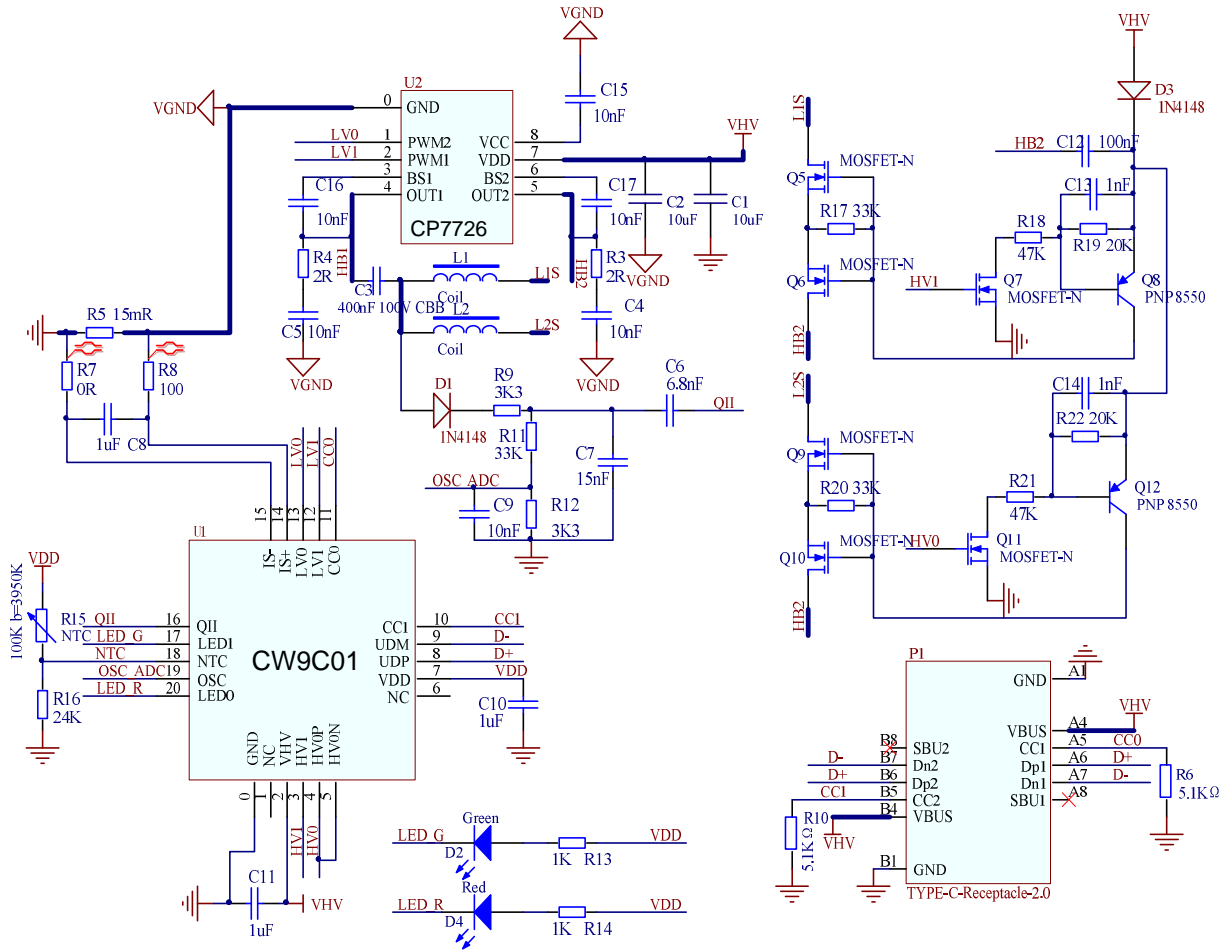
### 9.1. CW9C01+MOS外置桥驱动方案



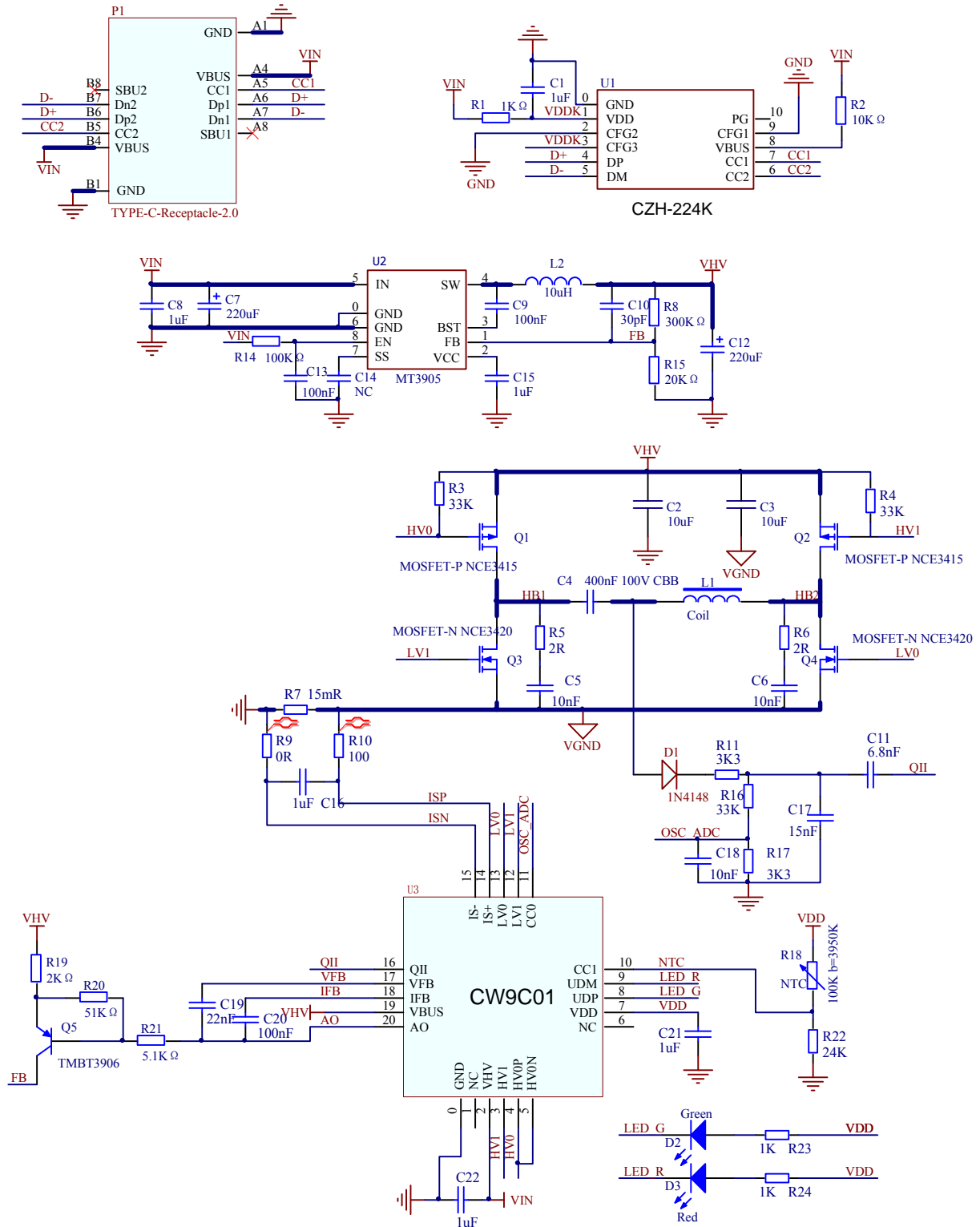
### 9.2. CW9C01+MOS 双线圈单充方案



### 9.3. CW9C01+外置桥驱动双线圈单充方案



### 9.4. CW9C01+MOS 定频调压方案（可扩展多线圈多充独立调压方案）





## 10. 参数

### 10.1. 绝对最大值

(临界或者超过绝对最大值将可能导致芯片工作不正常甚至损坏)

名称	参数说明	最小值	最大值	单位
TA	工作时的环境温度 (VHV<16V)	-40	110	°C
TA	工作时的环境温度 (VHV>=16V)	-40	100	°C
TS	储存时的环境温度	-55	125	°C
VDD	工作电源电压 (VDD 引脚接电源, GND 引脚接地)	-0.5	6.0	V
VHV	高压电源电压 (VHV 引脚接电源, GND 引脚接地)	-0.5	25.0	V
VIO	非高压引脚上电压	-0.5	VDD+0.5	V
VIOCC	CC1, CC2 引脚上的电压	-0.5	20.0	V
VIOHV	HVOP, HVON, HV1, LED0, OSC 引脚上的电压	-0.5	25.0	V
PD	整个芯片的最大功耗 (VHV 电压*电流)		300	mW
ESD	人体模型 (HBM)		2	KV

## 11. 封装信息

封装形式	塑体宽度	引脚间距		封装型号
QFN20	3*3mm	0.40mm	15.7mil	CW9C01

说明：封装信息图中标注的单位均为 mm (毫米)。

