



BAT32G133B 数据手册

基于 ARM® Cortex®-M0+的超低功耗 32 位微控制器

内置 32K 字节 Flash,丰富的模拟功能,定时器及各种通讯接口

V0.5.0

请注意以下有关CMS知识产权政策

* 中微半导体（深圳）股份有限公司（以下简称本公司）已申请了专利，享有绝对的合法权益。与本公司MCU或其他产品有关的专利权并未被同意授权使用，任何经由不当手段侵害本公司专利权的公司、组织或个人，本公司将采取一切可能的法律行动，遏止侵权者不当的侵权行为，并追讨本公司因侵权行为所受的损失、或侵权者所得的不法利益。

* 中微半导体（深圳）股份有限公司的名称和标识都是本公司的注册商标。

* 本公司保留对规格书中产品在可靠性、功能和设计方面的改进作进一步说明的权利。然而本公司对于规格内容的使用不负责任。文中提到的应用其目的仅仅是用来做说明，本公司不保证和不表示这些应用没有更深入的修改就能适用，也不推荐它的产品使用在会由于故障或其它原因可能会对人身造成危害的地方。本公司的产品不授权适用于救生、维生器件或系统中作为关键器件。本公司拥有不事先通知而修改产品的权利，对于最新的信息，请参考官方网站 www.mcu.com.cn。

功能

- **超低功耗工作环境：**
 - 电源电压范围：1.8V到5.5V
 - 温度范围：-40℃到105℃
 - 低功耗模式：睡眠模式，深度睡眠模式
 - 运行功耗：37uA/MHz@64MHz
 - 深度睡眠模式下功耗：0.9uA
 - 深度睡眠模式+32.768K+RTC工作：1.2uA
- **内核：**
 - ARM®32-bitCortex®-M0+ CPU
 - 工作频率：32KHz~64MHz
- **存储器：**
 - 32KB Flash存储器
 - 1.5KB 专用数据Flash存储器
 - 4KB SRAM存储器，附带奇偶校验
- **电源和复位管理：**
 - 内置上电复位（POR）电路
 - 内置电压检测（LVD）电路（门限电压可设）
- **时钟管理：**
 - 支持1MHz~20MHz外部振荡器
 - 支持32.768KHz外部振荡器
 - 内置64MHz高速发振器
 - 内置15KHz/30KHz可选的低速振荡器
- **乘法器模块：**
 - 乘法器：支持32bit乘法运算
- **增强型DMA控制器：**
 - 中断触发启动。
 - 传送模式可选（正常传送模式，重复传送模式，块传送模式以及链传送模式）
 - 传送源/目的领域为全地址空间范围可选
- **联动控制器：**
 - 能将事件信号链接到一起，实现外围功能的联动。
 - 事件输入15种，事件触发3种。
- **丰富的模拟外围：**
 - 12位 ADC转换器，转换速率1.42Msps，外部模拟通道15个，带温度传感器，支持单通道/多通道扫描转换模式。转换范围: 0到正参考电压
- 内置两通道比较器（CMP），输入源可选，基准电压可选择外部基准电压或内部基准电压
- 内置两通道可编程增益放大器（PGA），可设置4/8/10/12/14/16/32倍增益
- **输入/ 输出端口：**
 - I/O端口：13~22个
 - 能进行N沟道漏极开路、内部上拉、内部下拉的切换
 - 数字功能可自由配置
 - 内置时钟输出/蜂鸣器输出的控制电路
- **串行两线调试器 (SWD)**
- **丰富的定时器：**
 - 16 位定时器：8通道（带有通用PWM功能）
 - 15 位间隔定时器：1个
 - 实时时钟（RTC）：1个（具有万年历、闹钟功能，支持时钟校正）
 - 看门狗定时器（WWDT）：1个
 - SysTick定时器
- **丰富灵活的接口：**
 - 2个串行通讯单元，可以自由配置成3通道标准UART或6通道SPI或6通道简易I2C
 - 标准I²C：1通道
 - IrDA：1通道
- **安全功能：**
 - 符合IEC/UL 60730相关标准
 - 异常存储空间访问报错
 - 支持RAM奇偶校验
 - 支持硬件CRC校验
 - 支持重要SFR保护，防止误操作
 - 128位唯一ID号
 - Debug模式下的Flash二级保护（Level1：只能进行Flash全域擦除，不能读写；Level2：仿真器连接无效，禁止对Flash操作）
- **封装：**
 - QFN24, QFN20, SSOP24, TSSOP20

1 概述

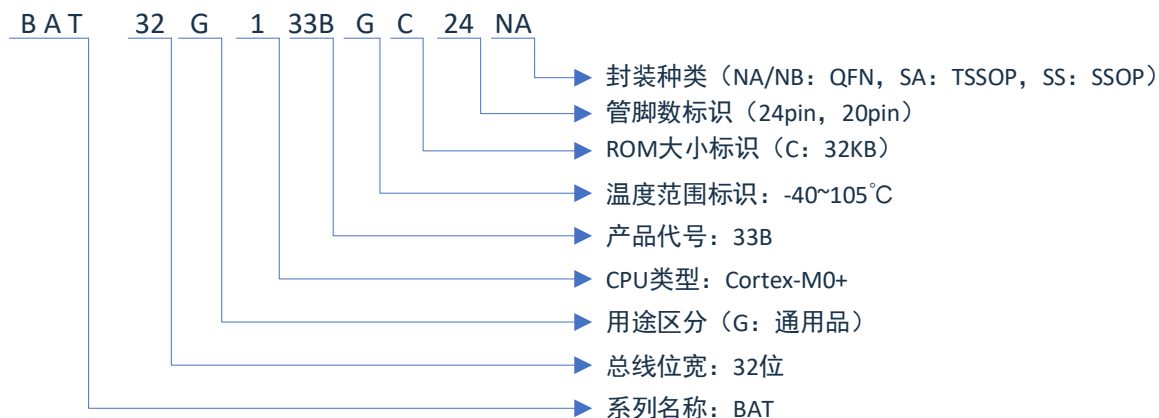
1.1 简介

超低功耗BAT32G133B采用高性能的ARM®Cortex®-M0+的32位RISC内核，最高可工作于64MHz，32KB Flash，4KB SRAM，1.5KB Data Flash。本产品集成I²C、SPI、UART多种标准接口。集成12bitA/D转换器、温度传感器、比较器，可编程增益放大器。其中12bitA/D转换器可以用于采集外部传感器信号，降低系统设计成本。芯片内集成的温度传感器则可实现对外部环境温度实时监控。

BAT32G133B还具有出色的低功耗性能，支持睡眠和深度睡眠两种低功耗模式，设计灵活。适合采用电池供电的低功耗设备。同时，由于集成事件联动控制器，可实现硬件模块之间的直接连接，无需CPU的干预，比使用中断响应速度更快，同时降低了CPU的活动频率，延长了电池寿命。

这些特点使得 BAT32G133B 微控制器系列可广泛适用于消费类民用产品，如报警器等传感器设备、智能门锁、无线监控设备、智能家用电器设备以及对功耗苛求的便携式设备等。

1.2 产品型号一览表



BAT32G133B 的产品一览表:

引脚数	封装	用途	产品型号
20 引脚	20 引脚塑封TSSOP (6.5x4.4mm, 0.65mm 间距)	消费类, 家电, 工业控制等	BAT32G133BGC20SA
	20 引脚塑封QFN (3x3mm, 0.4mm 间距)	消费类, 家电, 工业控制等	BAT32G133BGC20NB
24 引脚	24 引脚塑封SSOP (8.65x3.9mm, 0.635mm 间距)	消费类, 家电, 工业控制等	BAT32G133BGC24SS
	24 引脚塑封QFN (4x4mm, 0.5mm 间距)	消费类, 家电, 工业控制等	BAT32G133BGC24NA

FLASH、SRAM容量:

Flash 存储器	专用数据 Flash存储器	SRAM	BAT32G133B	
			20 引脚	24 引脚
32KB	1.5KB	4KB	BAT32G133BGC20	BAT32G133BGC24

1.3 引脚连接图（Top View）

1.3.1 BAT32G133BGC20SA

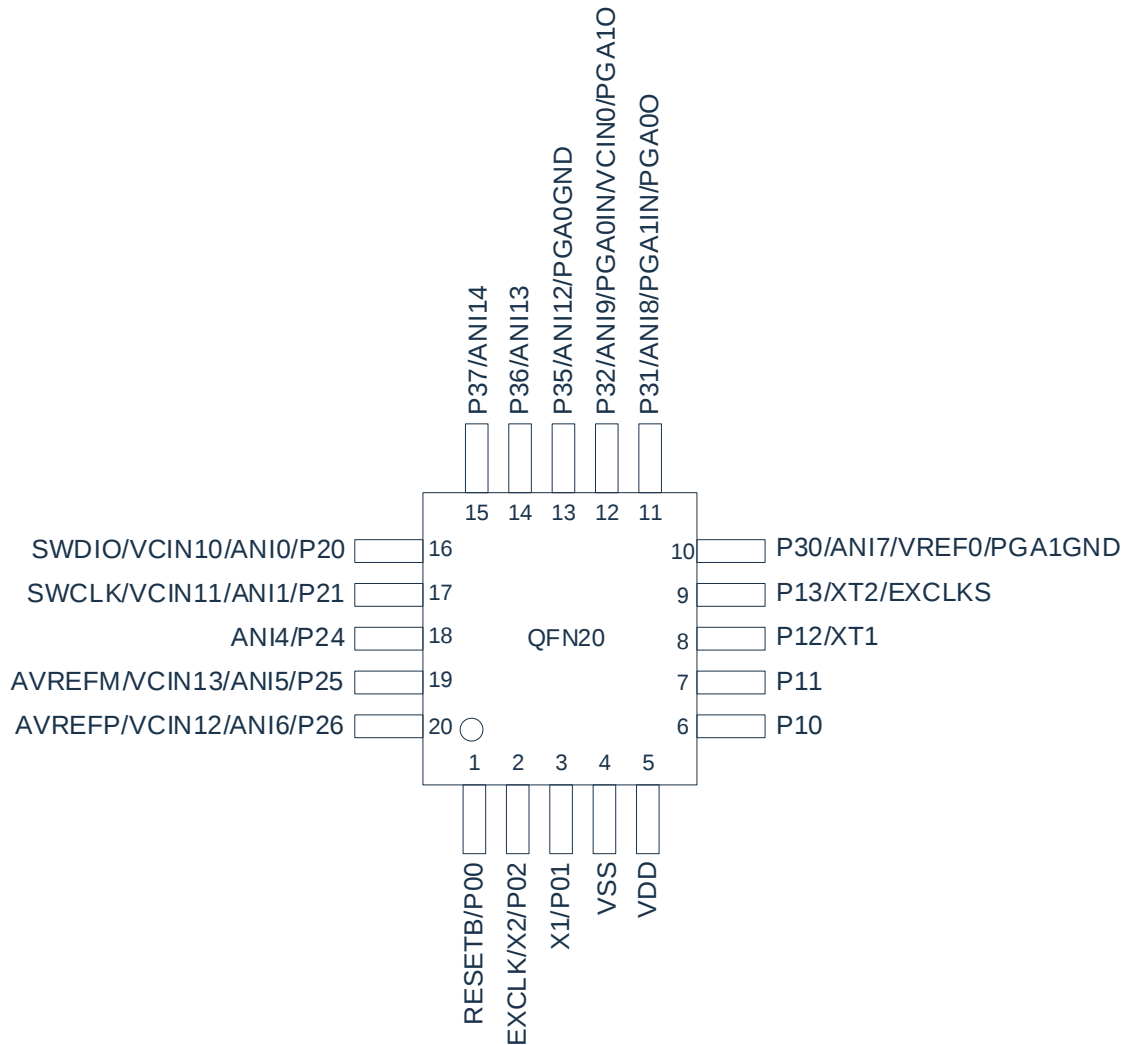
- 20 引脚塑封TSSOP（6.5x4.4mm、0.65mm间距）



备注：数字功能支持P00以外任意引脚配置。

1.3.2 BAT32G133BGC20NB

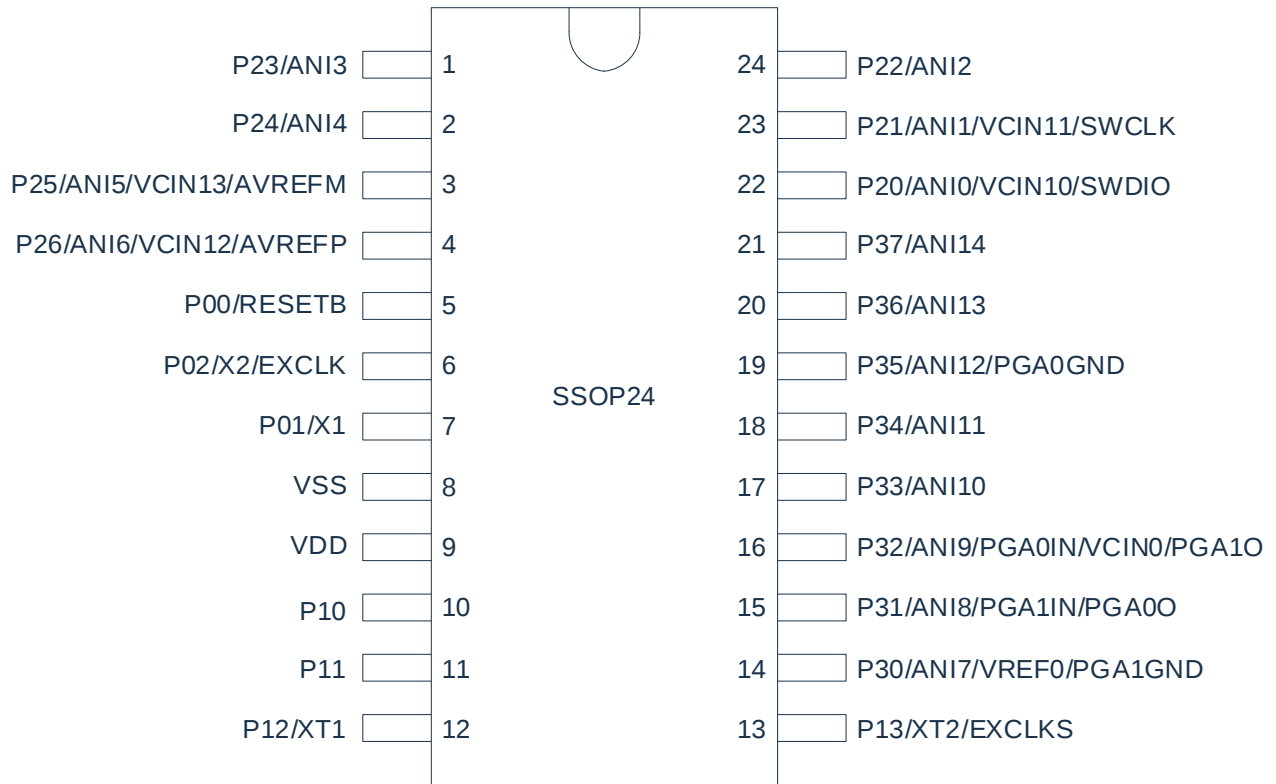
- 20 引脚塑封QFN（3x3mm、0.4mm间距）



备注：数字功能支持P00以外任意引脚配置。

1.3.3 BAT32G133BGC24SS

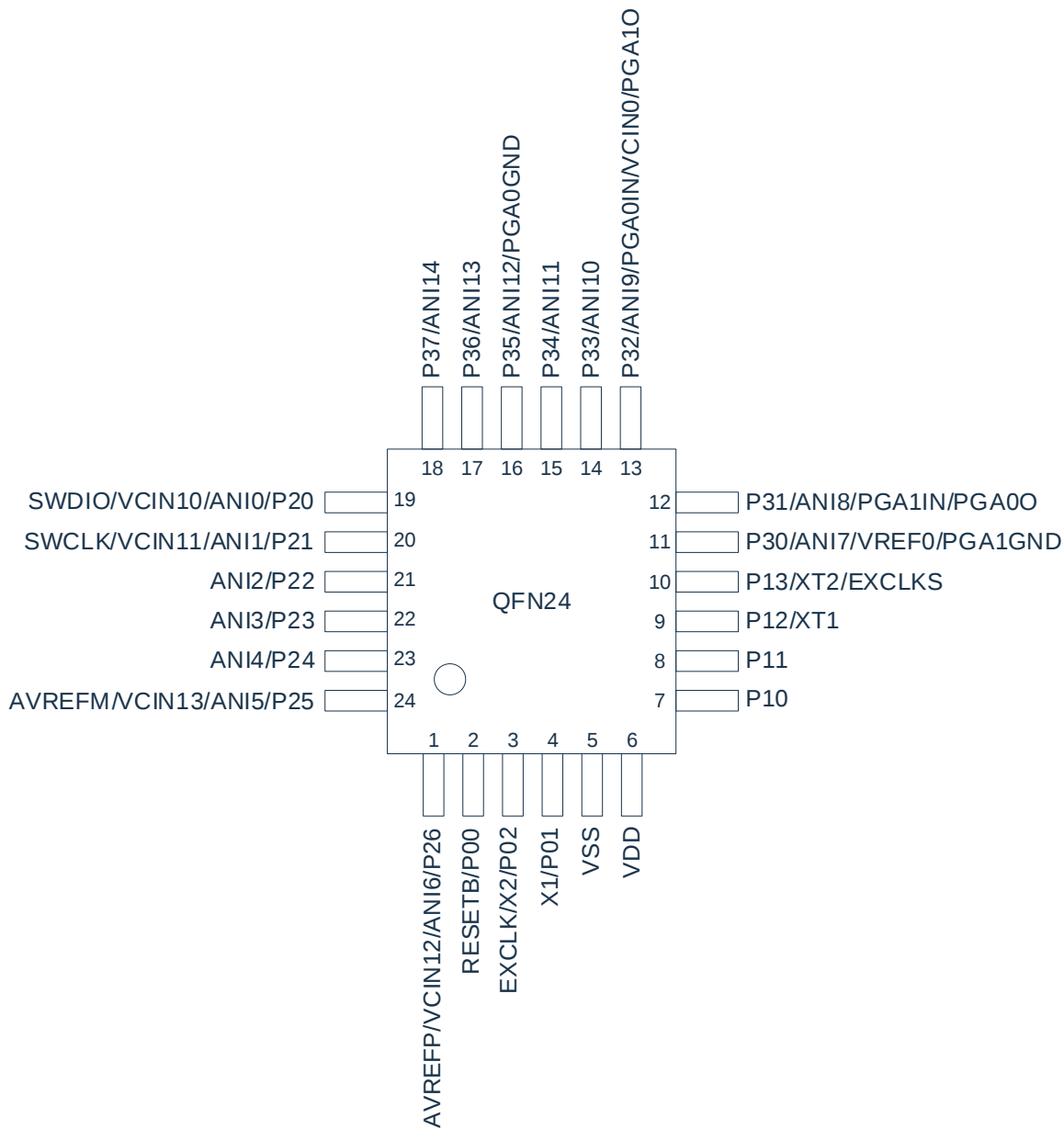
- 24引脚塑封SSOP（8.65x3.9mm，0.635mm间距）



备注：数字功能支持P00以外任意引脚配置。

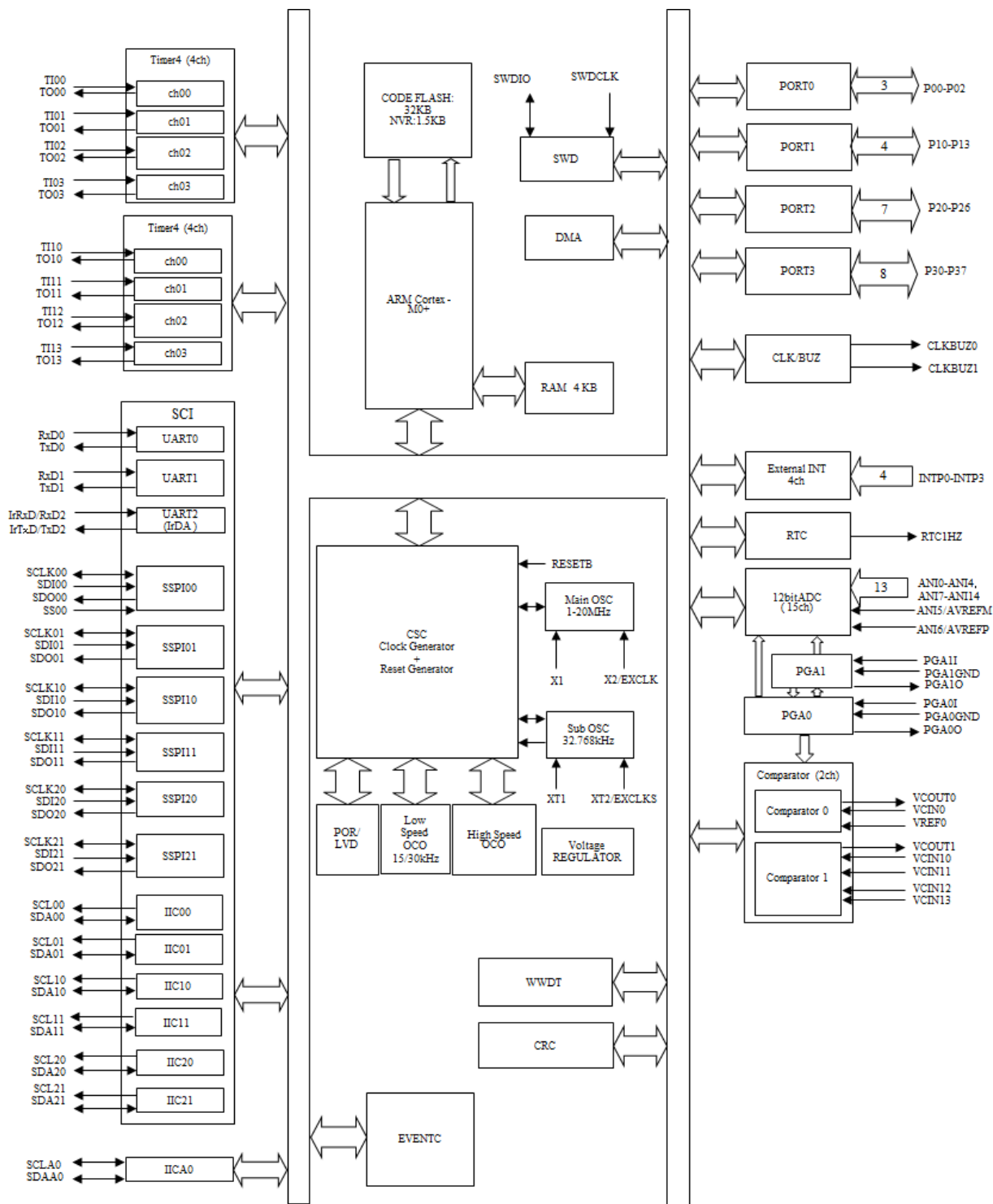
1.3.4 BAT32G133BGC24NA

- 24引脚塑封QFN（4x4mm，0.5mm间距）



备注：数字功能支持P00以外任意引脚配置。

2 产品结构图



3 存储器映射

FFFF_FFFFH	保留
E00F_FFFFH	Cortex-M0+ 专用外设资源区
E000_0000H	
4005_FFFFH	保留
4005_FFFFH	外设资源区
4000_0000H	
4000_0000H	保留
2000_0FFFFH	SRAM（最大4KB）
2000_0000H	
2000_0000H	保留
0050_05FFH	数据闪存 1.5KB
0050_0000H	
0050_0000H	保留
0000_7FFFFH	主闪存区（最大32KB）
0000_0000H	

4 引脚功能

4.1 端口功能

端口名	复用功能		数字功能设定寄存器 pxxcfg[5:0]	Pin NO.			
				20TSSOP	20QFN	24SSOP	24QFN
P00	GPIO		00H	4	1	5	2
	RESETB		-				
P01	GPIO		00H	6	3	7	4
	X1		-				
	数字功能	INTP0	02H				
		INTP1	03H				
		INTP2	04H				
		INTP3	05H				
		TI00	06H				
		TI01	07H				
		TI02	08H				
		TI03	09H				
		TI10	0AH				
		TI11	0BH				
		TI12	0CH				
		TI13	0DH				
		TO00	0EH				
		TO01	0FH				
		TO02	10H				
		TO03	11H				
		TO10	12H				
		TO11	13H				
		TO12	14H				
		TO13	15H				
		SCLA0	16H				
		SDAA0	17H				
		CLKBUZ0	18H				
		CLKBUZ1	19H				
		VCOUT0	1AH				
		VCOUT1	1BH				
		RTC1HZ	1CH				
		SS00	1FH				
		SCLK00/SCL00	20H				
		SCLK01/SCL01	21H				
		SCLK10/SCL10	22H				
		SCLK11/SCL11	23H				
		SCLK20/SCL20	24H				
		SCLK21/SCL21	25H				
		SDI00/RxD0/SDA00	26H				
		SDI01/SDA01	27H				
		SDI10/RxD1/SDA10	28H				
		SDI11/SDA11	29H				
		SDI20/RxD2/SDA20	2AH				
		SDI21/SDA21	2BH				
		SDO00/TxD0	2CH				

		SDO01	2DH				
		SDO10/TxD1	2EH				
		SDO11	2FH				
		SDO20/TxD2	30H				
		SDO21	31H				
P02	GPIO		00H	5	2	6	3
	X2/EXCLK		-				
	数字功能	同 P01	X				
P10	GPIO		00H	9	6	10	7
	数字功能	同 P01	X				
P11	GPIO		00H	10	7	11	8
	数字功能	同 P01	X				
P12	GPIO		00H	11	8	12	9
	XT1		-				
	数字功能	同 P01	X				
P13	GPIO		00H	12	9	13	10
	XT2/EXCLKS		-				
	数字功能	同 P01	X				
P20	GPIO		00H	19	16	22	19
	ANI0		-				
	VCIN10		-				
	SWDIO		-				
	数字功能	同 P01	X				
P21	GPIO		00H	20	17	23	20
	ANI1		-				
	VCIN11		-				
	SWCLK		-				
	数字功能	同 P01	X				
P22	GPIO		00H	-	-	24	21
	ANI2		-				
	数字功能	同 P01	X				
P23	GPIO		00H	-	-	1	22
	ANI3		-				
	数字功能	同 P01	X				
P24	GPIO		00H	1	18	2	23
	ANI4		-				
	数字功能	同 P01	X				
P25	GPIO		00H	2	19	3	24
	ANI5		-				
	VCIN13		-				
	AVREFM		-				
	数字功能	同 P01	X				
P26	GPIO		00H	3	20	4	1
	ANI6		-				
	VCIN12		-				
	AVREFP		-				
	数字功能	同 P01	X				
P30	GPIO		00H	13	10	14	11
	ANI7		-				
	VREF0		-				
	PGA1GND		-				
	数字功能	同 P01	X				

P31	GPIO		00H	14	11	15	12
	ANI8		-				
	PGA1IN		-				
	PGA0O		-				
	数字功能	同 P01	X				
P32	GPIO		00H	15	12	16	13
	ANI9		-				
	PGA0IN		-				
	PGA1O		-				
	VCIN0		-				
	数字功能	同 P01	X				
P33	GPIO		00H	-	-	17	14
	ANI10		-				
	数字功能	同 P01	X				
P34	GPIO		00H	-	-	18	15
	ANI11		-				
	数字功能	同 P01	X				
P35	GPIO		00H	16	13	19	16
	ANI12		-				
	PGA0GND		-				
	数字功能	同 P01	X				
P36	GPIO		00H	17	14	20	17
	ANI13		-				
	数字功能	同 P01	X				
P37	GPIO		00H	18	15	21	18
	ANI14		-				
	数字功能	同 P01	X				
V _{DD}	电源		-	8	5	9	6
V _{SS}	地		-	7	4	8	5

备注：- 表示无需设置 pxxcfg[5:0]的值；

X 表示根据数字功能设置 pxxcfg[5:0]的值；

Pin No.列的“-”表示该 pin 未封装，未封装 pin 无需做处理。

4.2 端口复用功能说明

(1/2)

功能名称	输入/ 输出	功能
ANIO ~ANI14	输入	A/D转换器的模拟输入
INTPO ~INTP3	输入	外部中断请求输入 有效边沿的指定：上升沿、下降沿、上升和下降的双边
VCINO	输入	比较器0的模拟电压输入
VCIN10、VCIN11、VCIN12 VCIN13	输入	比较器1的模拟电压/基准电压输入
VREF0	输入	比较器0的基准电压输入
VCOUT0、VCOUT1	输出	比较器输出
PGA0IN、PGA1IN	输入	PGA输入
PGA0GND、PGA1GND	输入	PGA参考输入
CLKBUZ0、CLKBUZ1	输出	时钟输出/蜂鸣器输出
RTC1HZ	输出	实时时钟的校正时钟（1Hz）输出
RESETB	输入	低电平有效的系统复位输入。
IrRxD	输入	IrDA的串行数据输入
IrTxD	输出	IrDA的串行数据输出
RxD0 ~RxD2	输入	串行接口UART0、UART1、UART2的串行数据输入
TxD0 ~TxD2	输出	串行接口UART0、UART1、UART2的串行数据输出
SCLK00、SCLK01 SCLK10、SCLK11 SCLK20、SCLK21	输入/ 输出	串行接口SSPI00、SSPI01、SSPI10、SSPI11、SSPI20、SSPI21 的串行时钟输入/输出
SDI00、SDI01、SDI10 SDI11、SDI20、SDI21	输入	串行接口SSPI00、SSPI01、SSPI10、SSPI11、SSPI20、SSPI21 的串行数据输入
SS00	输入	串行接口SSPI00的芯片选择输入
SDO00、SDO01、SDO10 SDO11、SDO20、SDO21	输出	SSPI00、SSPI01、SSPI10、SSPI11、SSPI20、SSPI21的串行数据输出
SCL00、SCL01、SCL10、 SCL11、SCL20、SCL21	输出	串行接口 IIC00、IIC01、IIC10、IIC11、IIC20、IIC21的串行时钟输出
SDA00、SDA01、SDA10、 SDA11、SDA20、SDA21、	输入/输出	串行接口 IIC00、IIC01、IIC10、IIC11、IIC20、IIC21的串行数据输入 / 输出
SCLA0	输入/输出	串行接口IICA0的时钟输入/输出
SDAA0	输入/输出	串行接口IICA0的串行数据输入/输出

(2/2)

功能名称	输入/ 输出	功能
TI00~TI03	输入	16位定时器Timer4的外部计数时钟/捕捉触发输入
TO00~TO03	输出	16位定时器Timer4的定时器输出
TI10~TI13	输入	16位定时器Timer4的外部计数时钟/捕捉触发输入
TO10~TO13	输出	16位定时器Timer4的定时器输出
X1、X2	—	连接用于主系统时钟的谐振器。
EXCLK	输入	主系统时钟的外部时钟输入
XT1、XT2	—	连接用于副系统时钟的谐振器。
EXCLKS	输入	副系统时钟的外部时钟输入
V _{DD}	—	电源
AVREFP	输入	A/D转换器的正 (+) 基准电压输入
AVREFM	输入	A/D转换器的负 (-) 基准电压输入
V _{SS}	—	地
SWDIO	输入/输出	SWD数据接口
SWCLK	输入	SWD时钟接口

备注：作为噪声和锁定的对策，必须在 V_{DD} - V_{SS} 之间以最短的距离并且用较粗的布线连接旁路电容器（0.1 μ F 左右）。

5 功能概要

5.1 ARM® Cortex®-M0+内核

ARM 的 Cortex-M0+处理器是 ARM 处理器中针对嵌入式系统的新一代产品。它提供了一种低成本的平台旨在满足少引脚数和低功耗单片机的需求，同时提供出色的计算性能和先进的系统响应中断。

Cortex-M0+处理器为 32 位 RISC 处理器，提供卓越的代码效率，提供 ARM 内核的高性能预期，区别于同等内存大小的 8 位和 16 位器件。Cortex-M0+处理器具有 32 根地址线，存储空间多达 4G。

BAT32G133B 采用嵌入式的 ARM 内核，因此与所有的 ARM 工具和软件兼容。

5.2 存储器

5.2.1 闪存 Flash

BAT32G133B内置了可进行编程、擦除和重写的闪存。具有如下功能：

- 32K 程序存储空间。
- 1.5KB专用数据Flash存储器。
- 支持页擦除，每页大小是 512byte，擦除时间 4ms。
- 支持 byte,half-word,word（32bit）编程，编程时间 24us。

5.2.2 SRAM

BAT32G133B 内置 4K 字节的嵌入式 SRAM。

5.3 增强型 DMA 控制器

内置增强型 DMA（Direct Memory Access）控制器，能够实现不使用 CPU 而在存储器之间进行数据传送的功能。

- 支持通过外围功能中断启动 DMA，能实现通过通信、定时器和 A/D 进行的实时控制。
- 传送源/目的领域为全地址空间范围可选（Flash 领域作为目的地址时，需要预设 Flash 为编程模式）。
- 支持 4 种传送模式（正常传送模式，重复传送模式，块传送模式以及链传送模式）。

5.4 联动控制器

联动控制器将各外围功能输出的事件与外围功能触发源之间相互链接。从而实现不使用 CPU 而直接进行外围功能之间的协作运行。

联动控制器有以下功能：

- 能将事件信号链接到一起，实现外围功能的联动。
- 事件输入 15 种，事件触发 3 种。

5.5 时钟发生和启动

时钟发生电路是产生给CPU和外围硬件提供时钟的电路。有以下2种系统时钟和时钟振荡电路。

5.5.1 主系统时钟

- X1 振荡电路：能通过给引脚（X1 和 X2）连接谐振器产生 1~20MHz 的时钟振荡，并且能通过执行深度睡眠指令或者设定 MSTOP 使振荡停止。
- 高速内部振荡器（高速 OCO）：能通过选项字节选择频率进行振荡。在解除复位后，CPU 默认以此高速内部振荡器时钟开始运行。能通过执行深度睡眠指令或者设定 HIOSTOP 位使振荡停止。能通过高速内部振荡器的频率选择寄存器更改选项字节设定的频率。最高频率为 64MHz，精度±1.0%
- 由引脚（X2）输入外部时钟：（1~20MHz），并且能通过执行深度睡眠 指令或者设定 MSTOP 位将外部主系统时钟的输入置为无效。

5.5.2 副系统时钟

- XT1 振荡电路：能通过给引脚（XT1 和 XT2）连接 32.768KHz 的谐振器产生 32.768KHz 的时钟振荡，并且能通过设定 XTSTOP 位使振荡停止。
- 由引脚（XT2）输入外部时钟：32.768KHz，并且能通过设定 XTSTOP 位将外部时钟的输入置为无效。

5.5.3 低速内部振荡器时钟

- 低速内部振荡器（低速 OCO）：产生 15KHz 或 30KHz（典型值）的时钟振荡。不能将低速内部振荡器时钟用作 CPU 时钟。只有以下外围硬件能通过低速内部振荡器时钟运行：
- 看门狗定时器（WWDT）
- 实时时钟（RTC）
- 15 位间隔定时器

5.6 电源管理

5.6.1 供电方式

V_{DD} : 外部电源, 电压范围 1.8 至 5.5V。

5.6.2 上电复位

上电复位电路 (POR) 有以下功能。

- 在接通电源时产生内部复位信号。如果电源电压 (V_{DD}) 大于检测电压 (V_{POR}), 就解除复位。但是, 在达到工作电压范围前, 必须通过电压检测电路或者外部复位保持复位状态。
- 将电源电压 (V_{DD}) 和检测电压 (V_{PDR}) 进行比较, 当 $V_{DD} < V_{PDR}$ 时, 产生内部复位信号。但是, 在电源下降时, 必须在小于工作电压范围前, 转移到深度睡眠模式, 或者通过电压检测电路或外部复位设定为复位状态。如果要重新开始运行, 必须确认电源电压已恢复到工作电压范围内。

5.6.3 电压检测

电压检测电路通过选项字节设定运行模式和检测电压 (V_{LVDH} 、 V_{LVDL} 、 V_{LVD})。电压检测 (LVD) 电路有以下功能:

- 将电源电压 (V_{DD}) 和检测电压 (V_{LVDH} 、 V_{LVDL} 、 V_{LVD}) 进行比较, 产生内部复位或者中断请求信号。
- 电源电压的检测电压 (V_{LVDH} 、 V_{LVDL} 、 V_{LVD}) 能通过选项字节选择检测电平。
- 能在深度睡眠模式中运行。
- 当电源上升时, 在达到工作电压范围前, 必须通过电压检测电路或者外部复位保持复位状态。当电源下降时, 必须在小于工作电压范围前, 转移到深度睡眠模式, 或者通过电压检测电路或外部复位设定为复位状态。
- 工作电压范围根据用户选项字节的设定而变。

5.7 低功耗模式

BAT32G133B 支持两种低功耗模式以便在功耗低，启动时间短，可用的唤醒源之间实现最佳的折衷：

- 睡眠模式：通过执行睡眠指令进入睡眠模式。睡眠模式是停止 CPU 运行时钟的模式。在设定睡眠模式前，如果高速系统时钟振荡电路、高速内部振荡器或者副系统时钟振荡电路正在振荡，各时钟就继续振荡。虽然此模式无法让工作电流降到深度睡眠模式的程度，但是在想要通过中断请求立即重新开始处理或者想要频繁地进行间歇运行时是一种有效的模式。
- 深度睡眠模式：通过执行深度睡眠指令进入深度睡眠模式。深度睡眠模式是停止高速系统时钟振荡电路和高速内部振荡器的振荡并且停止整个系统的模式。能大幅度地降低芯片的工作电流。因为深度睡眠模式能通过中断请求来解除，所以也能进行间歇运行。但是，在 X1 时钟的情况下，因为在解除深度睡眠模式时需要确保振荡稳定的等待时间，所以如果一定要通过中断请求立即开始处理，就必须选择睡眠模式。

在任何一种模式中，寄存器、标志和数据存储器全部保持设定为待机模式前的内容，并且还保持输入/输出端口的输出锁存器和输出缓冲器的状态。

5.8 复位功能

以下7种方法产生复位信号。

- (1) 通过RESETB引脚输入外部复位。
- (2) 通过看门狗定时器的程序失控检测产生内部复位。
- (3) 通过上电复位（POR）电路的电源电压和检测电压的比较产生内部复位。
- (4) 通过电压检测电路（LVD）的电源电压和检测电压的比较产生内部复位。
- (5) 因RAM奇偶校验错误而产生内部复位。
- (6) 因存取非法存储器而产生内部复位。
- (7) 软件复位

内部复位和外部复位相同，在产生复位信号后，从写在地址0000H和0001H中的地址开始执行程序。

5.9 中断功能

Cortex-M0+处理器内置了嵌套向量中断控制器(NVIC),支持最多32个中断请求(IRQ)输入, 以及1个不可屏蔽中断(NMI)输入, 另外, 处理器还支持多个内部异常。

本产品对32个可屏蔽中断请求(IRQ)和1个不可屏蔽中断(NMI)进行了扩展, 最多能支持32个可屏蔽中断源, 以及一个不可屏蔽中断源。中断源的实际个数因产品而不同。

5.10 实时时钟 (RTC)

实时时钟 (RTC) 有以下功能。

- 具有年、月、星期、日、小时、分钟和秒的计数器。
- 固定周期中断功能 (周期: 0.5秒、1秒、1分钟、1小时、1日、1个月)
- 闹钟中断功能 (闹钟: 星期、小时、分钟)
- 1Hz的引脚输出功能
- 支持副系统时钟或者主系统时钟的分频作为RTC的运行时钟
- 实时时钟中断信号 (INTRTC) 能用作深度睡眠模式的唤醒
- 支持大范围的时钟校正功能

只有在选择副系统时钟 (32.768KHz) 或者主系统时钟的分频作为 RTC 的运行时钟的情况下, 才能进行年、月、星期、日、小时、分钟和秒的计数。当选择低速内部振荡器时钟 (15KHz/30KHz) 时, 只能使用固定周期中断功能。

5.11 看门狗定时器

1 通道 WWDWT, 17bit 看门狗定时器通过选项字节设定计数运行。看门狗定时器以低速内部振荡器时钟 (15KHz/30KHz) 运行。看门狗定时器用于检测程序失控。在检测到程序失控时, 产生内部复位信号。

下述情况判断为程序失控:

- 当看门狗定时器计数器发生上溢时
- 当对看门狗定时器的允许寄存器 (WDTE) 执行1位操作指令时
- 当给WDTE寄存器写“ACH”以外的数据时
- 在窗口关闭期间给 WDTE 寄存器写数据时

5.12 SysTick 定时器

这个定时器是实时操作系统专用的，但也可以作为一个标准的递减计数器使用。

它的特点为：24 位递减计数器自装填能力计数器达到 0 时，有可屏蔽的系统中断的产生。

5.13 定时器 Timer4

本产品内置含有8个16位定时器的定时器单元(即两个Timer4模块)。每个16位定时器称为一“通道”，既能分别用作独立的定时器，也能组合多个通道用作高级的定时器功能。

有关各功能的详细内容，请参照下表。

独立通道运行功能	多通道联动运行功能
● 间隔定时器 ● 方波输出 ● 外部事件计数器 ● 分频器 ● 输入脉冲间隔的测量 ● 输入信号的高/低电平宽度的测量 ● 延迟计数器	● 单触发脉冲输出 ● PWM 输出 ● 多重 PWM 输出

5.13.1 独立通道运行功能

独立通道运行功能是能不受其他通道运行模式的影响而独立使用任意通道的功能。独立通道运行功能能用作以下模式：

- (1) 间隔定时器：能用作以固定间隔产生中断（INTTM）的基准定时器。
- (2) 方波输出：每当产生INTTM 中断时，就触发翻转，从定时器输出引脚（TO）输出50%占空比的方波。
- (3) 外部事件计数器：对定时器输入引脚（TI）的输入信号的有效边沿进行计数，如果达到规定次数，就能用作产生中断的事件计数器。
- (4) 分频器功能：对定时器输入引脚（TI）的输入时钟进行分频，然后从输出引脚（TO）输出。
- (5) 输入脉冲间隔的测量：在定时器输入引脚（TI）的输入脉冲信号的有效边沿开始计数并且在下一个脉冲的有效边沿捕捉计数值，从而测量输入脉冲的间隔。
- (6) 输入信号的高/低电平宽度的测量：在定时器输入引脚（TI）的输入信号的一个边沿开始计数并且在另一个边沿捕捉计数值，从而测量输入信号的高电平或者低电平的宽度。
- (7) 延迟计数器：在定时器输入引脚（TI）的输入信号的有效边沿开始计数并且在经过任意延迟期间后产生中断。

5.13.2 多通道联动运行功能

多通道联动运行功能可将主控通道（主要控制周期的基准定时器）和从属通道（遵从主控通道运行的定时器）组合实现的功能。多通道联动运行功能能用作以下模式：

- (1) 单触发脉冲输出：将2个通道成对使用，生成能任意设定输出时序和脉宽的单触发脉冲。
- (2) PWM（Pulse Width Modulation）输出：将2个通道成对使用，生成能任意设定周期和占空比的脉冲。
- (3) 多重PWM（Pulse Width Modulation）输出：能通过扩展PWM功能并且使用1个主控通道和多个从属通道，以固定周期生成最多3+3种任意占空比的PWM信号。

5.13.3 8 位定时器运行功能

8位定时器运行功能可将16位定时器通道用作2个8位定时器通道的功能。（只能使用通道1和通道3）

5.14 15 位间隔定时器

本产品内置一个15位间隔定时器，可按事先设定的任意时间间隔产生中断（INTIT），可用于从深度睡眠模式中唤醒。

5.15 时钟输出/蜂鸣器输出控制电路

时钟输出控制器用于给外围IC提供时钟，蜂鸣器输出控制器用于输出蜂鸣器频率的方波。由专门的引脚实现时钟输出或者蜂鸣器输出（2通道）。

5.16 通用串行通讯单元

本产品内置2个通用串行通讯单元，单元0最多有4个串行通讯通道，单元1最多有2个串行通讯通道。能实现标准SPI、简易SPI、UART和简易I²C的通信功能。各通道的功能分配如下：

5.16.1 3 线串行接口（简易 SPI）

与主控设备输出的串行时钟（SCK）同步进行数据的发送和接收。

这是使用1条串行时钟（SCK）、1条发送串行数据（SO）和1条接收串行数据（SI）共3条通信线进行通信的时钟同步通信接口。

[数据的发送和接收]

- 7位或者8位的数据长度
- 发送和接收数据的相位控制
- MSB/LSB优先的选择

[时钟控制]

- 主控或者从属的选择
- 输入/输出时钟的相位控制
- 由预分频器和通道内部计数器产生的传送周期
- 最大传送速率

主控通信：最大值 $F_{CLK}/2$

从属通信：最大值 $F_{MCK}/6$

[中断功能]

- 传送结束中断、缓冲器空中断

[错误检测标志]

- 溢出错误

5.16.2 带从属片选功能的 SPI

支持从属片选输入功能的SPI串行通信接口。这是使用一个从属片选输入（SSI）、1条串行时钟（SCK）、1条发送串行数据（SO）和1条接收串行数据（SI）共4条通信线进行通信的时钟同步通信接口。

[数据的发送和接收]

- 7位或者8位的数据长度
- 发送和接收数据的相位控制
- MSB/LSB优先的选择
- 发送和接收数据的电平设定

[时钟控制]

- 输入/输出时钟的相位控制
- 由预分频器和通道内部计数器产生的传送周期
- 最大传送速率

从属通信：最大值 $F_{MCK}/6$

[中断功能]

- 传送结束中断、缓冲器空中断

[错误检测标志]

- 溢出错误

5.16.3 UART

通过串行数据发送（TxD）和串行数据接收（RxD）共2条线进行异步通信的功能。使用这2条通信线，按数据帧（由起始位、数据、奇偶校验位和停止位构成）与其他通信方进行异步（使用内部波特率）的数据发送和接收。能通过使用发送专用（偶数通道）和接收专用（奇数通道）共2个通道来实现全双工UART通信，而且还能通过组合Timer4单元和外部中断（INTP0）来支持LIN-bus。

[数据的发送和接收]

- 7位、8位或者9位的数据长度
- MSB/LSB优先的选择
- 发送和接收数据的电平设定、反相的选择
- 奇偶校验位的附加、奇偶校验功能
- 停止位的附加、停止位的检测

[中断功能]

- 传送结束中断、缓冲器空中断
- 帧错误、奇偶校验错误或者溢出错误引起的错误中断

[错误检测标志]

- 帧错误、奇偶校验错误、溢出错误

[LIN-bus功能]

- 唤醒信号的检测
- 间隔场（BF）的检测
- 同步场的测量、波特率的计算

5.16.4 简易 I2C

通过串行时钟（SCL）和串行数据（SDA）共2条线与多个设备进行时钟同步通信的功能。因为此简易I²C是为了与闪存、A/D转换器等设备进行单通信而设计的，所以只能用作主控设备。开始条件和停止条件与操作控制寄存器一样，必须遵守AC特性，通过软件进行处理。

[数据的发送和接收]

- 主控发送、主控接收（只限于单主控的主控功能）
- ACK输出功能、ACK检测功能
- 8位数据长度（在发送地址时，用高7位指定地址，用最低位进行R/W控制）
- 通过软件产生开始条件和停止条件

[中断功能]

- 传送结束中断

[错误检测标志]

- ACK错误、溢出错误

[简易I²C 不支持的功能]

- 从属发送、从属接收
- 多主控功能（仲裁失败检测功能）
- 等待检测功能

5.17 标准串行接口 IICA

串行接口 IICA 有以下 3 种模式：

- 运行停止模式：这是用于不进行串行传送时的模式，能降低功耗。
- I²C总线模式（支持多主控）：此模式通过串行时钟（SCLA）和串行数据总线（SDAA）的2条线，与多个设备进行8位数据传送。符合I²C总线格式，主控设备能在串行数据总线上给从属设备生成“开始条件”、“地址”、“传送方向的指示”、“数据”和“停止条件”。从属设备通过硬件自动检测接收到的状态和数据。能通过此功能简化应用程序的I²C总线控制部分。因为串行接口IICA的SCLA引脚和SDAA引脚用作漏极开路输出，所以串行时钟线和串行数据总线需要上拉电阻。
- 唤醒模式：在深度睡眠模式中，当接收到来自主控设备的扩展码或者本地站地址时，能通过产生中断请求信号（INTIICA）解除深度睡眠模式。通过IICA控制寄存器进行设定。

5.18 模数转换器（ADC）

本产品内置12位分辨率的模数转换器SAR ADC，可将模拟输入转换为数字值，支持多达15个通道的片外ADC模拟输入（ANI0~ANI14）。该ADC含有以下的功能：

- 12位分辨率、转换速率1.42Msps。
- 触发方式：支持软件触发，硬件触发和待机状态下的硬件触发
- 通道选择：支持单通道选择和多通道扫描两种模式
- 转换模式：支持单次转换和连续转换
- 工作电压：支持 $1.8V \leq V_{DD} \leq 5.5V$ 的工作电压范围
- 可检测内置基准电压（1.45V）和温度传感器。

ADC 能通过下述的模式组合设定各种A/D 转换模式。

触发模式	软件触发	通过软件操作来开始转换。
	硬件触发无等待模式	通过检测硬件触发来开始转换。
	硬件触发等待模式	在切断电源的转换待机状态下，通过检测硬件触发来接通电源，在经过A/D电源稳定等待时间后自动开始转换。
通道选择模式	选择模式	选择1个通道的模拟输入，进行A/D转换。
	扫描模式	按顺序对4个通道的模拟输入进行A/D转换。能选择ANI0~ANI15中连续的4个通道作为模拟输入。
转换模式	单次转换模式	对所选通道进行1次A/D转换。
	连续转换模式	对所选通道进行连续的A/D转换，直到被软件停止。
采样时间/转换时间	采样时钟数/转换时钟数	采样时间可由寄存器设定，采样时钟数最小值为13.5个clk，转换时钟数最小值为31.5个clk。

5.19 可编程增益放大器（PGA）

本产品内置两路可编程增益放大器（PGA0 和 PGA1），具有如下功能：

- 每路 PGA 的放大增益有 7 种选择：4 倍，8 倍，10 倍，12 倍，14 倍，16 倍，32 倍
- 可选择外部引脚作为 PGA 负端反馈电阻的地（可用作差分模式）
- PGA0 的输出可被选为用于 A/D 转换器的模拟输入或者比较器 0（CMP0）正端的模拟输入
- PGA1 的输出可被选为用于 A/D 转换器的模拟输入

5.20 比较器（CMP）

本产品内置两通道比较器CMP0和CMP1，具有以下功能：

- 能选择比较器高速模式、比较器低速模式或者比较器窗口模式。
- 能给基准电压选择外部基准电压输入和内部基准电压。
- 能选择噪声消除数字滤波器的消除宽度。
- 能检测比较器输出的有效边沿并且产生中断信号。
- 能检测比较器输出的有效边沿并且将事件信号输出到联动控制器。

5.21 两线串行调试端口（SW-DP）

ARM 的 SW-DP 接口允许通过串行线调试工具连接到单片机。

5.22 安全功能

5.22.1 闪存 CRC 运算功能（高速 CRC、通用 CRC）

通过CRC运算检测闪存的数据错误。

能根据不同的用途和使用条件，分别使用以下2个CRC。

- 高速CRC：在初始化程序中，能停止CPU的运行并且高速检查整个代码闪存区。
- 通用 CRC：在 CPU 运行中，不限于代码闪存区而能用于多用途的检查。

5.22.2 RAM 奇偶校验错误检测功能

在读 RAM 数据时，检测奇偶校验错误。

5.22.3 SFR 保护功能

防止因 CPU 失控而改写重要的 SFR（Special Function Register）。

5.22.4 非法存储器存取检测功能

检测对非法存储器区域（没有存储器的区域或者存取受限的区域）的非法存取。

5.22.5 频率检测功能

能使用 Timer4 单元自检测 CPU 或外围硬件时钟频率。

5.22.6 A/D 测试功能

通过对A/D 转换器的正（+）基准电压、负（-）基准电压、模拟输入通道（ANI）、温度传感器输出电压以及内部基准电压进行A/D 转换来对A/D 转换器进行自检测。

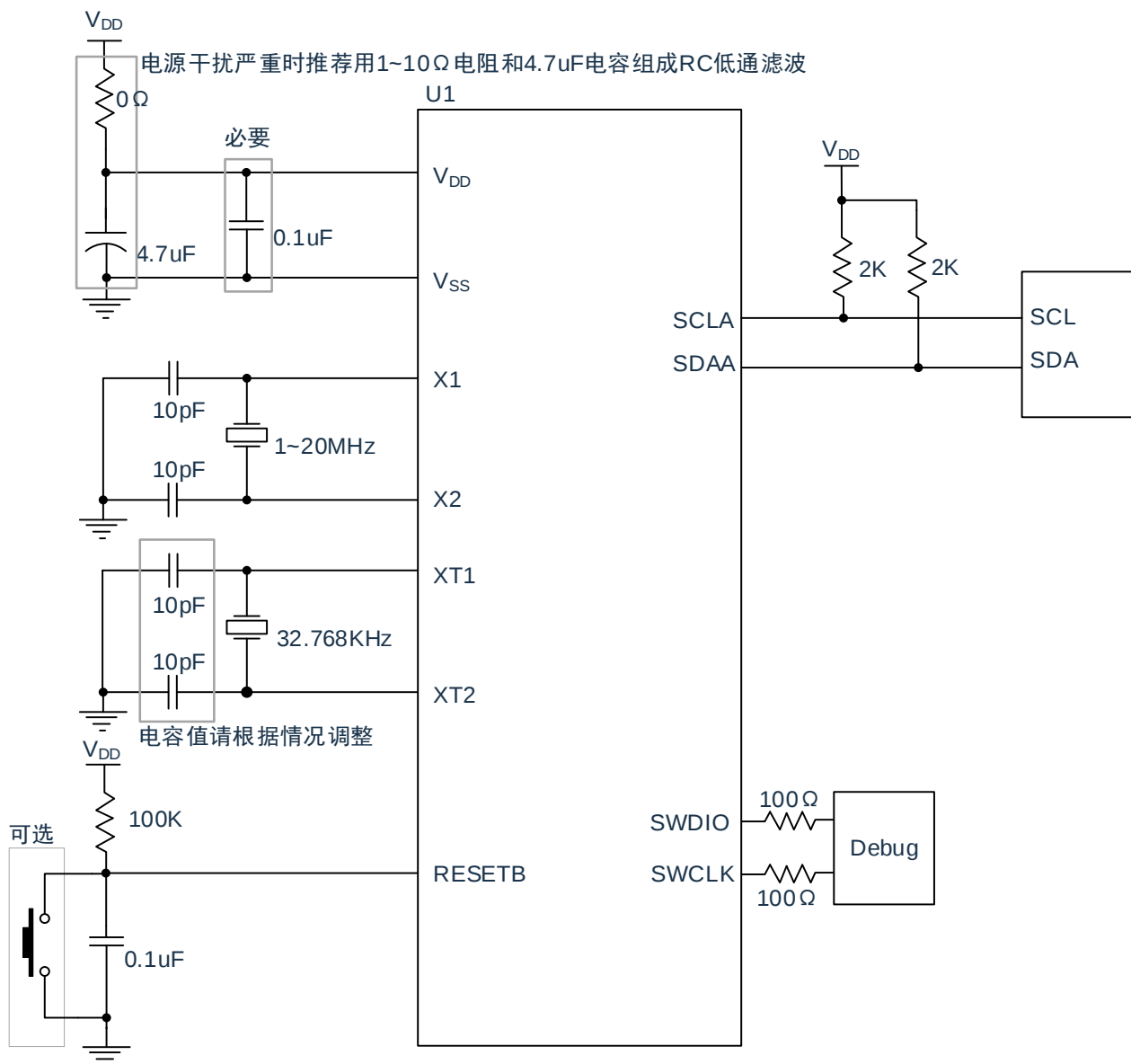
5.22.7 输入/输出端口的数字输出信号电平检测功能

在输入/ 输出端口为输出模式时，能读引脚的输出电平。

6 电气特性

6.1 典型应用外围电路

MCU 典型应用外围电路的器件连接参考如下：



6.2 绝对最大电压额定值

($T_A = -40 \sim 105^\circ\text{C}$)

项目	符号	条件	额定值	单位
电源电压	V_{DD}	-	-0.5~+6.5	V
输入电压	V_I	P00~P02、P10~P13、P20~P26 P30~P37、EXCLK、EXCLKS、RESETB	-0.3~ $V_{DD}+0.3$ ^{注1}	V
输出电压	V_O	P01~P02、P10~P13、P20~P26、P30~P37	-0.3~ $V_{DD}+0.3$ ^{注1}	V
模拟输入电压	V_{AI}	ANI0~ANI14	-0.3~ $V_{DD}+0.3$ 并且 -0.3~ $AV_{REF}(+)+0.3$ ^{注1,2}	V

注1: 不超过6.5V。

注2: A/D转换对象的引脚不能超过 $AV_{REF}(+)+0.3$ 。

注意: 即使是各项目中的 1 个项目瞬间超过绝对最大额定值, 也可能降低产品的质量。绝对最大额定值是可能给产品带来物理性损伤的额定值, 必须在不超过额定值的状态下使用产品。

备注:

1. 在没有特别指定的情况下, 复用引脚的特性和端口引脚的特性相同。
2. $AV_{REF}(+)$: A/D 转换器的正 (+) 基准电压
3. 将 V_{SS} 作为基准电压。
4. 低温规格值由设计保证, 量产不测低温条件。

6.3 绝对最大电流额定值

($T_A = -40 \sim 105^\circ\text{C}$)

项目	符号	条件		额定值	单位
高电平 输出电流	I _{OH1}	每个引脚	P10~P11、P20~P26、P30~P37	-40	mA
		引脚合计	P10~P11、P20~P26、P30~P37	-170	mA
	I _{OH2}	每个引脚	P01~P02、P12~P13	-0.5	mA
		引脚合计		-2	mA
低电平 输出电流	I _{OL1}	每个引脚	P10~P11、P20~P26、P30~P37	40	mA
		引脚合计	P10~P11、P20~P26、P30~P37	170	mA
	I _{OL2}	每个引脚	P01~P02、P12~P13	1	mA
		引脚合计		5	mA
工作环境温度	T _A	通常运行时		-40~105	℃
		闪存编程时			
保存温度	T _{stg}	-		-65~150	℃

注意：即使是各项目中的 1 个项目瞬间超过绝对最大额定值，也可能降低产品的质量。绝对最大额定值是可能给产品带来物理性损伤的额定值，必须在不超过额定值的状态下使用产品。

备注：

1. 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。
2. 低温规格值由设计保证，量产不测低温条件。

6.4 振荡电路特性

6.4.1 X1, XT1 特性

($T_A = -40 \sim 105^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	谐振器	条件	最小值	典型值	最大值	单位
X1 时钟振荡频率 (F_X)	陶瓷谐振器/晶体谐振器	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	1.0	-	20.0	MHz
XT1 时钟振荡频率 (F_{XT})	晶体谐振器	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	32	32.768	35	KHz

备注:

1. 只表示振荡电路的频率容许范围, 指令执行时间请参照 AC 特性。
2. 请委托谐振器厂商给予安装电路后的评估, 并且在确认振荡特性后使用。
3. 低温规格值由设计保证, 量产不测低温条件。

6.4.2 内部振荡器特性

($T_A = -40 \sim 105^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

谐振器	条件	最小值	典型值	最大值	单位
高速内部振荡器的时钟频率 (F_{IH}) ^{注1,2}	-	2.0	-	64.0	MHz
高速内部振荡器的时钟频率精度	$T_A = 10 \sim 70^\circ\text{C}$	-1.0	-	+1.0	%
	$T_A = -20 \sim 105^\circ\text{C}$	-2.0	-	+2.0	%
	$T_A = -40 \sim 105^\circ\text{C}$	-4.0	-	+4.0	%
低速内部振荡器的时钟频率 (F_{IL})	-	12	15	18	KHz
		24	30	36	KHz

注 1: 通过选项字节选择高速内部振荡器的频率。

注 2: 只表示振荡电路的特性, 指令执行时间请参照 AC 特性。

备注: 低温规格值由设计保证, 量产不测低温条件。

6.5 DC 特性

6.5.1 引脚特性

($T_A = -40 \sim 105^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件		最小值	典型值	最大值	单位
高电平 输出电流 ^{注1}	I _{OH1}	P10~P11、P20~P26、P30~P37 单独 1 个引脚	1.8V≤V _{DD} ≤5.5V -40~85℃	-	-	-10.0 ^{注2}	mA
			1.8V≤V _{DD} ≤5.5V 85~105℃	-	-	-3.0 ^{注2}	
		引脚合计（占空比≤70%时 ^{注3} ）	1.8V≤V _{DD} ≤5.5V -40~85℃	-	-	-135.0	mA
			1.8V≤V _{DD} ≤5.5V 85~105℃	-	-	-60.0	
	I _{OH2}	P01~P02、P12~P13 单独 1 个引脚	1.8V≤V _{DD} ≤5.5V	-	-	-0.1 ^{注2}	mA
		引脚合计（占空比≤70%时 ^{注3} ）	1.8V≤V _{DD} ≤5.5V	-	-	-1.5	mA

注 1：这是即使电流从 V_{DD} 引脚流到输出引脚也保证器件工作的电流值。

注 2：不能超过合计的电流值。

注 3：这是“占空比 $\leq 70\%$ 条件”的输出电流值。

改为占空比 $> 70\%$ 的输出电流值能用以下的计算式进行计算（将占空比改为 $n\%$ 的情况）。

引脚合计的输出电流 $= (I_{OH} \times 0.7) / (n \times 0.01)$

<计算例子> $I_{OH} = -10.0\text{mA}$ 、 $n = 80\%$

引脚合计的输出电流 $= (-10.0 \times 0.7) / (80 \times 0.01) \approx -8.7\text{mA}$

各引脚的电流不会因占空比而变，而且不会流过绝对最大额定值以上的电流。

备注：

1. 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。
2. 低温规格值由设计保证，量产不测低温条件。

$(T_A = -40 \sim 105^\circ\text{C}, 1.8\text{V} \leq V_{DD} \leq 5.5\text{V}, V_{SS} = 0\text{V})$

项目	符号	条件	最小值	典型值	最大值	单位
低电平 输出电流 注1	I _{OL1}	P10~P11、P20~P26、P30~P37 单独1个引脚	1.8V ≤ V _{DD} ≤ 5.5V -40~85°C	-	-	20.0 ^{注2}
			1.8V ≤ V _{DD} ≤ 5.5V 85~105°C	-	-	8.5 ^{注2}
		全部引脚合计（占空比 ≤ 70%时 ^{注3} ）	1.8V ≤ V _{DD} ≤ 5.5V -40~85°C	-	-	150.0
			1.8V ≤ V _{DD} ≤ 5.5V 85~105°C	-	-	80.0
	I _{OL2}	P01~P02、P12~P13 单独1个引脚	1.8V ≤ V _{DD} ≤ 5.5V	-	-	0.4 ^{注2}
		全部引脚合计（占空比 ≤ 70%时 ^{注3} ）	1.8V ≤ V _{DD} ≤ 5.5V	-	-	5.0

注1：这是即使电流从输出引脚流到 EV_{SS}、V_{SS} 引脚也保证器件工作的电流值。

注2：不能超过合计的电流值。

注3：这是“占空比 ≤ 70%条件”的输出电流值。

改为占空比 > 70%的输出电流值能用以下的计算式进行计算（将占空比改为 n%的情况）。

引脚合计的输出电流 = $(I_{OL} \times 0.7) / (n \times 0.01)$

<计算例子> I_{OL} = 10.0mA、n = 80%

引脚合计的输出电流 = $(10.0 \times 0.7) / (80 \times 0.01) \approx 8.7\text{mA}$

各引脚的电流不会因占空比而变，而且不会流过绝对最大额定值以上的电流。

备注：

1. 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。
2. 低温规格值由设计保证，量产不测低温条件。

 $(T_A = -40 \sim 105^\circ\text{C}, 1.8\text{V} \leq V_{DD} \leq 5.5\text{V}, V_{SS} = 0\text{V})$

项目	符号	条件	最小值	典型值	最大值	单位
高电平输入 电压	V _{IH1}	P00~P02、P10~P13、P20~P26、 P30~P37	施密特输入	0.8V _{DD}	-	V _{DD}
低电平输入 电压	V _{IL1}	P00~P02、P10~P13、P20~P26、 P30~P37	施密特输入	0	-	0.2V _{DD}

备注：

1. 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。
2. 低温规格值由设计保证，量产不测低温条件。

($T_A = -40 \sim 105^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	最小值	典型值	最大值	单位
高电平输出电压	V_{OH1}	P10~P11、P20~P26、 P30~P37	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ $I_{OH1} = -10.0\text{mA}$ 注1	$V_{DD}-1.5$	-	V
			$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ $I_{OH1} = -3.0\text{mA}$	$V_{DD}-0.7$	-	V
			$2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ $I_{OH1} = -2.0\text{mA}$	$V_{DD}-0.6$	-	V
			$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ $I_{OH1} = -1.5\text{mA}$	$V_{DD}-0.5$	-	V
	V_{OH2}	P01~P02、P12~P13	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ $I_{OH2} = -100\mu\text{A}$	$V_{DD}-0.5$	-	V
低电平输出电压	V_{OL1}	P10~P11、P20~P26、 P30~P37	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ $I_{OL1} = 20.0\text{mA}$ 注1	-	-	1.3 V
			$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ $I_{OL1} = 8.5\text{mA}$	-	-	0.7 V
			$2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ $I_{OL1} = 3.0\text{mA}$	-	-	0.6 V
			$2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ $I_{OL1} = 1.5\text{mA}$	-	-	0.4 V
			$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ $I_{OL1} = 0.6\text{mA}$	-	-	0.4 V
	V_{OL2}	P01~P02、P12~P13	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ $I_{OL2} = 400\mu\text{A}$	-	-	0.4 V

注 1：温度范围限定为 $-40 \sim 85^\circ\text{C}$ 。

备注：

1. 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。
2. 低温规格值由设计保证，量产不测低温条件。

$(T_A = -40 \sim 105^{\circ}\text{C}, 1.8\text{V} \leq V_{DD} \leq 5.5\text{V}, V_{SS} = 0\text{V})$

项目	符号	条件		最小值	典型值	最大值	单位
高电平输入漏电流	I_{LH1}	P00、P10~P11 P20~P26、P30~P37	$V_I = V_{DD}$	-	-	1	μA
	I_{LH2}	RESETB	$V_I = V_{DD}$	-	-	1	μA
	I_{LH3}	P01~P02、P12~P13 (X1、X2、EXCLK XT1、XT2、EXCLKS)	$V_I = V_{DD}$ 输入端口和 外部时钟输入时	-	-	1	μA
			$V_I = V_{DD}$ 连接谐振器时	-	-	10	μA
低电平输入漏电流	I_{LIL1}	P00、P10~P11 P20~P26、P30~P37	$V_I = V_{SS}$	-	-	-1	μA
	I_{LIL2}	RESETB	$V_I = V_{SS}$	-	-	-1	μA
	I_{LIL3}	P01~P02、P12~P13 (X1、X2、EXCLK XT1、XT2、EXCLKS)	$V_I = V_{SS}$ 输入端口和 外部时钟输入时	-	-	-1	μA
			$V_I = V_{SS}$ 连接谐振器时	-	-	-10	μA
内部上拉电阻	R_U	P00、P10~P11 P20~P26、P30~P37	$V_I = V_{SS}$ 输入端口时	10	30	100	$\text{k}\Omega$
内部下拉电阻	R_D	P20~P26、P30~P37	$V_I = V_{DD}$ 输入端口时	10	30	100	$\text{k}\Omega$

备注：

1. 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。
2. 低温规格值由设计保证，量产不测低温条件。

6.5.2 电源电流特性

($T_A = -40 \sim 105^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件				最小值	典型值	最大值	单位	
电源电流 ^{注1}	I _{DD1}	运行模式	高速内部振荡器	F _{HOCO} =64MHz、F _{IH} =64MHz ^{注3}		-	3.4	6.1	mA	
				F _{HOCO} =48MHz、F _{IH} =48MHz ^{注3}		-	3.0	5.4		
			高速主系统时钟	F _{MX} =20MHz ^{注2}	输入方波	-	1.5	3.2	mA	
					连接晶振	-	1.5	3.2		
			副系统时钟运行	F _{SUB} =32.768KHz ^{注4}	输入方波	-	65	80	uA	
					连接晶振	-	65	80		
	I _{DD2}	睡眠模式	高速内部振荡器	F _{HOCO} =64MHz、F _{IH} =64MHz ^{注3}		-	1.7	4.5	mA	
				F _{HOCO} =48MHz、F _{IH} =48MHz ^{注3}		-	1.4	3.0		
			高速主系统时钟	F _{MX} =20MHz ^{注2}	输入方波	-	0.7	1.4	mA	
					连接晶振	-	0.7	1.4		
			副系统时钟运行	F _{SUB} =32.768KHz ^{注5}	输入方波	-	1.2	14.5	uA	
					连接晶振	-	1.2	14.5		
	I _{DD3} ^{注6}	深睡眠模式 ^{注7}	T _A = -40℃~25℃ V _{DD} =3.0V				-	0.9	1.5	uA
			T _A = -40℃~85℃ V _{DD} =3.0V				-	0.9	6.0	
			T _A = -40℃~105℃ V _{DD} =3.0V				-	0.9	14	

注 1：这是流过 V_{DD} 的总电流，包含输入引脚固定为 V_{DD} 或者 V_{SS} 状态的输入漏电流。典型值：CPU 处于 NOP 指令循环，且不包含外围工作电流。最大值：CPU 处于 NOP 指令循环，且包含外围工作电流，但不包含流到 A/D 转换器、LVD 电路、I/O 端口以及内部上拉或者下拉电阻的电流，也不包含改写数据闪存时的电流。

注 2：这是高速内部振荡器和副系统时钟停止振荡的情况。

注 3：这是高速主系统时钟和副系统时钟停止振荡的情况。

注 4：这是高速内部振荡器和高速主系统时钟停止振荡的情况。

注 5：这是高速内部振荡器和高速主系统时钟停止振荡的情况。包含流到 RTC 的电流，但是不包含流到 15 位间隔定时器和看门狗定时器的电流。

注 6：不包含流到 RTC、15 位间隔定时器和看门狗定时器的电流。

注 7：有关深度睡眠模式中副系统时钟运行时的电流值，请参照睡眠模式中副系统时钟运行时的电流值。

备注：

1. F_{IL} ：低速内部振荡器的时钟频率。
2. F_{SUB} ：副系统时钟频率（XT1 时钟振荡频率）。
3. F_{CLK} ：CPU/外围硬件的时钟频率。
4. 典型值的温度条件是 $T_A = 25^\circ\text{C}$ 。
5. 低温规格值由设计保证，量产不测低温条件。

($T_A = -40 \sim 105^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

参数	符号	条件	最小值	典型值	最大值	单位
低速内部振荡器工作电流	I_{FIL} ^{注1}	-	-	0.2	-	uA
RTC 工作电流	I_{RTC} ^{注1,2,3}	-	-	0.04	-	uA
15 位间隔定时器工作电流	I_{IT} ^{注1,2,4}	-	-	0.02	-	uA
看门狗定时器工作电流	I_{WDT} ^{注1,2,5}	$F_{IL} = 15\text{KHz}$	-	0.22	-	uA
A/D 转换器工作电流	I_{ADC} ^{注1,6}	ADC HS 模式@64MHz	-	2.2	-	mA
		ADC HS 模式@4MHz	-	1.3	-	mA
		ADC LC 模式@24MHz	-	1.1	-	mA
		ADC LC 模式@4MHz	-	0.8	-	mA
PGA 工作电流		每个通道	-	480	700	uA
比较器工作电流	I_{CMP} ^{注1,9}	每个通道 不使用内部基准电压	-	60	100	uA
		使用内部基准电压	-	80	140	uA
LVD 工作电流	I_{LVD} ^{注1,7}	-	-	0.08	-	uA

注1：这是流过 V_{DD} 的电流。

注2：这是高速内部振荡器和高速系统时钟停止振荡的情况。

注3：这是只流到实时时钟（RTC）的电流（不包含低速内部振荡器和XT1振荡电路的工作电流）。在运行模式或者睡眠模式中实时时钟运行的情况下，微控制器的电流值为 I_{DD1} 或者 I_{DD2} 加上 I_{RTC} 的值。另外，当选择低速内部振荡器时，必须加上 I_{FIL} 。副系统时钟运行时的 I_{DD2} 包含实时时钟的工作电流。

注4：这是只流到15位间隔定时器的电流（不包含低速内部振荡器和XT1振荡电路的工作电流）。在运行模式或者睡眠模式中15位间隔定时器运行的情况下，微控制器的电流值为 I_{DD1} 或者 I_{DD2} 加上 I_{IT} 的值。另外，当选择低速内部振荡器时，必须加上 I_{FIL} 。

注5：这是只流到看门狗定时器的电流（包含低速内部振荡器的工作电流）。在看门狗定时器运行的情况下，微控制器的电流值为 I_{DD1} 或者 I_{DD2} 或者 I_{DD3} 加上 I_{WDT} 的值。

注6：这是只流到A/D转换器的电流（表中给出了部分频率动作的典型值）。在运行模式或者睡眠模式中A/D转换器运行的情况下，微控制器的电流值为 I_{DD1} 或者 I_{DD2} 加上 I_{ADC} 的值。

注7：这是只流到LVD电路的电流。在LVD电路运行的情况下，微控制器的电流值为 I_{DD1} 或者 I_{DD2} 或者 I_{DD3} 加上 I_{LVD} 的值。

注8：这是只流到D/A转换器的电流。在运行模式或者睡眠模式中D/A转换器运行的情况下，微控制器的电流值为 I_{DD1} 或者 I_{DD2} 加上 I_{DAC} 的值。

注9：这是只流到比较器电路的电流。在比较器电路运行的情况下，微控制器的电流值为 I_{DD1} 或者 I_{DD2} 或者 I_{DD3} 加上 I_{CMP} 的值。

备注：

1. F_{IL} ：低速内部振荡器的时钟频率
2. 典型值的温度条件是 $T_A = 25^\circ\text{C}$ 。
3. 低温规格值由设计保证，量产不测低温条件。

6.6 AC 特性

($T_A = -40 \sim 105^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件		最小值	典型值	最大值	单位
指令周期 (最短指令 执行时间)	T_{CY}	主系统时钟 (F_{MAIN}) 运行	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	0.015625	-	1	us
		副系统时钟 (F_{SUB}) 运行	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	28.5	30.5	31.3	us
外部系统时 钟频率	F_{EX}	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$		1.0	-	20.0	MHz
	F_{EXS}	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$		32.0	-	35.0	KHz
外部系统时 钟输入的高 低电平宽度	T_{EXH} T_{EXL}	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$		24	-	-	ns
	T_{EXHS} T_{EXLS}	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$		13.7	-	-	us
	$T_{TI00} \sim$ T_{TI03} 、输入 的高低电平 宽度	T_{TIH} T_{TIL}	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	$1/F_{MCK}$ +10	-	-	ns
TO00 ~ TO03、 TO10 ~ TO13 的 输出频率	F_{TO}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$		-	-	16	MHz
		$2.4\text{V} \leq V_{DD} < 4.0\text{V}$		-	-	8	MHz
		$1.8\text{V} \leq V_{DD} < 2.4\text{V}$		-	-	4	MHz
CLKBUZ0、 CLKBUZ1 的输出频率	F_{PCL}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$		-	-	16	MHz
		$2.4\text{V} \leq V_{DD} < 4.0\text{V}$		-	-	8	MHz
		$1.8\text{V} \leq V_{DD} < 2.4\text{V}$		-	-	4	MHz
中断输入的 高低电平宽 度	T_{INTH} T_{INTL}	INTP0 ~ INTP11	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	1	-	-	us
RESETB 的低 电平宽度	T_{RSL}	-		10	-	-	us

备注：

1. F_{MCK} : Timer4 单元的运行时钟频率
2. 低温规格值由设计保证，量产不测低温条件。

6.7 外围功能特性

6.7.1 通用接口单元

(1) UART 模式

($T_A = -40 \sim 85^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	条件		规格值		单位
			最小值	最大值	
传送速率	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	-	-	$F_{MCK} / 6$	bps
		最大传送速率的理论值 $F_{MCK} = F_{CLK}$	-	10.6	Mbps

备注：由设计保证，量产不测试。

($T_A = 85 \sim 105^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	条件		规格值		单位
			最小值	最大值	
传送速率	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	-	-	$F_{MCK} / 12$	bps
		最大传送速率的理论值 $F_{MCK} = F_{CLK}$	-	5.3	Mbps

备注：由设计保证，量产不测试。

(2) 三线SPI模式（主控模式，内部时钟输出）

 $(T_A = -40 \sim 105^\circ\text{C}, 1.8\text{V} \leq V_{DD} \leq 5.5\text{V}, V_{SS} = 0\text{V})$

项目	符号	条件	-40 ~ 85°C		85 ~ 105°C		单位
			最小值	最大值	最小值	最大值	
SCLKp 周期时间	T_{KCY1}	$T_{KCY1} \geq 2/F_{CLK}$	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$	31.25	-	62.5	ns
			$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	41.67	-	83.3	ns
			$2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$	65	-	125	ns
			$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	125	-	250	ns
SCLKp 高/低电平宽度	T_{KH1} T_{KL1}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$	$T_{KCY1}/2-4$	-	$T_{KCY1}/2-7$	-	ns
		$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	$T_{KCY1}/2-5$	-	$T_{KCY1}/2-10$	-	ns
		$2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$	$T_{KCY1}/2-10$	-	$T_{KCY1}/2-20$	-	ns
		$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	$T_{KCY1}/2-19$	-	$T_{KCY1}/2-38$	-	ns
SDIp 准备时间 (对 SCLKp↑)	T_{SIK1}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$	12	-	23	-	ns
		$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	17	-	33	-	ns
		$2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$	20	-	38	-	ns
		$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	28	-	55	-	ns
SDIp 保持时间 (对 SCLKp↑)	T_{KSI1}	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	5	-	10	-	ns
SCLKp↓→SDOp 输出延迟时间	T_{KSO1}	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ $C=20\text{pF}$ 注1	-	5	-	10	ns

注 1: C 是 SCLKp、SDOp 输出线的负载电容。

注意：通过端口输入模式寄存器和端口输出模式寄存器，将 SDIp 引脚选择为通常的输入缓冲器并且将 SDOp 引脚和 SCLKp 引脚选择为通常的输出模式。

备注：由设计保证，量产不测试。

(3) 三线SPI模式（从属模式，外部时钟输入）

 $(T_A = -40 \sim 105^{\circ}\text{C}, 1.8\text{V} \leq V_{DD} \leq 5.5\text{V}, V_{SS} = 0\text{V})$

项目	符号	条件		-40 ~ 85°C		85 ~ 105°C		单位
				最小值	最大值	最小值	最大值	
SCLKp 周期时间	T_{KCY2}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$	$20\text{MHz} < F_{MCK}$	$8/F_{MCK}$	-	$16/F_{MCK}$	-	ns
			$F_{MCK} \leq 20\text{MHz}$	$6/F_{MCK}$	-	$12/F_{MCK}$	-	ns
		$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	$16\text{MHz} < F_{MCK}$	$8/F_{MCK}$	-	$16/F_{MCK}$	-	ns
			$F_{MCK} \leq 16\text{MHz}$	$6/F_{MCK}$	-	$12/F_{MCK}$	-	ns
		$2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$		$6/F_{MCK}$ 且 ≥ 500	-	$12/F_{MCK}$ 且 ≥ 1000		ns
		$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$		$6/F_{MCK}$ 且 ≥ 750	-	$12/F_{MCK}$ 且 ≥ 1500	-	ns
SCLKp 高/低电平宽度	T_{KH2}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$		$T_{KCY1}/2-7$	-	$T_{KCY1}/2-14$	-	ns
	T_{KL2}	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$		$T_{KCY1}/2-8$	-	$T_{KCY1}/2-16$	-	ns
		$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$		$T_{KCY1}/2-18$	-	$T_{KCY1}/2-36$	-	ns
SDIp 准备时间 (对 SCLKp↑)	T_{SIK2}	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$		$1/F_{MCK}+20$	-	$1/F_{MCK}+40$	-	ns
		$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$		$1/F_{MCK}+30$	-	$1/F_{MCK}+60$	-	ns
SDIp 保持时间 (对 SCLKp↑)	T_{KSI2}	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$		$1/F_{MCK}+31$	-	$1/F_{MCK}+62$	-	ns
SCLKp↓→SDOp 输出延迟时间	T_{KSO2}	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ C=30pF ^{注1}		-	$2/F_{MCK}+44$	-	$2/F_{MCK}+66$	ns
		$2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ C=30pF ^{注1}		-	$2/F_{MCK}+75$	-	$2/F_{MCK}+113$	ns
		$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ C=30pF ^{注1}		-	$2/F_{MCK}+100$	-	$2/F_{MCK}+150$	ns

注 1: C 是 SCLKp、SDOp 输出线的负载电容。

注意: 通过端口输入模式寄存器和端口输出模式寄存器, 将 SDIp 引脚和 SCLKp 引脚选择为通常的输入缓冲器并且将 SDOp 引脚选择为通常的输出模式。

备注: 由设计保证, 量产不测试。

(4) 四线SPI模式（从属模式，外部时钟输入）

 $(T_A = -40 \sim 105^\circ\text{C}, 1.8\text{V} \leq V_{DD} \leq 5.5\text{V}, V_{SS} = 0\text{V})$

项目	符号	条件		-40 ~ 85°C		85 ~ 105°C		单位
				最小值	最大值	最小值	最大值	
SSI00 建立时间	T_{SSIK}	DAPmn=0	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	120	-	240	-	ns
			$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	200	-	400	-	ns
		DAPmn=1	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	$1/F_{MCK}+120$	-	$1/F_{MCK}+240$	-	ns
			$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	$1/F_{MCK}+200$	-	$1/F_{MCK}+400$	-	ns
SSI00 保持时间	T_{KSSI}	DAPmn=0	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	$1/F_{MCK}+120$	-	$1/F_{MCK}+240$	-	ns
			$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	$1/F_{MCK}+200$	-	$1/F_{MCK}+400$	-	ns
		DAPmn=1	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	120	-	240	-	ns
			$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	200	-	400	-	ns

注意：通过端口输入模式寄存器和端口输出模式寄存器，将 SDIp 引脚和 SCLKp 引脚选择为通常的输入缓冲器并且将 SDOp 引脚选择为通常的输出模式。

备注：由设计保证，量产不测试。

(1) 简易 IIC 模式

 $(T_A = -40 \sim 105^\circ\text{C}, 1.8\text{V} \leq V_{DD} \leq 5.5\text{V}, V_{SS} = 0\text{V})$

项目	符号	条件	-40 ~ +85°C		+85 ~ +105°C		单位
			最小值	最大值	最小值	最大值	
SCLr 时钟频率	fSCL	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ $C_b = 50\text{ pF}, R_b = 2.7\text{ k}\Omega$		1000 ^{注1}		400 ^{注1}	KHz
		$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ $C_b = 100\text{ pF}, R_b = 3\text{ k}\Omega$		400 ^{注1}		100 ^{注1}	KHz
		$1.8\text{V} \leq V_{DD} \leq 2.7\text{V}$ $C_b = 100\text{ pF}, R_b = 5\text{ k}\Omega$		300 ^{注1}		75 ^{注1}	KHz
当 SCLr 为低时 保持时间	tLOW	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ $C_b = 50\text{ pF}, R_b = 2.7\text{ k}\Omega$	475		1200		ns
		$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ $C_b = 100\text{ pF}, R_b = 3\text{ k}\Omega$	1150		4600		ns
		$1.8\text{V} \leq V_{DD} \leq 2.7\text{V}$ $C_b = 100\text{ pF}, R_b = 5\text{ k}\Omega$	1550		6500		ns
当 SCLr 为高时 保持时间	tHIGH	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ $C_b = 50\text{ pF}, R_b = 2.7\text{ k}\Omega$	475		1200		ns
		$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ $C_b = 100\text{ pF}, R_b = 3\text{ k}\Omega$	1150		4600		ns
		$1.8\text{V} \leq V_{DD} \leq 2.7\text{V}$ $C_b = 100\text{ pF}, R_b = 5\text{ k}\Omega$	1550		6500		ns
数据建立时间 (接收)	tSU: DAT	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ $C_b = 50\text{ pF}, R_b = 2.7\text{ k}\Omega$	$1/f_{MCK} + 85$ ^{注2}		$1/f_{MCK} + 220$ ^{注2}		ns
		$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ $C_b = 100\text{ pF}, R_b = 3\text{ k}\Omega$	$1/f_{MCK} + 145$ ^{注2}		$1/f_{MCK} + 580$ ^{注2}		ns
		$1.8\text{V} \leq V_{DD} \leq 2.7\text{V}$ $C_b = 100\text{ pF}, R_b = 5\text{ k}\Omega$	$1/f_{MCK} + 230$ ^{注2}		$1/f_{MCK} + 1200$ ^{注2}		ns
数据保持时间 (发送)	tHD: DAT	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ $C_b = 50\text{ pF}, R_b = 2.7\text{ k}\Omega$		305		770	ns
		$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ $C_b = 100\text{ pF}, R_b = 3\text{ k}\Omega$		355		1420	ns
		$1.8\text{V} \leq V_{DD} \leq 2.7\text{V}$ $C_b = 100\text{ pF}, R_b = 5\text{ k}\Omega$		405		2070	ns

注1: 必须至少设定为 $F_{MCK}/4$ 。

注2: F_{MCK} 的设定值不能超过 SCLr="L" 和 SCLr="H" 的保持时间。

备注: 由设计保证, 量产不测试。

6.7.2 串行接口 IICA

(1) I²C 标准模式

($T_A = -40 \sim 105^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	规格值		单位
			最小值	最大值	
SCLA0 时钟频率	F_{SCL}	标准模式: $F_{CLK} \geq 1\text{MHz}$	-	100	KHz
启动条件的建立时间	$T_{SU: STA}$	-	4.7	-	US
启动条件的保持时间 ^{注1}	$T_{HD: STA}$	-	4.0	-	US
当 SCLA0 为低时 保持时间	T_{LOW}	-	4.7	-	US
当 SCLA0 为高时 保持时间	T_{HIGH}	-	4.0	-	US
数据建立时间 (接收)	$T_{SU: DAT}$	-	250	-	ns
数据保持时间 (发送) ^{注2}	$T_{HD: DAT}$	-	0	3.45	US
停止条件的建立时间	$T_{SU: STO}$	-	4.0	-	US
总线空闲时间	T_{BUF}	-	4.7	-	US

注 1: 在产生开始条件或重新开始条件后生成第一个时钟脉冲。

注 2: 在正常传送期间需要保证 $T_{HD: DAT}$ 的最大值, 在进行应答 (ACK) 时需要等待。

备注:

1. 各模式的 C_b (通信线电容) 的最大值和此时的 R_b (通信线的上拉电阻值) 的值如下:

标准模式: $C_b = 400\text{pF}$ 、 $R_b = 2.7\text{K}\Omega$

2. 由设计保证, 量产不测试。

(2) I²C 快速模式

($T_A = -40 \sim 105^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	规格值		单位
			最小值	最大值	
SCLA0 时钟频率	F_{SCL}	快速模式: $F_{CLK} \geq 3.5\text{MHz}$	-	400	KHz
启动条件的建立时间	$T_{SU: STA}$	-	0.6	-	US
启动条件的保持时间 ^{注1}	$T_{HD: STA}$	-	0.6	-	US
当 SCLA0 为低时 保持时间	T_{LOW}	-	1.3	-	US
当 SCLA0 为高时 保持时间	T_{HIGH}	-	0.6	-	US
数据建立时间 (接收)	$T_{SU: DAT}$	-	100	-	ns
数据保持时间 (发送) ^{注2}	$T_{HD: DAT}$	-	0	0.9	US
停止条件的建立时间	$T_{SU: STO}$	-	0.6	-	US
总线空闲时间	T_{BUF}	-	1.3	-	US

注 1: 在产生开始条件或重新开始条件后生成第一个时钟脉冲。

注 2: 在正常传送期间需要保证 $T_{HD: DAT}$ 的最大值, 在进行应答 (ACK) 时需要等待。

备注:

1. 各模式的 C_b (通信线电容) 的最大值和此时的 R_b (通信线的上拉电阻值) 的值如下:

快速模式: $C_b = 320\text{pF}$ 、 $R_b = 1.1\text{K}\Omega$

2. 由设计保证, 量产不测试。

(3) I²C增强型快速模式

($T_A = -40 \sim 105^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	规格值		单位
			最小值	最大值	
SCLA0 时钟频率	F_{SCL}	增强型快速模式: $F_{CLK} \geq 10\text{MHz}$	-	1000	KHz
启动条件的建立时间	$T_{SU: STA}$	-	0.26	-	US
启动条件的保持时间 ^{注1}	$T_{HD: STA}$	-	0.26	-	US
当 SCLA0 为低时 保持时间	T_{LOW}	-	0.5	-	US
当 SCLA0 为高时 保持时间	T_{HIGH}	-	0.26	-	US
数据建立时间（接收）	$T_{SU: DAT}$	-	50	-	nS
数据保持时间（发送） ^{注2}	$T_{HD: DAT}$	-	0	0.45	US
停止条件的建立时间	$T_{SU: STO}$	-	0.26	-	US
总线空闲时间	T_{BUF}	-	0.5	-	US

注 1：在产生开始条件或重新开始条件后生成第一个时钟脉冲。

注 2：在正常传送期间需要保证 $T_{HD: DAT}$ 的最大值，在进行应答（ACK）时需要等待。

备注：

1. 各模式的 C_b （通信线电容）的最大值和此时的 R_b （通信线的上拉电阻值）的值如下：
增强型快速模式： $C_b = 120\text{pF}$ 、 $R_b = 1.1\text{K}\Omega$
2. 由设计保证，量产不测试。

6.8 模拟特性

6.8.1 A/D 转换器特性

A/D 转换器特性的区分

输入通道 \ 基准电压	基准电压(+)=AV _{REFP} 基准电压(-)=AV _{REFM}	基准电压(+)=V _{DD} 基准电压(-)=V _{SS}
ANIO~ANI14	参照6.8.1(1)。	参照 (2)。
内部基准电压, 温度传感器的输出电压		

(1) 选择基准电压(+)=AV_{REFP}/ANI0、基准电压(-)=AV_{REFM}/ANI1 的情况

(T_A= -40~105℃、1.8V≤AV_{REFP}≤V_{DD}≤5.5V、V_{SS}=0V、基准电压(+)=AV_{REFP}、

基准电压(-)=AV_{REFM}=0V)

项目	符号	条件	最小值	典型值	最大值	单位
分辨率	RES	-	-	12	-	bit
外部输入电阻	R _{AIN}	R _{AIN} < (T _S / (F _{ADC} × C _{ADC} × ln (2 ¹²⁺²)) - R _{ADC})	-	7.5 ^{注4}	-	KΩ
采样开关电阻	R _{ADC}	-	-	-	1.5	KΩ
采样保持电容	C _{ADC}	-	-	2	-	pF
综合误差 ^{注1}	ET	12位分辨率 1.8V ≤ AV _{REFP} ≤ 5.5V	-	3	-	LSB
转换时间 ^{注3}	T _{CONV}	12位分辨率 转换对象: ANI2~ANI36 1.8V ≤ V _{DD} ≤ 5.5V	45	-	-	1/F _{ADC}
		12位分辨率 转换对象: 内部基准电压 温度传感器的输出电压 PGA输出电压 1.8V ≤ V _{DD} ≤ 5.5V	72	-	-	1/F _{ADC}
零刻度误差 ^{注1}	E _{ZS}	12位分辨率 1.8V ≤ AV _{REFP} ≤ 5.5V	-	0	-	LSB
满刻度误差 ^{注1}	E _{FS}	12位分辨率 1.8V ≤ AV _{REFP} ≤ 5.5V	-	0	-	LSB
积分线性误差 ^{注1}	EL	12位分辨率 1.8V ≤ AV _{REFP} ≤ 5.5V	-1	-	1	LSB
微分线性误差 ^{注1}	ED	12位分辨率 1.8V ≤ AV _{REFP} ≤ 5.5V	-1.5	-	1.5	LSB
模拟输入电压	V _{AIN}	ANI2~ANI14	0	-	AV _{REFP}	V
		内部基准电压 (1.8V ≤ V _{DD} ≤ 5.5V)	V _{BGR} ^{注2}			V
		温度传感器的输出电压 (1.8V ≤ V _{DD} ≤ 5.5V)	V _{TMPS} ^{注2}			V

注1: 不包含量化误差(±1/2 LSB)。

注2: 请参照“6.8.2 温度传感器/内部基准电压的特性”。

注3: F_{ADC}为AD的动作频率, 最大动作频率为64MHz。

注4: 低温规格值由设计保证, 量产不测低温条件。典型值为默认采样周期T_S=13.5, 转换速度为F_{ADC}=64MHz条件下的计算值。

(2) 选择基准电压(+)=V_{DD}、基准电压(-)=V_{SS}的情况

(T_A= -40~105℃、1.8V≤V_{DD}≤5.5V、V_{SS}=0V、基准电压(+)=V_{DD}、基准电压(-)=V_{SS})

项目	符号	条件		最小值	典型值	最大值	单位
分辨率	RES	-		-	12	-	bit
外部输入电阻	R _{AIN}	R _{AIN} < (T _s / (F _{ADC} × C _{ADC} × ln(2 ¹²⁺²)) - R _{ADC})		-	7.5 ^{注4}	-	kΩ
采样开关电阻	R _{ADC}	-		-	-	1.5	kΩ
采样保持电容	C _{ADC}	-		-	2	-	pF
综合误差 ^{注1}	ET	12位分辨率	1.8V ≤ AV _{REFP} ≤ 5.5V	-	6	-	LSB
转换时间 ^{注3}	T _{CONV}	12位分辨率 转换对象: ANI0~ANI36	1.8V ≤ V _{DD} ≤ 5.5V	45	-	-	1/F _{ADC}
		12位分辨率 转换对象: 内部基准电压 温度传感器的输出电压 PGA输出电压	1.8V ≤ V _{DD} ≤ 5.5V	72	-	-	1/F _{ADC}
零刻度误差 ^{注1}	E _{ZS}	12位分辨率	1.8V ≤ AV _{REFP} ≤ 5.5V	-	0	-	LSB
满刻度误差 ^{注1}	E _{FS}	12位分辨率	1.8V ≤ AV _{REFP} ≤ 5.5V	-	0	-	LSB
积分线性误差 ^{注1}	EL	12位分辨率	1.8V ≤ AV _{REFP} ≤ 5.5V	-2	-	2	LSB
微分线性误差 ^{注1}	ED	12位分辨率	1.8V ≤ AV _{REFP} ≤ 5.5V	-3	-	3	LSB
模拟输入电压	V _{AIN}	ANI0~ANI36		0	-	V _{DD}	V
		内部基准电压 (1.8V ≤ V _{DD} ≤ 5.5V)		V _{BGR} ^{注2}		V	
		温度传感器的输出电压 (1.8V ≤ V _{DD} ≤ 5.5V)		V _{TMPS} ^{注2}		V	

注1: 不包含量化误差 (±1/2 LSB)。

注2: 请参照 "6.8.2 温度传感器/内部基准电压的特性"。

注3: F_{ADC}为AD的动作频率, 最大动作频率为64MHz。

注4: 低温规格值由设计保证, 量产不测低温条件。典型值为默认采样周期T_s=13.5, 转换速度为F_{ADC}=64MHz条件下的计算值

6.8.2 温度传感器/内部基准电压的特性

($T_A = -40 \sim 105^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	最小值	典型值	最大值	单位
温度传感器的输出电压	V_{TMPS25}	$T_A = 25^\circ\text{C}$	-	1.09	-	V
内部基准电压	V_{BGR}	$T_A = -40 \sim 10^\circ\text{C}$	1.25	1.45	1.65	V
		$T_A = 10 \sim 70^\circ\text{C}$	1.38	1.45	1.52	V
		$T_A = 70 \sim 105^\circ\text{C}$	1.35	1.45	1.55	V
温度系数	F_{VTMPS}	取决于温度传感器电压的温度	-	-3.5	-	mV/°C
运行稳定等待时间	T_{AMP}	-	5	-	-	us

备注：低温规格值由设计保证，量产不测低温条件。

6.8.3 比较器

($T_A = -40 \sim 105^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	最小值	典型值	最大值	单位
输入偏差电压	V_{OFFSET}	-	-	± 10	± 40	mV
输入电压范围	V_{IN}	-	0	-	V_{DD}	V
内部基准电压偏差	ΔV_{IREF}	CmRVM 寄存器:7FH ~ 80H ($m = 0, 1$)	-	-	± 2	LSB
		其他	-	-	± 1	LSB
响应时间	T_{CR}, T_{CF}	输入振幅 $\pm 100\text{mV}$	-	70	150	ns
运行稳定时间 ^{注1}	T_{CMP}	CMPn=0->1	$V_{DD}=3.3 \sim 5.5\text{V}$	-	1	us
			$V_{DD}=1.8 \sim 3.3\text{V}$	-	3	
基准电压稳定时间	T_{VR}	CVRE=0->1 ^{注2}	-	-	20	us
工作电流	I_{CMPDD}	参照 6.5.2 电源电流特性				

注1：从比较器动作使能（CMPnEN=0->1）到满足CMP的各项DC/AC式样要求所需要的时间。

注2：内部基准电压发生器使能（by setting the CVREm bit to 1; $m = 0$ to 1）后，经过基准电压稳定时间，才可以使能比较器输出（CnOE bit = 1; $n = 0$ to 1）

备注：低温规格值由设计保证，量产不测低温条件。

6.8.4 可编程增益放大器 PGA

($T_A = -40 \sim 105^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

参数	符号	条件		最小值	典型值	最大值	单位
输入偏差电压	V_{IOPGA}	-		-	-	± 10	mV
输入电压范围	V_{IPGA}	-		0	-	$0.9 \times V_{DD} / \text{Gain}$	V
输出电压范围	V_{IOHPGA}	-		$0.93 \times V_{DD}$	-	-	V
	V_{IOLPGA}	-		-	-	$0.07 \times V_{DD}$	V
增益偏差	EG	x4	-	-	-	± 1	%
		x8	-	-	-	± 1	%
		x10	-	-	-	± 1	%
		x12	-	-	-	± 2	%
		x14	-	-	-	± 2	%
		x16	-	-	-	± 2	%
		x32	-	-	-	± 3	%
转换速率	SR _{RPGA}	上升 $V_{in} = 0.1V_{DD}/\text{gain}$ to $0.9V_{DD}/\text{gain}$. 10 to 90% of output voltage amplitude	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ (除 x32)	3.5	-	-	V/ μs
			$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ (x32)	3.0	-	-	
			$1.8\text{V} \leq V_{DD} \leq 4.0\text{V}$	0.5	-	-	
	SR _{FPGA}	下降 $V_{in} = 0.1V_{DD}/\text{gain}$ to $0.9V_{DD}/\text{gain}$. 90 to 10% of output voltage amplitude	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ (除 x32)	3.5	-	-	
			$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ (x32)	3.0	-	-	
			$1.8\text{V} \leq V_{DD} \leq 4.0\text{V}$	0.5	-	-	
运行 稳定时间 ^{注1}	T _{PGA}	x4	-	-	-	5	μs
		x8	-	-	-	5	μs
		x10	-	-	-	5	μs
		x12	-	-	-	10	μs
		x14	-	-	-	10	μs
		x16	-	-	-	10	μs
		x32	-	-	-	10	μs
工作电流	I _{PGADD}	参照 6.5.2 电源电流特性					

注1：从PGA动作使能（PGAEN=1）到满足PGA的各项DC和AC式样要求所需要的时间。

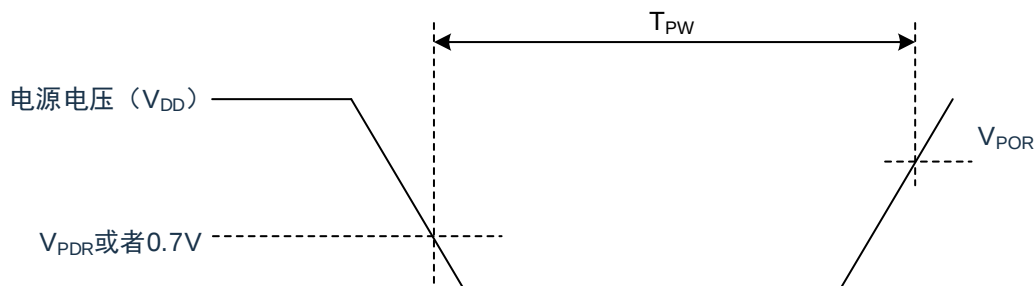
备注：低温规格值由设计保证，量产不测低温条件。

6.8.5 POR 电路特性

($T_A = -40 \sim 105^\circ\text{C}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	最小值	典型值	最大值	单位
检测电压	V_{POR}	电源电压上升时	-	1.63	1.72	V
	V_{PDR}	电源电压下降时	1.4	1.51	-	V
最小脉宽 ^{注1}	T_{PW}	-	300	-	-	US

注1：这是在 V_{DD} 低于 V_{PDR} 时POR复位所需的时间。另外，在深度睡眠 模式中通过设定时钟运行状态控制寄存器（CSC）的bit0（HISTOP）和bit7（MSTOP）停止主系统时钟（ F_{MAIN} ）的振荡时，是从 V_{DD} 低于0.7V到回升超过 V_{POR} 为止的POR复位所需的时间。



备注：低温规格值由设计保证，量产不测低温条件。

6.8.6 LVD 电路特性

(1) 复位模式、中断模式

($T_A = -40 \sim 105^\circ\text{C}$ 、 $V_{PDR} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	最小值	典型值	最大值	单位
检测电压	V_{LVD0}	电源电压上升时	-	4.06	4.26	V
		电源电压下降时	3.78	3.98	-	V
	V_{LVD1}	电源电压上升时	-	3.75	-	V
		电源电压下降时	-	3.67	-	V
	V_{LVD2}	电源电压上升时	-	3.13	-	V
		电源电压下降时	-	3.06	-	V
	V_{LVD3}	电源电压上升时	-	3.02	-	V
		电源电压下降时	-	2.96	-	V
	V_{LVD4}	电源电压上升时	-	2.92	-	V
		电源电压下降时	-	2.86	-	V
	V_{LVD5}	电源电压上升时	-	2.81	-	V
		电源电压下降时	-	2.75	-	V
	V_{LVD6}	电源电压上升时	-	2.71	-	V
		电源电压下降时	-	2.65	-	V
	V_{LVD7}	电源电压上升时	-	2.61	-	V
		电源电压下降时	-	2.55	-	V
	V_{LVD8}	电源电压上升时	-	2.50	-	V
		电源电压下降时	-	2.45	-	V
	V_{LVD9}	电源电压上升时	-	2.09	2.16	V
		电源电压下降时	1.97	2.04	-	V
最小脉宽	T_{LW}	-	300	-	-	us
检测延迟	-	-	-	-	300	us

备注：低温规格值由设计保证，量产不测低温条件。

(2) 中断 & 复位模式

($T_A = -40 \sim 105^\circ\text{C}$, $V_{PDR} \leq V_{DD} \leq 5.5\text{V}$, $V_{SS} = 0\text{V}$)

项目	符号	条件			最小值	典型值	最大值	单位
中断 & 复位模式	V _{LVDB0}	V _{POC2} 、V _{POC1} 、V _{POC0} =0、0、1，下降复位电压			1.78	1.84	-	V
	V _{LVDB2}		LVIS1、LVIS0=0、1	上升复位解除电压	-	2.09	2.16	V
				下降中断电压	1.97	2.04	-	V
	V _{LVDB3}		LVIS1、LVIS0=0、0	上升复位解除电压	-	3.13	-	V
				下降中断电压	-	3.06	-	V
	V _{LVDC0}	V _{POC2} 、V _{POC1} 、V _{POC0} =0、1、0，下降复位电压			-	2.45	-	V
	V _{LVDC1}		LVIS1、LVIS0=1、0	上升复位解除电压	-	2.61	-	V
				下降中断电压	-	2.55	-	V
	V _{LVDC2}		LVIS1、LVIS0=0、1	上升复位解除电压	-	2.71	-	V
				下降中断电压	-	2.65	-	V
	V _{LVDC3}	LVIS1、LVIS0=0、0	上升复位解除电压	-	3.75	-	V	
			下降中断电压	-	3.67	-	V	
	V _{LVDD0}	V _{POC2} 、V _{POC1} 、V _{POC0} =0、1、1，下降复位电压			-	2.75	-	V
	V _{LVDD1}		LVIS1、LVIS0=1、0	上升复位解除电压	-	2.92	-	V
				下降中断电压	-	2.86	-	V
	V _{LVDD2}		LVIS1、LVIS0=0、1	上升复位解除电压	-	3.02	-	V
				下降中断电压	-	2.96	-	V
	V _{LVDD3}	LVIS1、LVIS0=0、0	上升复位解除电压	-	4.06	4.26	V	
			下降中断电压	3.78	3.98	-	V	

备注：低温规格值由设计保证，量产不测低温条件。

6.8.7 电源电压的上升斜率特性

($T_A = -40 \sim 105^\circ\text{C}$, $V_{SS} = 0\text{V}$)

项目	符号	条件	最小值	典型值	最大值	单位
复位时间	T_{RESET}	-	-	1	-	ms
电源电压的上升斜率	SV_{DD}	-	-	-	54	V/ms

备注：低温规格值由设计保证，量产不测低温条件。

6.9 存储器特性

6.9.1 Flash 存储器

($T_A = -40 \sim 105^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

符号	参数	测试条件	最小值	最大值	单位
T_{PROG}	字写入时间 (32bit)	$T_A = -40 \sim 105^\circ\text{C}$	24	30	us
T_{ERASE}	扇区擦除时间 (512B)	$T_A = -40 \sim 105^\circ\text{C}$	4	5	ms
	片擦除时间	$T_A = -40 \sim 105^\circ\text{C}$	20	40	ms
N_{END}	可擦写次数	$T_A = -40 \sim 105^\circ\text{C}$	100	-	千次
T_{RET}	数据保存期限	100 千次 ^{注1} at $T_A = 105^\circ\text{C}$	20	-	年

注1: 循环测试在整个温度范围内进行。

备注: 低温规格值由设计保证, 量产不测低温条件。

6.9.2 RAM 存储器

($T_A = -40 \sim 105^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

符号	参数	测试条件	最小值	最大值	单位
V_{RAMHOLD}	RAM 保持电压	$T_A = -40 \sim 105^\circ\text{C}$	0.8	-	V

备注: 低温规格值由设计保证, 量产不测低温条件。

6.10 EMS 特性

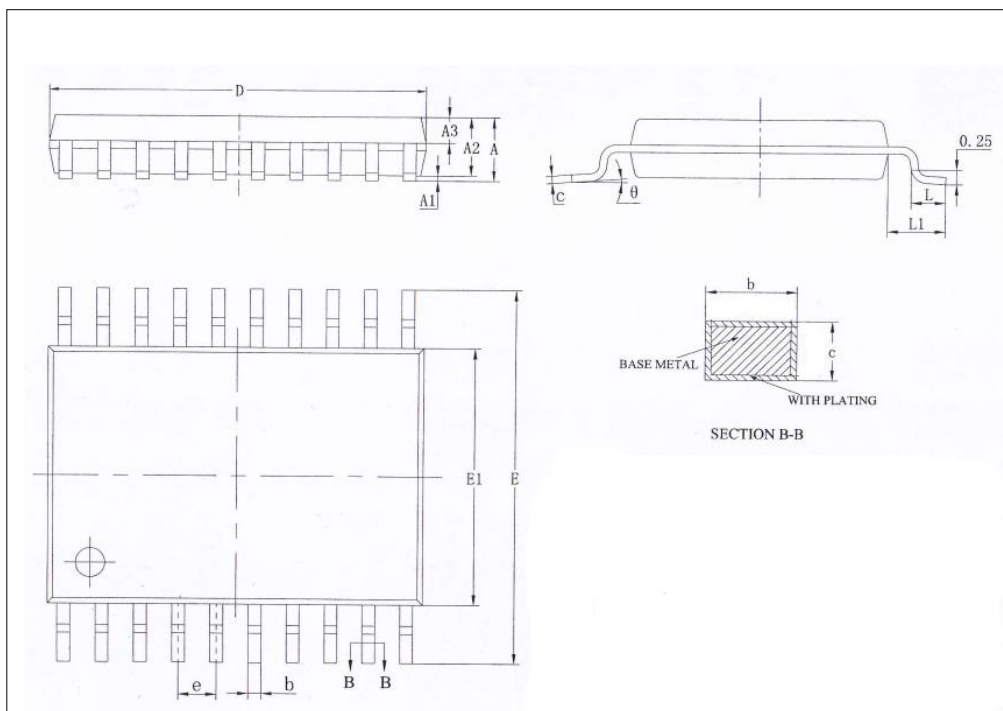
6.10.1 ESD 电气特性

符号	参数	测试条件	等级
$V_{ESD(HBM)}$	静电放电 (人体放电模式 HBM)	$T_A = 25^{\circ}\text{C}$ JESD22-A114	3A

备注：由设计保证，量产不测试。

7 封装尺寸图

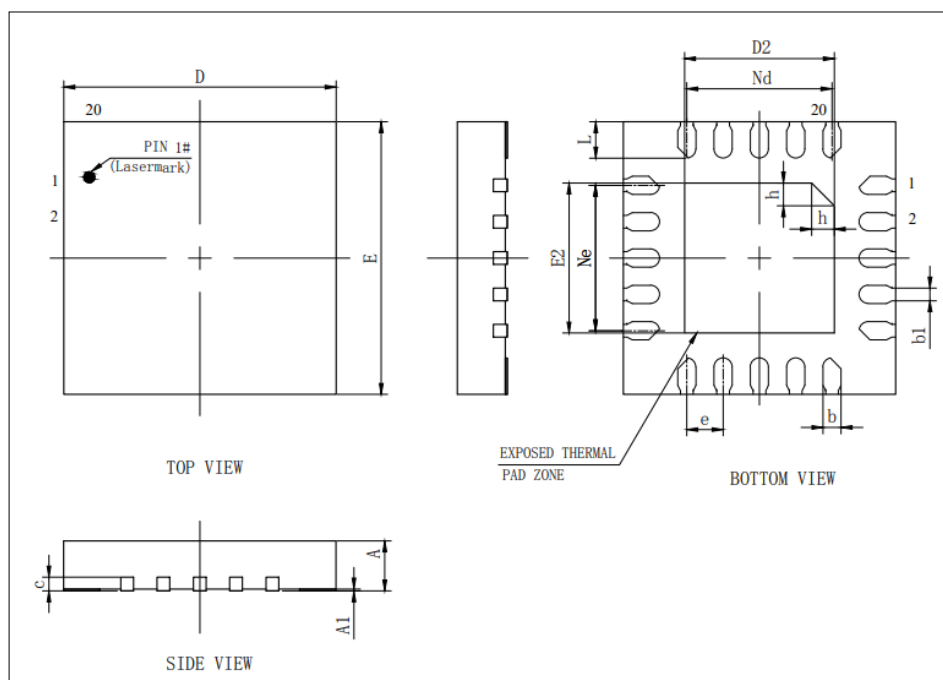
7.1 TSSOP20 (6.5x4.4mm, 0.65mm)



Symbol	Millimeter		
	Min	Nom	Max
A	-	-	1.25
A1	0.05	-	0.15
A2	0.80	1.00	1.10
A3	0.34	0.44	0.54
b	0.20	-	0.28
c	0.10	-	0.19
D	6.40	6.50	6.60
E	6.20	6.40	6.60
E1	4.30	4.40	4.50
e	0.65BSC		
L	0.45	0.60	0.75
L1	1.00REF		
θ	0	-	8°

注意：封装尺寸不包括模的毛边凸起或门毛刺。

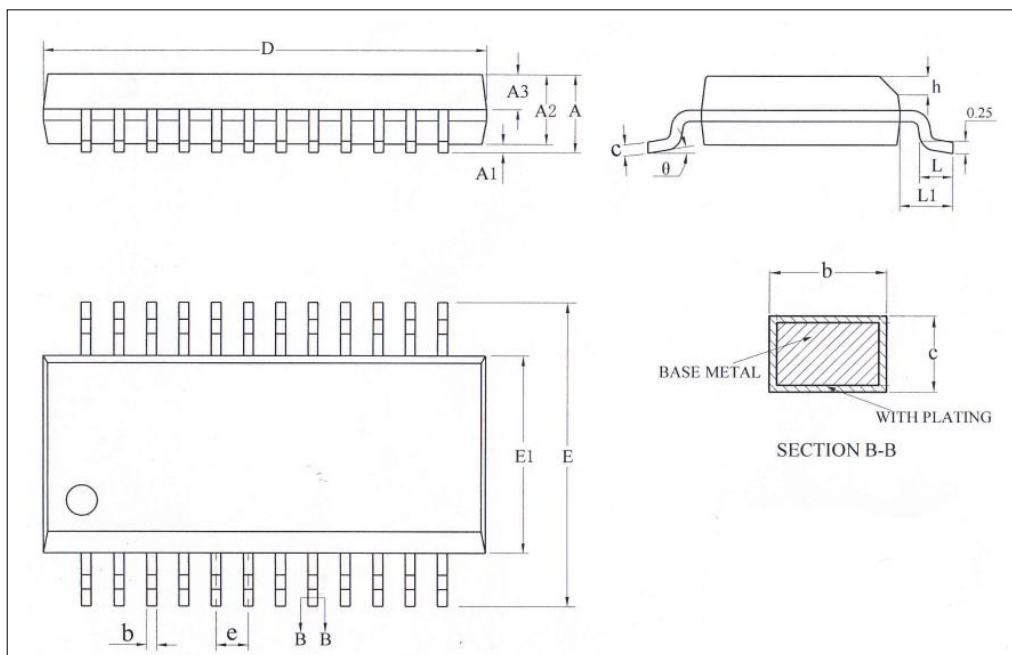
7.2 QFN20 (3x3mm, 0.4mm)



Symbol	Millimeter		
	Min	Nom	Max
A	0.70	0.75	0.80
A1	0	0.02	0.05
b	0.15	0.20	0.25
c	0.10	0.15	0.20
D	2.90	3.00	3.10
D2	1.55	1.65	1.75
e	0.40BSC		
Ne	1.60BSC		
Nd	1.60BSC		
E	2.90	3.00	3.10
E2	1.55	1.65	1.75
L	0.35	0.40	0.45
h	0.20	0.25	0.30

注意：封装尺寸不包括模的毛边凸起或门毛刺

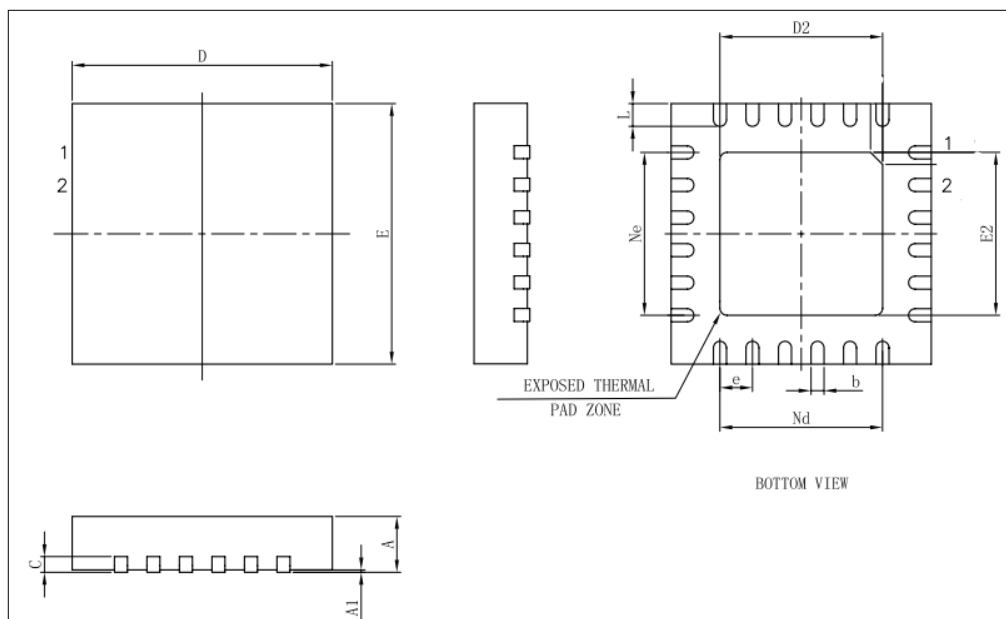
7.3 SSOP24 (8.65x3.9mm, 0.635mm)



Symbol	Millimeter		
	Min	Nom	Max
A	-	-	1.80
A1	0.10	0.15	0.25
A2	1.30	-	1.55
A3	0.60	0.65	0.70
b	0.20	-	0.31
c	0.20	-	0.24
D	8.53	-	8.75
E	5.80	6.00	6.20
E1	3.80	3.90	4.00
e	0.635BSC		
h	0.30	-	0.50
L	0.406	-	0.889
L1	1.05REF		
θ	0	-	8°

注意：封装尺寸不包括模的毛边凸起或门毛刺。

7.4 QFN24 (4x4mm, 0.5mm)



Symbol	Millimeter		
	Min	Nom	Max
A	0.70	0.75	0.80
A1	-	0.02	0.05
b	0.18	0.25	0.30
c	0.18	0.20	0.25
D	3.90	4.00	4.10
D2	2.20	-	2.80
e	0.50BSC		
Ne	2.50BSC		
Nd	2.50BSC		
E	3.90	4.00	4.10
E2	2.20	-	2.80
L	0.30	0.40	0.50
h	0.25	-	0.40

注意：封装尺寸不包括模的毛边凸起或门毛刺。

8 修改履历

Rev.	发行日	修订内容	
		页/章节	修订处
V0.0.1	2024.11.28	—	初版发行
V0.0.2	2024.12.24	第6章	1) 将V0.0.1版中电气特性中的“TBD”更新为实测结果
V0.5.0	2024.12.27	第6、7章	1) 6.8.6 LVD电路特性中的档位恢复为和老版一致 2) 7.2 QFN20封装厚度从0.55mm改为0.75mm