

IP5912 数据手册

目录

1. 产品简述	4
1.1 产品特性	4
1.2 简介及系统框图	5
1.3 引脚说明	7
1.4 修改记录	8
2. 电气参数	9
2.1 极限参数	9
2.2 推荐工作条件	9
2.3 电气特性	9
3. MCU 与存储器	11
3.1 概述	11
3.1.1 MCU 指令集	11
3.2 程序存储空间	14
3.3 数据存储空间	15
3.4 特殊功能寄存器	15
3.5 烧录口 ICP	15
3.6 Register	16
4. 系统控制模块	17
4.1 正常工作状态与低功耗	17
4.2 唤醒源	17
4.2.1 唤醒源查询寄存器	17
4.2.2 唤醒配置相关寄存器	17
4.3 待机说明	18
5. 中断	19
5.1 中断向量表	19
5.2 中断置起的相关寄存器	19
5.3 中断源配置相关寄存器	20
5.4 中断优先级	22
6. 系统时钟	24
6.1 高频时钟	24
6.2 低频时钟	24
6.3 时钟配置相关寄存器	24
7. 定时器	26
7.1 看门狗定时器	26
7.2 Timer0/Timer1/Timer2 定时器/计数器	27
7.2.1 Timer0 定时器/计数器相关寄存器	27
7.2.2 Timer1 定时器/计数器相关寄存器	28
7.2.2 Timer2 定时器/计数器相关寄存器	29
7.3 Timer PWM	31
7.3.1 Timer1 PWM 相关寄存器	31

7.3.2 Timer2 PWM 相关寄存器	31
8. PWM.....	33
8.1 PWM 功能.....	33
8.2 PWM 相关寄存器.....	33
9. 模数转换（ADC）	36
9.1 ADC 模块介绍	36
9.2 ADC 相关寄存器	36
10. I/O 端口	38
10.1 I/O 口功能	38
10.2 I/O 端口配置寄存器	38
10.2.1 I/O 端口通用配置寄存器	38
10.2.2 I/O 端口数据寄存器	39
10.2.3 I/O 端口复用配置寄存器	39
11. EN 模块.....	42
12. BLN 模块.....	43
12.1 BLN 模块介绍.....	43
12.2 BLN 相关寄存器.....	43
13. Buck 同步开关降压充电	45
13.1 降压充电	45
13.2 充电过程.....	45
13.3 充电保护	45
14. 典型应用原理图	46
15. 封装信息	47
16. IC 丝印说明	48
17. 责任及版权声明	49

1. 产品简述

1.1 产品特性

- **MCU**
 - ◇ 兼容 8051 指令集内核
 - ◇ 4K Bytes OTP 型程序存储器
 - ◇ 192 Bytes RAM 通用数据存储器，支持直接寻址、间接寻址等多种寻址方式
 - ◇ 系统时钟：低速 32KHz、高速 16MHz
 - ◇ 3 个 16bit 定时器：systick、Timer1、Timer2
 - ◇ 2 个 16bit PWM，复用定时器 Timer1、Timer2
 - ◇ 1 个 8bit PWM，支持同频率的 2 组 PWM（有互补和死区可调功能）或 4 个同频率不同占空比的 PWM 输出
 - ◇ 4 通道 12bit 位宽 ADC：VGP0/VGP1/VGP2/VBAT
 - ◇ IO 口资源：支持最多 10 个普通 IO 口，其中 IO4,IO5,IO6,IO7 支持 30mA 大电流驱动能力。
- **低功耗**
 - ◇ 待机功耗小于 5 μ A
 - ◇ EN 待机功耗小于 2 μ A
- **同步开关降压充电**
 - ◇ 功率 MOS 内置
 - ◇ 支持 4.2/4.3/4.35/4.4V 电池，支持磷酸铁锂电池
 - ◇ 充电电流 1.2A，MAX 1.5A
- **BOM 极简**
- **多重保护、高可靠性**
 - ◇ 输出过充保护
 - ◇ 输入过压、欠压保护
 - ◇ 整机过温保护
 - ◇ ESD 4KV
- **封装方式 SOP16**

1.2 简介及系统框图

IP5912 是一款集成降压充电管理的 8-bit MCU 芯片，为小型电子设备提供高集成度解决方案。

IP5912 内置兼容 8051 指令集的 8-bit MCU，最高为 16MHz 主频时钟，内置 192 Bytes RAM 及 4K Bytes OTP ROM，为便携电子设备提供充足的编程空间。

IP5912 内置 1 个 16bits 低速 systick 定时器，两个 16bits 高速定时器 Timer1/2，可复用为两路 PWM。

IP5912 支持同频率的 2 组 PWM（有互补和死区可调功能）或 4 个同频率不同占空比的 PWM 输出。

IP5912 内置 100uA 恒流源及 12bit ADC，可实现自定义 NTC 功能。

IP5912 支持 10 个 GPIO 口功能，其中 IO4,IO5,IO6,IO7 支持 30mA 大电流驱动能力，其他 IO 支持 20mA 驱动能力。

IP5912 支持多种低功耗模式，EN 待机功耗小于 2uA。

IP5912 支持 EN 引脚唤醒，外部中断唤醒，Watchdog 等多种唤醒模式

IP5912 内置一个 5V 输入的同步降压充电 DC-DC，功率管内置，提供最大 1.5A 的充电电流。内置输入过压、IC 过温保护和输入欠压智能调节充电电流功能，提供安全可靠的充电管理。

IP5912 的高集成度与丰富功能，使其在应用时仅需极少的外围器件，并有效减小整体方案的尺寸，降低 BOM 成本，图 1 为系统框架图。

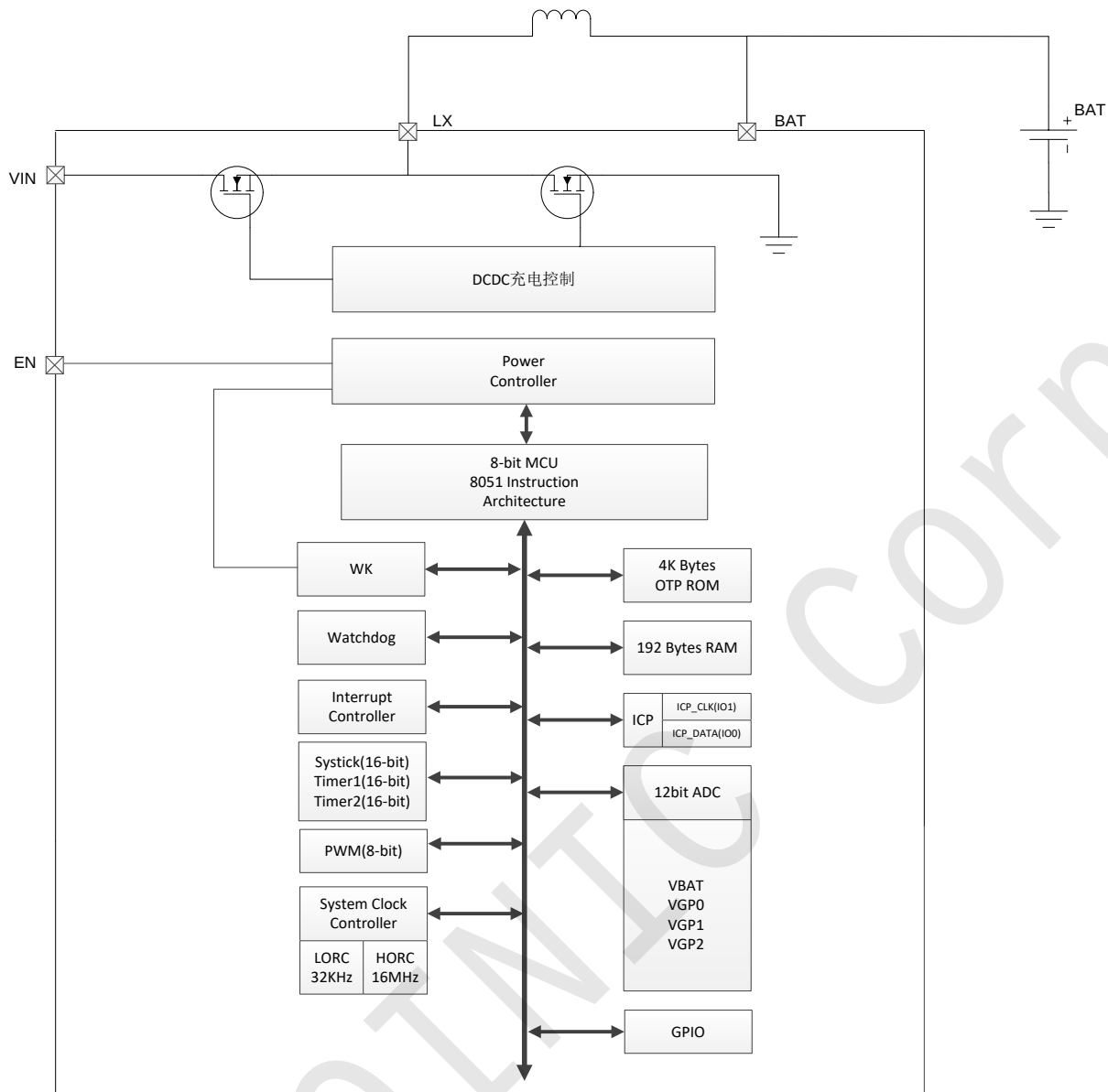


图 1 IP5912 内部系统框图

1.3 引脚说明

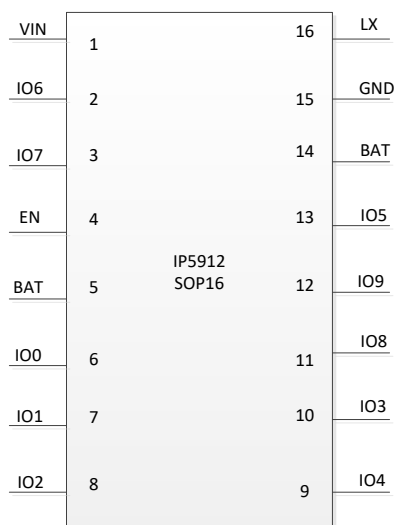


图 2 IP5912 引脚图

引脚编号	引脚名字	引脚功能			
		F1	F2	F3	F4
1	VIN	5V 直流输入引脚			
2	IO6	通用 IO6	PWM2		
3	IO7	通用 IO7	PWM3		
4	EN	EN 唤醒输入			
5	BAT	电池正端			
6	IO0	通用 IO0	ADC0	BLN0	
7	IO1	通用 IO1	ADC1	T2_PWM	
8	IO2	通用 IO2	ADC2	SIRQ	
9	IO4	通用 IO4	BLN0	PWM0	T1_PWM
10	IO3	通用 IO3	T1_PWM	SIRQ	
11	IO8	通用 IO8	BLN0		
12	IO9	通用 IO9	BLN1		
13	IO5	通用 IO5	BLN1	PWM1	T2_PWM
14	BAT	电池正端			
15	GND	GND			
16	LX	DCDC 开关引脚			

1.4 修改记录

备注：以前版本的页码可能与当前版本的页码不同。

释放版本 V1.00（2023 年 12 月）

页码

• 初版释放.....	1
-------------	---

2. 电气参数

2.1 极限参数

参数	符号	值	单位
引脚耐压范围	V _{max}	-0.3 ~ 8	V
结温范围	T _j	-40 ~ 150	°C
存储温度范围	T _{stg}	-60 ~ 150	°C
热阻（结温到环境）	θ _{JA}	120	°C/W
人体模型（HBM）	ESD	4	KV

*高于绝对最大额定值部分所列数值的应力有可能对器件造成永久性的损害，在任何绝对最大额定值条件下暴露的时间过长都有可能影响器件的可靠性和使用寿命。

2.2 推荐工作条件

参数	符号	最小值	典型值	最大值	单位
输入电压	V _{IN}	4.5	5	6.0	V
工作环境温度	T _A	-20	--	85	°C

*超出这些工作条件，器件工作特性不能保证。

2.3 电气特性

除特别说明，T_A=25°C，L=2.2μH，V_{IN}=5V，V_{BAT}=3.7V

参数	符号	测试条件	最小值	典型值	最大值	单位
充电系统						
输入电压	V _{IN}		4.5	5	6	V
输入过压阈值	上升电压		5.8	6	6.2	V
输入过压保护迟滞				200		mV
输入工作电流	I _{VIN}	V _{IN} =5V，V _{BAT} =NC，没有 LED		5	10	mA
恒流充电电流	I _{CC}	设置充电电流为 1.2A		1.2		A
CV 恒压充电电压	V _{cv}	CV _{4.2V}	4.16	4.20	4.24	V
		CV _{4.30V}	4.28	4.30	4.34	V
		CV _{4.35V}	4.33	4.35	4.4	V
		CV _{4.4V}	4.38	4.40	4.44	V
充满停充检测电压	V _{SV}			V _{cv} -0.05		V

充满后回充电压	V_{RC}			$V_{CV-0.1}$		V
涓流转恒流电压	V_{TK}	VIN=5V		3		V
涓流充电电流	I_{TK}	VIN=5V, VBAT<3V		1/5 ICC		mA
控制系统						
电池待机电流	I_{STB_STOP}	VIN=0V, VBAT=3.7V ,STOP 模式		5		uA
	I_{STB_DS}	VIN=0V, VBAT=3.7V ,DeepSleep 模式		2		uA
热关断温度	T_{OTP}	上升温度	130	140	150	°C
热关断迟滞	ΔT_{OTP}		30	40	50	°C

*上述数据基于 demo 程序测试，多个参数规格可软件配置

3. MCU 与存储器

3.1 概述

3.1.1 MCU 指令集

- IP5912 内置 8-bit MCU，其指令集兼容 8051。

算数操作指令

Mnemonic	Description	Code	Bytes	Cycles
ADD A,Rn	Add register to accumulator	28-2F	1	1
ADD A,direct	Add direct byte to accumulator	25	2	2
ADD A,@Ri	Add indirect RAM to accumulator	26-27	1	2
ADD A,#data	Add immediate data to accumulator	24	2	2
ADDC A,Rn	Add register to accumulator with carry flag	38-3F	1	1
ADDC A,direct	Add direct byte to A with carry flag	35	2	2
ADDC A,@Ri	Add indirect RAM to A with carry flag	36-37	1	2
ADDC A,#data	Add immediate data to A with carry flag	34	2	2
SUBB A,Rn	Subtract register from A with borrow	98-9F	1	1
SUBB A,direct	Subtract direct byte from A with borrow	95	2	2
SUBB A,@Ri	Subtract indirect RAM from A with borrow	96-97	1	2
SUBB A,#data	Subtract immediate data from A with borrow	94	2	2
INC A	Increment accumulator	04	1	1
INC Rn	Increment register	08-0F	1	2
INC direct	Increment direct byte	05	2	3
INC @Ri	Increment indirect RAM	06-07	1	3
INC DPTR	Increment data pointer	A3	1	1
DEC A	Decrement accumulator	14	1	1
DEC Rn	Decrement register	18-1F	1	2
DEC direct	Decrement direct byte	15	2	3
DEC @Ri	Decrement indirect RAM	16-17	1	3
MUL AB	Multiply A and B	A4	1	5
DIV	Divide A by B	84	1	5
DA A	Decimal adjust accumulator	D4	1	1

Mnemonic	Description	Code	Bytes	Cycles
ANL A,Rn	AND register to accumulator	58-5F	1	1
ANL A,direct	AND direct byte to accumulator	55	2	2
ANL A,@Ri	AND indirect RAM to accumulator	56-57	1	2
ANL A,#data	AND immediate data to accumulator	54	2	2
ANL direct,A	AND accumulator to direct byte	52	2	3
ANL direct,#data	AND immediate data to direct byte	53	3	4
ORL A,Rn	OR register to accumulator	48-4F	1	1
ORL A,direct	OR direct byte to accumulator	45	2	2
ORL A,@Ri	OR indirect RAM to accumulator	46-47	1	2
ORL A,#data	OR immediate data to accumulator	44	2	2
ORL direct,A	OR accumulator to direct byte	42	2	3
ORL direct,#data	OR immediate data to direct byte	43	3	4
XRL A,Rn	Exclusive OR register to accumulator	68-6F	1	1
XRL A,direct	Exclusive OR direct byte to accumulator	65	2	2
XRL A,@Ri	Exclusive OR indirect RAM to accumulator	66-67	1	2
XRL A,#data	Exclusive OR immediate data to accumulator	64	2	2
XRL direct,A	Exclusive OR accumulator to direct byte	62	2	3
XRL direct,#data	Exclusive OR immediate data to direct byte	63	3	4
CLR A	Clear accumulator	E4	1	1
CPL A	Complement accumulator	F4	1	1
RL A	Rotate accumulator left	23	1	1
RLC A	Rotate accumulator left through carry	33	1	1
RR A	Rotate accumulator right	03	1	1
RRC A	Rotate accumulator right through carry	13	1	1
SWAP A	Swap nibbles within the accumulator	C4	1	1

数据传输指令

Mnemonic	Description	Code	Bytes	Cycles
MOV A,Rn	Move register to accumulator	E8-EF	1	1
MOV A,direct	Move direct byte to accumulator	E5	2	2
MOV A,@Ri	Move indirect RAM to accumulator	E6-E7	1	2
MOV A,#data	Move immediate data to accumulator	74	2	2
MOV Rn,A	Move accumulator to register	F8-FF	1	2
MOV Rn,direct	Move direct byte to register	A8-AF	2	4
MOV Rn,#data	Move immediate data to register	78-7F	2	2
MOV direct,A	Move accumulator to direct byte	F5	2	3
MOV direct,Rn	Move register to direct byte	88-8F	2	3
MOV direct1,direct2	Move direct byte to direct byte	85	3	4
MOV direct,@Ri	Move indirect RAM to direct byte	86-87	2	4
MOV direct,#data	Move immediate data to direct byte	75	3	3
MOV @Ri,A	Move accumulator to indirect RAM	F6-F7	1	3
MOV @Ri,direct	Move direct byte to indirect RAM	A6-A7	2	5
MOV @Ri,#data	Move immediate data to indirect RAM	76-77	2	3
MOV DPTR,#data16	Load data pointer with a 16-bit constant	90	3	3
MOVC A,@A+DPTR	Move code byte relative to DPTR to accumulator	93	1	3
MOVC A,@A+PC	Move code byte relative to PC to accumulator	83	1	3
MOVX A,@Ri	Move external RAM (8-bit addr.) to A	E2-E3	1	3-10
MOVX A,@DPTR	Move external RAM (16-bit addr.) to A	E0	1	3-10
MOVX @Ri,A	Move A to external RAM (8-bit addr.)	F2-F3	1	4-11
MOVX @DPTR,A	Move A to external RAM (16-bit addr.)	F0	1	4-11
PUSH direct	Push direct byte onto stack	C0	2	4
POP direct	Pop direct byte from stack	D0	2	3
XCH A,Rn	Exchange register with accumulator	C8-CF	1	2
XCH A,direct	Exchange direct byte with accumulator	C5	2	3
XCH A,@Ri	Exchange indirect RAM with accumulator	C6-C7	1	3
XCHD A,@Ri	Exchange low-order nibble indir. RAM with A	D6-D7	1	3

位操作指令

Mnemonic	Description	Code	Bytes	Cycles
CLR C	Clear carry flag	C3	1	1
CLR bit	Clear direct bit	C2	2	3
SETB C	Set carry flag	D3	1	1
SETB bit	Set direct bit	D2	2	3
CPL C	Complement carry flag	B3	1	1
CPL bit	Complement direct bit	B2	2	3
ANL C,bit	AND direct bit to carry flag	82	2	2
ANL C,/bit	AND complement of direct bit to carry	B0	2	2
ORL C,bit	OR direct bit to carry flag	72	2	2
ORL C,/bit	OR complement of direct bit to carry	A0	2	2
MOV C,bit	Move direct bit to carry flag	A2	2	2
MOV bit,C	Move carry flag to direct bit	92	2	3

程序跳转指令

Mnemonic	Description	Code	Bytes	Cycles
ACALL addr11	Absolute subroutine call	xxx11	2	6
LCALL addr16	Long subroutine call	12	3	6
RET	from subroutine	22	1	4
RETI	from interrupt	32	1	4
AJMP addr11	Absolute jump	xxx01	2	3
LJMP addr16	Long jump	02	3	4
SJMP rel	Short jump (relative addr.)	80	2	3
JMP @A+DPTR	Jump indirect relative to the DPTR	73	1	2
JZ rel	Jump if accumulator is zero	60	2	3
JNZ rel	Jump if accumulator is not zero	70	2	3
JC rel	Jump if carry flag is set	40	2	3
JNC	Jump if carry flag is not set	50	2	3
JB bit,rel	Jump if direct bit is set	20	3	4
JNB bit,rel	Jump if direct bit is not set	30	3	4
JBC bit,direct rel	Jump if direct bit is set and clear bit	10	3	4
CJNE A,direct rel	Compare direct byte to A and jump if not equal	B5	3	4
CJNE A,#data rel	Compare immediate to A and jump if not equal	B4	3	4
CJNE Rn,#data rel	Compare immed. to reg. and jump if not equal	B8-BF	3	4
CJNE @Ri,#data rel	Compare immed. to ind. and jump if not equal	B6-B7	3	4
DJNZ Rn,rel	Decrement register and jump if not zero	D8-DF	2	3
DJNZ direct,rel	Decrement direct byte and jump if not zero	D5	3	4
NOP	No operation	00	1	1

3.2 程序存储空间

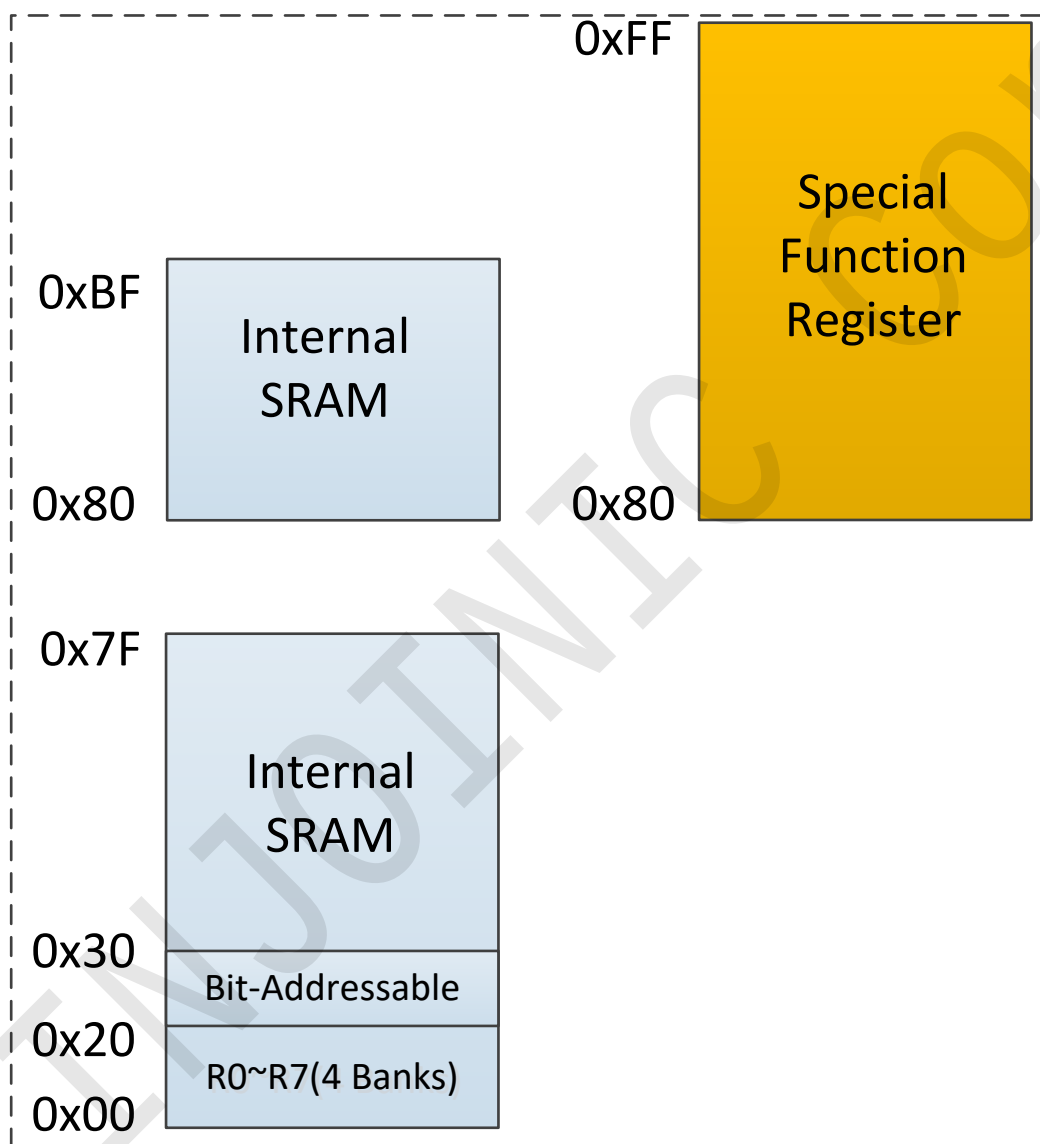
- IP5912 内置 4K OTP 程序存储空间，用来存放用户代码及储存程序。
- 程序存储空间由程序计数器来寻址，也包含数据、表格、中断入口等。
- 程序存储空间内的某些地址用作诸如复位和中断入口等特殊用途。

3.3 数据存储空间

- 内部 SRAM 空间共 192 Bytes，地址 00h~BFh。
- 其中低 128 Bytes（地址 0x00~0x7F）支持直接和间接寻址方式，高 64 Bytes（地址 0x80~0xBF）只支持间接寻址方式。

3.4 特殊功能寄存器

- SFR 特殊寄存器空间地址占据数据空间高 128 Bytes（地址 0x80~0xFF）只支持直接寻址方式。地址以 0x0 或 0x8 结尾的 SFR 既可以字节寻址也可以以位寻址，其他所有 SFR 只能字节寻址。



3.5 烧录口 ICP

程序烧录口包含 2 根信号线：ICP_DATA(复用 GPIO0)和 ICP_CLK(复用 GPIO1)。

上电的时候，若检测 GPIO0/GPIO1 均为高电平并持续大于 5ms，则将 GPIO0/GPIO1 切换为 ICP 接口，否则 GPIO0/GPIO1 当做正常功能使用。设计外围电路时注意不要把两个引脚同时拉高。

3.6 Register

CPU 的内部寄存器有如下几个。

序号	寄存器符号	寄存器地址	寄存器名称和描述
1	SP	81h	Stack Pointer
2	DPL	82h	Data Pointer Low 0
3	DVM	83h	Data Pointer High 0
4	DPL1	84h	Data Pointer Low 1
5	DVM1	85h	Data Pointer High 1
6	PCON	87h	MCU Power Control
7	CKCON	8Eh	MCU Clock Control
8	DPS	92h	Data Pointer Select Register
9	PSW	D0h	Program status word
10	ACC	E0h	Accumulator
11	B	F0h	B Register

4. 系统控制模块

4.1 正常工作状态与低功耗

- 芯片正常工作状态下，所有时钟均使能。
- 芯片支持 STOP 和 DeepSleep 模式。

4.2 唤醒源

IP5912 系统的 Wakeup 信号源包括：

- 1、EN 按键唤醒（包括短按/长按/上升沿/下降沿等，任选一种）；
- 2、外部中断 SIRQ；
- 3、Watchdog；

唤醒 IP5912 后，用户可以通过只读寄存器 DEBUG0(0x88)对应的 bit 位来查询唤醒方式。

4.2.1 唤醒源查询寄存器

DEBUG0(0x88)

Offset = 0x88, Default=0x00

Bit(s)	Name	Description	R/W	Reset
7		Reserved		
6		Reserved		
5	WK_FLAG[5]	SIRQ 唤醒源	R/W	0
4	WK_FLAG[4]	Wdg 复位唤醒	R/W	0
3	WK_FLAG[3]	Enpinwk 唤醒	R/W	0
2		Reserved		
1		Reserved		
0		Reserved		

4.2.2 唤醒配置相关寄存器

Wakeup_CTL0(0x93)

Offset = 0x93, Default=0xC5

Bit(s)	Name	Description	R/W	Reset
7		Reserved		
6:4	EN_WK_EN_MODE	EN 按键唤醒选择： 000: Disable 001: 抬起来 010: 按下去 011: 上升沿+下降沿 100: 短按 101: 长按 110: 短按，且 1s 内没有第二次短按才唤醒，也	R/W	100

		即 1 秒内只有单击才唤醒，双击不唤醒。 111: key 配置为高电平复位时，上升沿唤醒使能		
3:1		Reserved		
0	WDG_RST_WK_EN	配置 wdg 发出 rst 后的唤醒使能： 1: enable 0: disable	R/W	0

Wakeup_CTL1(0x94)

Offset = 0x94, Default = 0x03

Bit(s)	Name	Description	R/W	Reset
7	SIRQ_WK_EN	Sirq 唤醒使能： 1: enable 0: disable	R/W	0x0
6:4	SIRQ_WK_SET	Sirq 唤醒选择： 000: disable 001: 上升沿 010: 下降沿 011: 上升/下降沿 100: 低电平 101: 高电平	R/W	0
3:0		Reserved		

4.3 待机说明

IP5912 有 2 种待机状态：

1、stop 状态，待机功耗小于 5uA，硬件关闭 ADC，OTP，Timer 等模块，开启 LOSC，支持 SIRQ 唤醒，Watchdog 唤醒和 EN 按键唤醒；

2、deepsleep 状态，待机功耗小于 3uA，无法通过外部 SIRQ 唤醒，只能通过 EN 按键唤醒；

可以通过 STOP_EN(0x92)寄存器来进入 stop 状态；

可以通过 TOP01H(0xE2)寄存器来进入 DeepSleep 状态；

STOP_EN(0x92)

Addr = 0x92 Default = 0x00

bit	Name	Description	R/W	Reset
7:1		Reserved		
0	STOP_EN	写 1 进 stop。	W	0

TOP01H(0xE2)

Addr = 0xE2 Default = 0x82

bit	Name	Description	R/W	Reset
7:2		Reserved		
1	R_ENDEB	默认为 1，进入 deepsleep 模式前，将该 bit 清 0	W	1
0		Reserved		

5. 中断

IP5912 系统的中断源包括：

- 1、EN(包括长按键，短按键，抬起来，按下去)
- 2、WatchDog
- 3、ADC
- 4、BLN1/BLN0
- 5、外部 SIRQ
- 6、Timer0
- 7、Timer1
- 8、Timer2
- 9、PWM 状态变化

所有异常中断为防止误触，进入中断程序后需要检查对应的标志位是否正确置起。

5.1 中断向量表

中断序号	中断名称	中断向量
0	Reserved	
1	Reserved	
2	EN	0x13
3	Watchdog	0x1b
4	ADC/BATLOW	0x23
5	Reserved	
6	Reserved	
7	BLN1/BLN0	0x3b
8	SIRQ	0x43
9	Timer0	0x4b
10	Timer1	0x53
11	Timer2	0x5b
12	PWM	0x63
13	Reserved	
14	Reserved	

5.2 中断置起的相关寄存器

IRQ_PEND0(0xD7)

Offset = 0xD7, Default=0x00

Bit(s)	Name	Description	R/W	Reset
7:4		Reserved		
4	LongKey_IRQ_PEND	长按键	R/W	0
3	DoubleKey_IRQ_PEND	双击	R/W	0
2	ShortKey_IRQ_PEND	短按键	R/W	0

1	KeyUp_IRQ_PEND	按键抬起来	R/W	0
0	KeyDown_IRQ_PEND	按键放下去	R/W	0

IRQ_PEND1(0xD8)

Offset = 0xD8, Default=0x00

Bit(s)	Name	Description	R/W	Reset
7	WDG_IRQ_PEND	Watchdog	R/W	0
6		Reserved		
5	BATLOW_IRQ_PEND	Batlow	R/W	0
4	ADC_IRQ_PEND	Adc	R/W	0
3:0		Reserved		

IRQ_PEND2(0xD9)

Offset = 0xD9, Default=0x00

Bit(s)	Name	Description	R/W	Reset
7		Reserved		
6	BLN1_IRQ_PEND	BLN1	R/W	0
5	BLN0_IRQ_PEND	BLN0	R/W	0
4	SIRQ_IRQ_PEND	SIRQ	R/W	0
3	PWM_IRQ_PEND	PWM	R/W	0
2	Timer2_IRQ_PEND	Timer2	R/W	0
1	Timer1_IRQ_PEND	Timer1	R/W	0
0		Reserved		

5.3 中断源配置相关寄存器

IRQ_EN0(0xDA)

Offset = 0xDA, Default=0x00

Bit(s)	Name	Description	R/W	Reset
7:5		Reserved		
4	Long_Press_IRQ_EN	长按键中断使能 1: Enable 0: Disable	R/W	0
3	Double_Press_IRQ_EN	双击中断使能 1: Enable 0: Disable	R/W	0
2	Short_Press_IRQ_EN	短按键中断使能 1: Enable 0: Disable	R/W	0
1	Key_Rise_IRQ_EN	按键抬起中断使能 1: Enable 0: Disable	R/W	0
0	Key_Press_IRQ_EN	按键按下中断使能	R/W	0

		1: Enable 0: Disable		
--	--	-------------------------	--	--

IRQ_EN1(0xDB)

Offset = 0xDB, Default=0x00

Bit(s)	Name	Description	R/W	Reset
7	Watchdog_IRQ_EN	Watchdog 中断使能 1: Enable 0: Disable	R/W	0
6		Reserved		
5	Batlow_IRQ_EN	低电中断使能 1: Enable 0: Disable	R/W	0
4	Adc_IRQ_EN	ADC 中断使能 1: Enable 0: Disable	R/W	—
3:0		Reserved		

IRQ_EN2(0xDC)

Offset = 0xDC, Default=0x00

Bit(s)	Name	Description	R/W	Reset
7		Reserved		
6	BLN1_IRQ_EN	BLN1 中断使能 1:Enable 0: Disable	R/W	0
5	BLN0_IRQ_EN	BLN2 中断使能 1:Enable 0:Disable	R/W	0
4	SIRQ_IRQ_EN	SIRQ 中断使能 1:Enable 0:Disable	R/W	0
3	PWM_IRQ_EN	PWM 中断使能 1:Enable 0:Disable	R/W	0
2	Timer2_IRQ_EN	Timer2 中断使能 1:Enable 0:Disable	R/W	0
1	Timer1_IRQ_EN	Timer1 中断使能 1:Enable 0:Disable	R/W	0
0		Reserved		

GIE(0xA0)

Offset = 0xA0, Default=0x00

Bit(s)	Name	Description	R/W	Reset
7:1		Reserved	R/W	0
0	GIE	系统中断总使能: 1: Enable 0: Disable	R/W	0

5.4 中断优先级

IP5912 内核共有 4 个中断优先级，其配置如下：

ip1.x	ip0.x	Priority Level
0	0	Level0 (lowest)
0	1	Level1
1	0	Level2
1	1	Level3 (highest)

Bits	Group	
IP1.0, IP0.0		
IP1.1, IP0.1	Timer0	
IP1.2, IP0.2	Timer1	BLN1/BLN0
IP1.3, IP0.3	Timer2	PWM
IP1.4, IP0.4	SIRQ	Watchdog
IP1.5, IP0.5	ADC BatLow	EN

INT_PRO0(0x90)

Offset = 0x90, Default=0x00

Bit(s)	Name	Description	R/W	Reset
7		Reserved		
6		Reserved		
5	IP0.5		R/W	0
4	IP0.4		R/W	0
3	IP0.3		R/W	0
2	IP0.2		R/W	0
1	IP0.1		R/W	0
0	IP0.0		R/W	0

INT_PRO1(0x91)

Offset = 0x91, Default=0x00

Bit(s)	Name	Description	R/W	Reset
7		Reserved		
6		Reserved		
5	IP1.5		R/W	0
4	IP1.4		R/W	0

3	IP1.3		R/W	0
2	IP1.2		R/W	0
1	IP1.1		R/W	0
0	IP1.0		R/W	0

INJOINIC Corp.

6. 系统时钟

芯片运行所需要的时钟源由振荡器提供，本芯片所提供的振荡器有两种：

16MHz 高频 RC 振荡器 HOSC；

32KHz 低频 RC 振荡器 LOSC；

CPU 的时钟源可选择 HOSC 的分频或 LOSC，可以设置 CPU 的时钟频率 H_{CLK} 为 HOSC 的 1 分频、2 分频、3 分频、4 分频、5 分频、6 分频、7 分频、8 分频。

6.1 高频时钟

芯片内置 1 个振荡频率为 16MHz 的高精度 HOSC 振荡器，其分频时钟用作系统主时钟源。

6.2 低频时钟

芯片内置 1 个振荡频率为 32KHz 的 LOSC 振荡器，LOSC 在工作状态和低功耗状态为相关电路提供时钟。

6.3 时钟配置相关寄存器

CMU_CTL0(0xD1)

Offset = 0xD1, Default=0xC6

Bit(s)	Name	Description	R/W	Reset
7		Reserved	R/W	1
6		Reserved	R/W	1
5:4	ADC_div	ADC 时钟频率： 00:hosc/4 01:hosc/8 10:hosc/16 11:hosc/32	R/W	00
3:1	Hclk_div	H_{CLK} 分频： 000:/1 001:/2 010:/3 011:/4 100:/5 101:/6 110:/7 111:/8	R/W	011
0	Hclk_sel	H_{CLK} 时钟选择： 0:hosc_div 1:32k	R/W	0

CMU_CTL1(0xD2)

Offset = 0xD2, Default=0xFF

Bit(s)	Name	Description	R/W	Reset
7		Reserved	R/W	1
6		Reserved	R/W	1
5	Pwm_clk_en	PWM 时钟使能: 1:Enable 0:Disable	R/W	1
4	Timer_clk_en	Timer 时钟使能: 1:Enable 0:Disable	R/W	1
3	Adc_clk_en	ADC 时钟使能 1:Enable 0:Disable	R/W	1
2	Blk_clk_en	BLN 时钟使能 1:Enable 0:Disable	R/W	1
1		Reserved	R/W	1
0		Reserved	R/W	1

7. 定时器

7.1 看门狗定时器

芯片内建一个看门狗定时器，它可以在发生软件故障时，将芯片复位。使能看门狗时，若用户程序异常、清除看门狗定时器失败，则在预定的时间到达后，看门狗会发出中断信号或者直接使系统复位。

IP5912集成了WDT定时器，特性如下：

- 1、定时器时钟源为内部 32KHz RC 时钟
- 2、8 档 WDT 定时计数器
- 3、中断功能
- 4、复位功能
- 5、唤醒功能

WD_CTL(0xCF)

Offset = 0xCF, Default=0xF4

Bit(s)	Name	Description	R/W	Reset
7	WD_EN	Watchdog 使能: 0: Disable 1: Enable	R/W	1
6:4	WD_CLK	Watchdog 时间选择(RC_LOSC source, 32K): WD_CLK Watch Dog Length 000 2hours 001 64s 010 128 ms 011 256 ms 100 1 s 101 2 s 110 4 s 111 8 s 注意：修改 Watchdog 的时间的时候，需要先 Disable WD_EN 再改时间再 Enable WD_EN	R/W	111
3: 2	WD_MODE	Watchdog Signal (IRQ or Reset)选择 11: Reserved 10: 无 reset 功能，只发出唤醒系统信号 01: reset 后进 standby，是否再唤醒系统根据 WaKeup_CTL0 的 bit0 来决定 00: IRQ	R/W	01
1:0	—	Reserved	R/W	—

WD_CLEAR(0x80)

Offset = 0x80, Default=0x00

Bit(s)	Name	Description	R/W	Reset
--------	------	-------------	-----	-------

7:1	—	Reserved	R/W	—
0	CLEAR	每次写 1 动作会清 watchdog 计数器。 自动清零。	R/W	0

7.2 Timer0/Timer1/Timer2 定时器/计数器

支持 3 个 16bits 定时器 Timer0/1/2, Timer1/2 各有一个 pwm 控制器。

Timer0 是给系统使用的 systick 定时器, 使用 32kHz 的 LOSC 作为时钟。

Timer1/2 的时钟由 16MHz 的 HOSC 提供。

均支持三种计数模式:

1、Normal Mode: 定时器从 0 开始累加计数, timer 计时到 Timer_Val 后自动停止。

2、Circle mode: 定时器从 0 开始累加计数, 计数值加到目标值后, 发出中断标志, 且计数器持续累加, 直到累加到最大值 0xFFFF 溢出后又从 0 开始累加, 加到目标值后又发出中断标志, 如此不断循环。

3、Reload mode: 定时器从 0 开始累加计数, 计数值加到目标值后, 发出中断标志, 然后计数值清零, 从零开始重新计数。

启动 timer 时, 需先配置好 timer_clk/mode/time_val/time_pwm 等, 然后 enable timer。

7.2.1 Timer0 定时器/计数器相关寄存器

T0_CTL(0xC0)

Addr=0xC0 default=0x00

Bit(s)	Name	Description	R/W	Reset
7	TO_OVERFLOW_FG	计数器溢出标志位	R/W	0
6	TO_1024ms_FG	1024ms 中断标志位标志位, 软件写 1 清 0	R/W	0
5	TO_8ms_FG	8ms 中断标志位, 软件写 1 清 0	R/W	0
4	TO_1ms_FG	1ms 中断标志位, 软件写 1 清 0	R/W	0
3	TO_IRQ_1024ms_EN	1024ms 中断使能	R/W	0
2	TO_IRQ_8ms_EN	8ms 中断使能	R/W	0
1	TO_IRQ_1ms_EN	1ms 中断使能	R/W	0
0	TO_EN	Timer0 Enable: 1:Enable 0:Disable	R/W	0

T0_CNT0(0xC1)

Addr=0xC1 default=0x00

Bit(s)	Name	Description	R/W	Reset
7:0	TOCNT0	TOCNT 低八位	R/W	0

T0_CNT1(0xC2)

Addr=0xC2 default=0x00

Bit(s)	Name	Description	R/W	Reset
7:0	TOCNT1	TOCNT 高八位 读取 Timer0 的计数器，需要保证先读 TO_CNT0, 再读 TO_CNT1	R/W	0

7.2.2 Timer1 定时器/计数器相关寄存器

T1_CTL(0xC3)

Timer1 Control Register

Addr=0xC3 default=0x00

Bit(s)	Name	Description	R/W	Reset
7	TIMER1_EN	1: enable 0: disable 写 1 启动 timer，如果是 normal 模式，计数完成后硬件自动将 enable 清 0	RW	0
6:4	TIMER1_CLK_DIV	Timer1 clock source divider: 000: HCLK/1 001: HCLK/2 010: HCLK/4 011: HCLK/16 100: HCLK/32 101: HCLK/64 110: HCLK/128 111: HCLK/256	RW	0x0
3:2	TIMER1_MODE	Timer1 Mode 00: Reserved (timer disable) 01: Circle mode 10: Normal mode 11: Reload mode	RW	00
1	—	Reserved	RW	0
0	Timer1_PWM_POLARITY	PWM1 polarity control: 0: The Timer1 Value >= T1_PWM, out 1 the Timer1 Value < T1_PWM, out 0 1: The Timer1 Value >= T1_PWM, out 0 the Timer1 Value < T1_PWM, out 1	RW	0x0

T1_PL(0xC4)

Timer1 Period Low Register

Addr=0xC4 default=0x00

Bit(s)	Name	Description	R/W	Reset
7:0	T1PL	Timer1 Period Low, when the Timer count reach	R/W	0x0

(T1PH<<8 + T1PL), the Timer pending=1 .

T1_PH(0xBC)

Timer1 Period High Register

Addr=0xBC default=0x00

Bit(s)	Name	Description	R/W	Reset
7:0	T1PH	Timer1 Period High, when the Timer count reach (T1PH<<8 + T1PL), the timer pending=1	R/W	0x0

7.2.2 Timer2 定时器/计数器相关寄存器

T2_CTL(0xC9)

Timer1 Control Register

Addr=0xC9 default=0x00

Bit(s)	Name	Description	R/W	Reset
7	Timer2_EN	1: Enable 0: Disable 写1启动 timer, 如果是 normal 模式, 计数完成后硬件自动将 enable 清 0	R/W	0
6:4	Timer2_CLK_DIV	Timer2 clock source divider: 000: HCLK/1 001: HCLK/2 010: HCLK/4 011: HCLK/16 100: HCLK/32 101: HCLK/64 110: HCLK/128 111: HCLK/256	R/W	000
3:2	Timer2_MODE	Timer2 Mode 00: Reserved 01: Circle mode 10: Normal mode 11: Reload mode	R/W	00
1			R/W	0
0	Timer2_PWM_POLARITY	PWM2 polarity control: 0: The Timer2 Value>= T2_PWM, out 1 the Timer2 Value < T2_PWM, out 0 1: The Timer2 Value>= T2_PWM, out 0 the Timer2 Value < T2_PWM, out 1	R/W	0

T2_PL(0xCA)

Timer2 Period Low Register

Addr=0xCA default=0x00

Bit(s)	Name	Description	R/W	Reset
7:0	T2PL	Timer2 Period Low, when the Timer count reach (T2PH<<8 + T2PL), the timer pending=1.	R/W	0x0

T2_PH(0xCB)

Timer2 Period High Register

Addr=0xCB default=0x00

Bit(s)	Name	Description	R/W	Reset
7:0	T2PH	Timer2 Period High, when the Timer count reach (T2PH<<8 + T2PL), the timer pending=1.	R/W	0x0

7.3 Timer PWM

Timer1/2 可复用为 PWM，通过 IO 口输出。

7.3.1 Timer1 PWM 相关寄存器

T1_PWML(0xC6)

Timer1 PWM Low Register

Addr=0xC6 default=0x00

Bit(s)	Name	Description	R/W	Reset
7:0	T1PWML	Timer1 PWM Low for PWM inversion, $(T1PWMH \ll 8 + T1PWML) / (T1PH \ll 8 + T1PL)$ is PWM' s duty cycle	R/W	0x0

T1_PWMH(0xC7)

Time1 PWM High Register

Addr=0xC7 default=0x00

Bit(s)	Name	Description	R/W	Reset
7:0	T1PWMH	Timer1 PWM High for PWM inversion, $(T1PWMH \ll 8 + T1PWML) / (T1PH \ll 8 + T1PL)$ is PWM' s duty cycle	R/W	0x0

T1_PWM_EDGE(0xC8)

Time1 edge pending

Addr=0xC8 default=0x00

Bit(s)	Name	Description	R/W	Reset
7:2			R	0x0
1	T1PWM_NEG	T1 pwm negedge pending , 写1清0	R/W	0
0	T1PWM_POS	T1 pwm posedge pending , 写1清0	R/W	0

7.3.2 Timer2 PWM 相关寄存器

T2_PWML(0xCC)

Timer2 PWM Low Register

Addr=0xCC default=0x00

Bit(s)	Name	Description	R/W	Reset
7:0	T2PWML	Timer2 PWM Low for PWM inversion, $(T2PWMH \ll 8 + T2PWML) / (T2PH \ll 8 + T2PL)$ is PWM' s duty cycle	R/W	0x0

T2_PWMH(0xCD)

Timer2 PWM High Register

Addr=0xCD default=0x00

Bit(s)	Name	Description	R/W	Reset
7:0	T2PVMH	Timer2 PWM High for PWM inversion, (T2PVMH<<8 + T2PWML)/(T2PH<<8 + T2PL) is PWM' s duty cycle	R/W	0x0

T2_PWM_EDGE(0xCE)

Time1 edge pending

Addr=0xCE default=0x00

Bit(s)	Name	Description	R/W	Reset
7:2			R	0x0
1	T2PWM_NEG	T2 pwm negedge pending ,写1清0	R/W	0
0	T2PWM_POS	T2 pwm posedge pending ,写1清0	R/W	0

8. PWM

8.1 PWM 功能

芯片内置一个 8 bits 的 PWM 控制器，具有两组四个 PWM 通道。

PWM 的时钟可配置为 HOSC 的 1/2/4/8/16/32/64/128 分频。

PWM 周期由 8 位周期寄存器 PWMP 设置。所有的 PWM 通道共享一个 8 位周期计数器，四个通道的周期相同。每个 PWM 通道都有独立占空比寄存器，可以产生独立占空比的 PWM 信号。

PWM 的 8 位计数器为单周期模式，从 0x00H 开始向上计数，达到 PWMP 寄存器中设定的值后，重新从 0x00H 开始向上计数。

PWM 支持独立输出模式和互补模式。互补模式下 PG0/2 输出信号与独立模式下输出信号相同，PG1/3 输出与 PG0/2 互补。互补模式下对同组的两个 PWM 信号插入死区时间。

8.2 PWM 相关寄存器

PWM1_CTL1(0xB0)

Addr = 0xB0, Default = 0x00

PWM 控制寄存器

Bit(s)	Name	Description	R/W	Reset
7:5	DIV	PWM 时钟分频： 000:HCLK/1 001:HCLK/2 010:HCLK/4 011:HCLK/8 100:HCLK/16 101:HCLK/32 110:HCLK/64 111:HCLK/128	R/W	000
4		Reserved	R	0
3	PDT23EN	PWM2/3 组死区时间使能位。仅当 PWM2/3 配置为互补模式，死区时间才会生效。 0: PWM2/PWM3 信号无延时 1: 在 PWM2/PWM3 信号上升沿中加入死区时间延时	R/W	
2	PDT01EN	PWM0/1 组死区时间使能位。仅当 PWM2/3 配置为互补模式，死区时间才会生效。 0: PWM0/PWM1 信号无延时 1: 在 PWM2/PWM3 信号上升沿中加入死区时间延时	R/W	
1	PWMMOD	PWM 模式选择。 0: 独立输出模式 1: 互补模式	R/W	
0	PWMRUN	PWM 运行使能位。 0: PWM 模块空闲	R/W	

1: PWM 开始运行

ENPNP(0xB1)

Addr =0xB1, Default = 0x00

PWM 通道使能和极性控制寄存器

Bit(s)	Name	Description	R/W	Reset
7	PWM3_EN	PWM3 使能	R/W	0
6	PWM2_EN	PWM2 使能	R/W	0
5	PWM1_EN	PWM1 使能	R/W	0
4	PWM0_EN	PWM0 使能	R/W	0
3	PNP3	PWM3 负极性输出使能 0: PWM3 输出按照设定值输出到 PWM3 管脚 1: PWM3 输出按照设定值取反输出到 PWM3 管脚	R/W	0
2	PNP2	PWM2 负极性输出使能 0: PWM3 输出按照设定值输出到 PWM2 管脚 1: PWM3 输出按照设定值取反输出到 PWM2 管脚	R/W	0
1	PNP1	PWM1 负极性输出使能 0: PWM3 输出按照设定值输出到 PWM1 管脚 1: PWM3 输出按照设定值取反输出到 PWM1 管脚	R/W	0
0	PNP0	PWM0 负极性输出使能 0: PWM3 输出按照设定值输出到 PWM0 管脚 1: PWM3 输出按照设定值取反输出到 PWM0 管脚	R/W	0

PWMDT(0xB2)

Addr =0xB2, Default = 0x00

PWM 死区时间设置寄存器

Bit(s)	Name	Description	R/W	Reset
7:4	PWM13_DT	PWM1 和 PWM3 上升沿延时设置 该计数器仅当 PWM 设定为互补模式，且有效死区使能位以设置时有效。 PWM 死区时间=PWM13_DT/DIV*16MHz	R/W	0x0
3:0	PWM02_DT	PWM0 和 PWM2 上升沿延时设置 该计数器仅当 PWM 设定为互补模式，且有效死区使能位以设置时有效。 PWM 死区时间=PWM02_DT/DIV*16MHz	R/W	0x0

PWMP(0xB3)

Addr =0xB3, Default = 0x00

PWM 周期设定寄存器

Bit(s)	Name	Description	R/W	Reset
7:0	PWMP	PWM 周期	R/W	0x0

PWM0D(0xB4)

Addr = 0xB4, Default = 0x00

PWM0 占空比设定寄存器

Bit(s)	Name	Description	R/W	Reset
7:0	PWM0D	PWM0 占空比	R/W	0x0

PWM1D(0xB5)

Addr = 0xB5, Default = 0x00

PWM1 占空比设定寄存器

Bit(s)	Name	Description	R/W	Reset
7:0	PWM1D	PWM1 占空比	R/W	0x0

PWM2D(0xB6)

Addr = 0xB6, Default = 0x00

PWM2 占空比设定寄存器

Bit(s)	Name	Description	R/W	Reset
7:0	PWM2D	PWM2 占空比	R/W	0x0

PWM3D(0xB7)

Addr = 0xB7, Default = 0x00

PWM3 占空比设定寄存器

Bit(s)	Name	Description	R/W	Reset
7:0	PWM3D	PWM3 占空比	R/W	0x0

9. 模数转换（ADC）

9.1 ADC 模块介绍

IP5912 集成一个 12bit ADC，用来检测 4 路输入信号。4 通道分别为 ADC0、ADC1、ADC2、VBAT。

ADC 的输入时钟可配置为 0.5MHz,1.0MHz,2.0MHz,4.0MHz。

其中 ADC1/ADC2/ADC3 是 IO1/2/3 的复用功能，同时 IC 可从对应 IO 放出 100uA 恒流源，可以在 ADC pin 外挂电阻再通过 ADC 测量此时电阻在 100uA 下的压降，从而实现检测外部电阻阻值功能，比如 IP5912 可以通过在 ADC pin 上接 NTC 电阻，检测 NTC 电阻阻值，对比 NTC 电阻的 R-T 表得到当前 NTC 的温度。

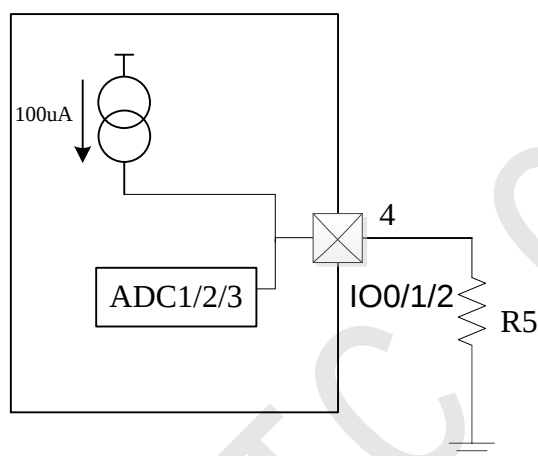


图 3 NTC 检测温度电路

9.2 ADC 相关寄存器

ADC_EN(0XA0)

Offset = 0XA0, Default=0x00

Bit(s)	Name	Description	R/W	Reset
7	ADC0_EN	ADC0 使能: 1:Enable 0:Disable	R/W	0
6	ADC1_EN	ADC1 使能: 1:Enable 0:Disable	R/W	0
5	ADC2_EN	ADC2 使能: 1:Enable 0:Disable	R/W	0
4		Reserved		
3	VBAT_EN	VBAT 使能: 1:Enable	R/W	0

		0:Disable		
2		Reserved		
1		Reserved		
0		Reserved		

ADC_CTL(0xA1)

Addr = 0xA1 Default=0x00

Bit(s)	Name	Description	R/W	Reset
7:5		Reserved		
4	DONE_PENDING	单周期转换完成中断标志位，写 1 清 0	R/W	0
3	CK_EDGE_SEL	单周期转换完成中断使能： 1:Enable 0:Disable	R/W	0
2	CK_EDGE_SEL	数字采样数据沿选择： 0: posedge 1: negedge	R/W	0
1:0	AVERAGE	ADC 平均次数 11:64 10:32 01:16 00:8	R/W	00

ADC_DATL(0xA2)

Addr = 0xA2 Default=0x00

Bit(s)	Name	Description	R/W	Reset
7:0	ADC0_DAT<7:0>	ADC 低 8 位	R	0

ADC_DAT1(0xA3)

Addr = 0xA3 Default=0x00

Bit(s)	Name	Description	R/W	Reset
7:4	-	Reserved	R	0
3:0	ADC0_DAT<11:8>	ADC 高 4 位	R	0

ADC 只保留一组转换后的数据，MCU 通过轮询的方式来进行 ADC 检测，检测时，先使能对应的 ADC 通道，等待 ADC 转换完成后再读取数据。

不同 ADC 通道采样到的数据与模拟量对应的公式不同，

$ADC0, ADC1, ADC2 = (ADC0_DAT<11:0> * 4 - 648) mV$

$V_{BAT} = (ADC0_DAT<11:0> * 4 + 376) mV$

10. I/O 端口

10.1 I/O 口功能

通用 IO 口支持三状态：输入、输出及高阻态；

推挽输出时，有强弱两种驱动电流（20mA/5mA），其中 IO4、IO5、IO6、IO7 支持大驱动电流（30mA）；

每个 IO 内部都有弱上拉或者弱下拉（100K）；

MFP 复用关系：

序号	通用功能	复用功能		
IO9	GPIO9	BLN1		
IO8	GPIO8	BLN0		
IO7	GPIO7	PWM3		
IO6	GPIO6	PWM2		
IO5	GPIO5	BLN1	PWM1	T2_PWM
IO4	GPIO4	BLN0	PWM0	T1_PWM
IO3	GPIO3	T1_PWM	SIRQ	
IO2	GPIO2	ADC2	SIRQ	
IO1	GPIO1	ADC1	T2_PWM	
IO0	GPIO0	ADC0	BLN0	

表 1 IP5912 IO 口功能表

10.2 I/O 端口配置寄存器

10.2.1 I/O 端口通用配置寄存器

GPIO_IE(0x98)

Offset = 0x98 default=0x00

Bit(s)	Name	Description	R/W	Reset
7: 0	GPIO_IE[7:0]	对应 GPIO7~GPIO0 的输入使能 1: Enable 0: Disable	R/W	0x00

GPIO_OE(0x99)

Offset = 0x99 default=0x00

Bit(s)	Name	Description	R/W	Reset
7:0	GPIO_OE[7:0]	对应 GPIO7~GPIO0 的输出使能 1: Enable 0: Disable	R/W	0x00

GPIO_PD(0x9B)

Offset = 0x9B default=0x00

Bit(s)	Name	Description	R/W	Reset
--------	------	-------------	-----	-------

7:0	GPIO_PD[7:0]	对应 GPIO7~GPIO0 的下拉使能 1: Enable 0: Disable	R/W	0x00
-----	--------------	---	-----	------

GPIO_PU(0x9C)

Offset = 0x9C default=0x00

Bit(s)	Name	Description	R/W	Reset
7:0	GPIO_PU[7:0]	对应 GPIO7~GPIO0 的上拉使能 1: Enable 0: Disable	R/W	0x00

PAD_DRV(0x9D)

Offset = 0x9D default=0x00

Bit(s)	Name	Description	R/W	Reset
7:0	GPIO_DRV[7:0]	对应 GPIO7~GPIO0 的驱动能力: 0: 弱 1: 强	R/W	0x00

GPIO_DEBUG1(0x9F)

Offset = 0x9F default=0x00

Bit(s)	Name	Description	R/W	Reset
7:6	GPIO_DRV[9:8]	对应 GPIO9~GPIO8 的驱动能力 0: 弱 1: 强	R/W	00
5:4	GPIO_DAT[9:8]	对应 GPIO9~GPIO8 的输入或输出数据	R/W	00
3:2	GPIO_OE[9:8]	对应 GPIO9~GPIO8 的输出使能 1: Enable 0: Disable	R/W	00
1:0	GPIO_IE[9:8]	对应 GPIO9~GPIO8 的输入使能 1: Enable 0: Disable	R/W	00

10.2.2 I/O 端口数据寄存器

GPIO_DAT(0x9A)

Offset = 0x9A default=0x00

Bit(s)	Name	Description	R/W	Reset
7:0	GPIO_DAT[7:0]	对应 GPIO7~GPIO0 的输入或输出数据	R/W	0x00

10.2.3 I/O 端口复用配置寄存器

MFP_CTL0(0x95)

Offset = 0x95 default=0x00

Bit(s)	Name	Description	R/W	Reset
7:6	GPI03	00:GPI03 01:T1_PWM 10: - 11:SIRQ	R/W	00
5:4	GPI02	00:GPI02 01:ADC2 10: - 11:SIRQ	R/W	00
3:2	GPI01	00:GPI01 01:ADC1 10:T2_PWM 11: -	R/W	00
1:0	GPI00	00:GPI00 01:ADC0 10:BLN0 11: -	R/W	00

MFP_CTL1(0x96)

Offset = 0x96 default=0x00

Bit(s)	Name	Description	R/W	Reset
7:5	GPI07	00:GPI07 01: - 10:PWM3 11: -	R/W	00
4:2	GPI06	00:GPI06 01: - 10:PWM2 11: -	R/W	00
1	GPI05	00:GPI05 01:BLN1 10:PWM1 11:T2_PWM	R/W	00
0	GPI04	00:GPI04 01:BLN0 10:PWM0 11:T1_PWM	R/W	00

MFP_CTL2(0x97)

Offset = 0x97 default=0x00

Bit(s)	Name	Description	R/W	Reset
7:5	GPI0_PU[9:8]	对应 GPI09~GPI08 的上拉使能 1: Enable	R/W	00

		0: Disable		
4:2	GPI0_PD[9:8]	对应 GPI09~GPI08 的下拉使能 1: Enable 0: Disable	R/W	00
1	GPI09	00:GPI09 01: - 10: - 11:BLN1	R/W	00
0	GPI08	00:GPI08 01: - 10: - 11:BLN0	R/W	00

11. EN 模块

IP5912 支持专门的按键检测引脚 EN，按键动作包括：

- 1、短按：60ms~1s 以内的低电平
 - 2、双击：在 1s 时间内出现两次短按
 - 3、长按：持续出现低电平超过 2s
 - 4、按下去：电平由高转低，持续 60ms 以上
 - 5、抬起来：电平由低转高，持续 60ms 以上
- 按键动作均有相应中断功能。

12. BLN 模块

12.1 BLN 模块介绍

IP5912支持2路呼吸灯，BLN1和BLN0可同步或互补输出。

12.2 BLN 相关寄存器

BLN_MODE(0xA4)

Offset = 0xA4, Default=0x20

bit	Name	Description	R/W	Reset
7	-	Reserved	R/W	0
6:5	Low_set_bln0	Low_set_bln0[9:8] 设置 1000 次 PWM 中前多少次 PWM 高电平减半	R/W	01
4	BLN1_Mode	BLN1 亮灯模式选择: 0:与 BLN0 同步 1:与 BLN0 互补	R/W	0
3	BLN0_Edge	BLN0 亮灯电平选择: 1:低电平亮灯 0:高电平亮灯	R/W	0
2:0	BLN0_Mode	Bln0 模式选择: 000:Disable, 灭灯 001:连续呼吸模式 010:单次呼吸从亮状态呼吸到灭呼吸后呼吸到亮, 之后保持亮 011:单次呼吸从灭状态呼吸到亮后呼吸到灭, 之后保持灭 100:渐变亮, 之后保持亮 101:渐变灭, 之后保持灭 110:常亮 111:常灭	R/W	000

BLN0_CTL1(0xA5)

Offset = 0xA5, Default=0xFF

bit	Name	Description	R/W	Reset
7:0	On_last_time	渐变达到亮后, 持续为亮的时间。 On_last_time[7:0] (Num+1)*1000*设置值*T_4M_clk	R/W	0xff

BLN0_CTL2(0xA6)

Offset = 0xA6, Default=0x2f

bit	Name	Description	R/W	Reset
7:4	num_bln0	呼吸灯 0 从灭到亮或从亮到灭的时间设置:	R/W	0010

		(Num+1)*1000*设置值*T_4M_clk Bln0 的控制分频设置		
3:2	Off_last_time	渐变达到灭后, 持续为灭的时间: Off_last_time[9:8] (Num+1)*1000*设置值*T_4M_clk	R/W	11
1:0	On_last_time	渐变达到亮后, 持续为亮的时间: On_last_time[9:8] (Num+1)*1000*设置值*T_4M_clk	R/W	11

BLN0_CTL3(0xA7)

Offset = 0xA7, Default=0xFF

bit	Name	Description	R/W	Reset
7:0	Off_last_time	渐变达到灭后, 持续为灭的时间。 Off_last_time[7:0] (Num+1)*1000*设置值*T_4M_clk	R/W	0xff

BLN0_CTL4(0xA8)

Offset = 0xA8, Default=0x90

bit	Name	Description	R/W	Reset
7:0	Low_set_bln0	Low_set_bln0[7:0] 设置 1000 次 PWM 中前多少次 PWM 高电平减半	R/W	0x90

注意: Low_set_bln0 有效位[9:0], 默认 400 次。Low_set_bln0[9:8]=0xA4[6:5];

BLN0_CTL5(0xA9)

Offset = 0xA9, Default=0x0A

bit	Name	Description	R/W	Reset
7:0	off_set_bln0	LED 灭态的 PWM 占空比 (off_set_bln0/1000)	R/W	0X0A

13. Buck 同步开关降压充电

13.1 降压充电

IP5912集成一个Buck同步降压充电控制器，集成功率MOS，开关频率500KHz，输入5V降压后给锂电池充电。可使用库函数设置恒流充电电流，充满电压等。

13.2 充电过程

IP5912采用完整的涓流/恒流/恒压充电模式。

当电池电压小于涓流转恒流电压 V_{TK} 时，以涓流充电电流 I_{TK} 充电。

当电池电压大于 V_{TK} 时，以恒流充电电流 I_{CC} 充电；

当电池电压接近设定的恒压充电电压 V_{CV} 时，充电电压 V_{CV} 保持不变，充电电流缓慢减小，进入恒压充电模式。

进入恒压充电模式后，如果充电电流小于充满停充检测电流 I_{STOP} ，则会先停止充电，然后检测电池电压是否高于停充电压 V_{SV} ；如果高于停充电压 V_{SV} ，就停止充电；如果低于停充电压，就继续充电。

电池充满停充后，且输入VIN持续有效，如果电池电压小于 V_{RC} 时，会进入充满回充阶段，会再次开启充电流程；

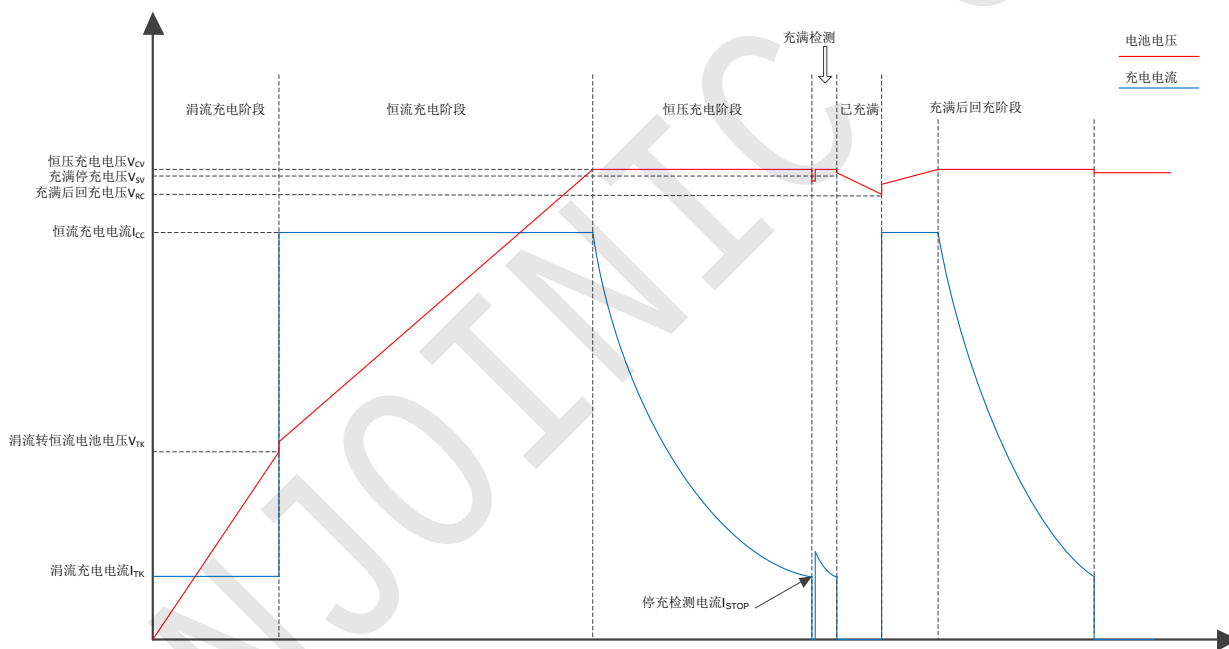


图3 IP5912 充电过程示意图

13.3 充电保护

IP5912 具有完善的保护功能，集成输入欠压、过压保护、IC 过温保护等功能，确保系统稳定可靠的工作。

IP5912 集成输入过压保护功能，当检测到输入电压大于 6V 的过压阈值，就会停止充电；

IP5912 集成过温保护功能，当检测到芯片内部温度超过 145 度后，就会强制停止充电；

14. 典型应用原理图

IP5912 只需要电感、电容、电阻，即可实现完整功能的充电方案。

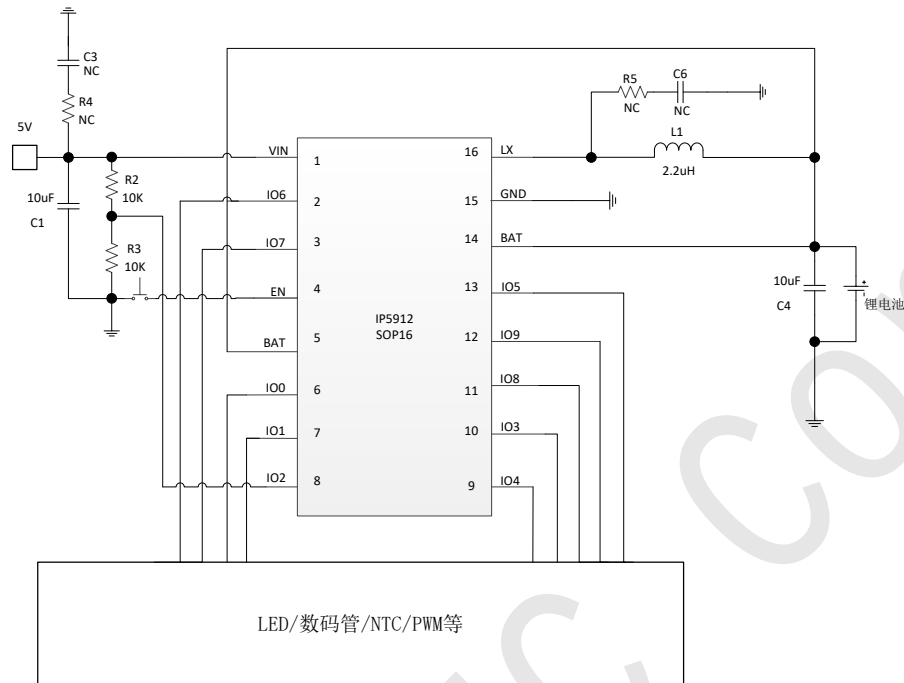
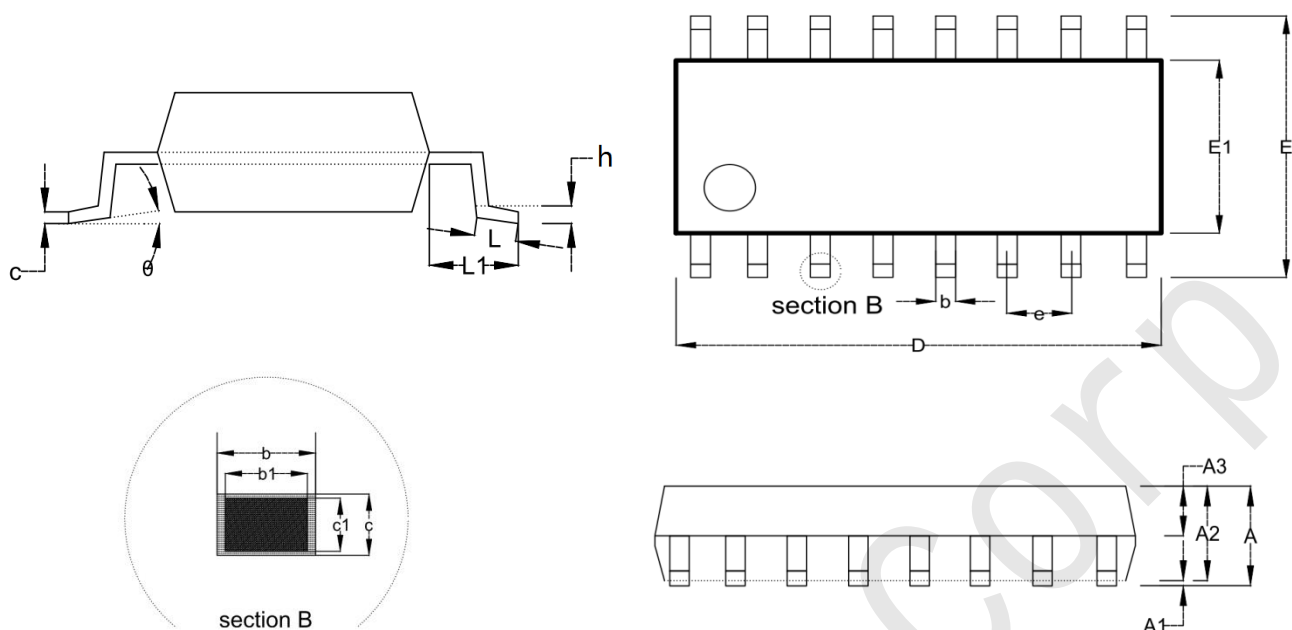


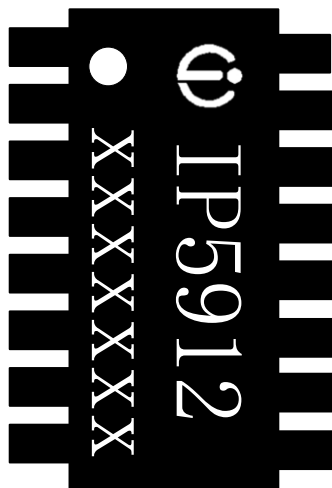
图 4 IP5912 原理图

15. 封装信息



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	--	--	1.75
A1	0.05	--	0.225
A2	1.30	1.40	1.50
A3	0.60	0.65	0.70
b	0.39	--	0.48
b1	0.38	0.41	0.43
c	0.21	--	0.26
c1	0.19	0.20	0.21
D	9.70	9.90	10.10
E	5.80	6.00	6.20
E1	3.70	3.90	4.10
e	1.27BSC		
h	0.25	--	0.50
L	0.50	--	0.80
L1	1.05BSC		
θ	0	--	8°

16. IC 丝印说明



说明:

- 1、IP5912 --产品型号
- 2、 --英集芯标志
- 3、XXXXXXXX --生产批号
- 4、○ --PIN1脚的位置标识

图 5 IP5912 IC 丝印说明

17. 责任及版权声明

英集芯科技有限公司有权对所提供的产品和服务进行更正、修改、增强、改进或其它更改，客户在下订单前应获取最新的相关信息，并验证这些信息是否完整且是最新的。所有产品的销售都遵循在订单确认时所提供的销售条款与条件。

英集芯科技有限公司对应用帮助或客户产品设计不承担任何义务。客户应对其使用英集芯的产品和应用自行负责。为尽量减小与客户产品和应用相关的风险，客户应提供充分的设计与操作安全验证。

客户认可并同意，尽管任何应用相关信息或支持仍可能由英集芯提供，但他们将独力负责满足与其产品及其应用中使用英集芯产品相关的所有法律、法规和安全相关要求。客户声明并同意，他们具备制定与实施安全措施所需的全部专业技术和知识，可预见故障的危险后果、监测故障及其后果、降低有可能造成人身伤害的故障的发生机率并采取适当的补救措施。客户将全额赔偿因在此类关键应用中使用任何英集芯产品而对英集芯及其代理造成的任何损失。

对于英集芯的产品手册或数据表，仅在没有对内容进行任何篡改且带有相关授权、条件、限制和声明的情况下才允许进行复制。英集芯对此类篡改过的文件不承担任何责任或义务。复制第三方的信息可能需要服从额外的限制条件。

英集芯会不定期更新本文档内容，产品实际参数可能因型号或者其他事项不同有所差异，本文档不作为任何明示或暗示的担保或授权。

在转售英集芯产品时，如果对该产品参数的陈述与英集芯标明的参数相比存在差异或虚假成分，则会失去相关英集芯产品的所有明示或暗示授权，且这是不正当的、欺诈性商业行为。英集芯对任何此类虚假陈述均不承担任何责任或义务。