

简介

CP6602 是一款集成多种用于 USB 输出端口的快充协议芯片且 D+,D-耐压高达 23V、静态功耗,支持的多种协议包括 HVDCP QC3.0/QC2.0(Quick Charge) ClassA/ClassB(36W), FCP, SCP, AFC, Apple 2.4A, BC1.2 以及三星 2.0A 等。

CP6602 支持自动检测设备类型和充电协议切换,自动响应快充协议请求;CP6602 通过调接 FB 的 Source/Sink 电流来控制输出电压。

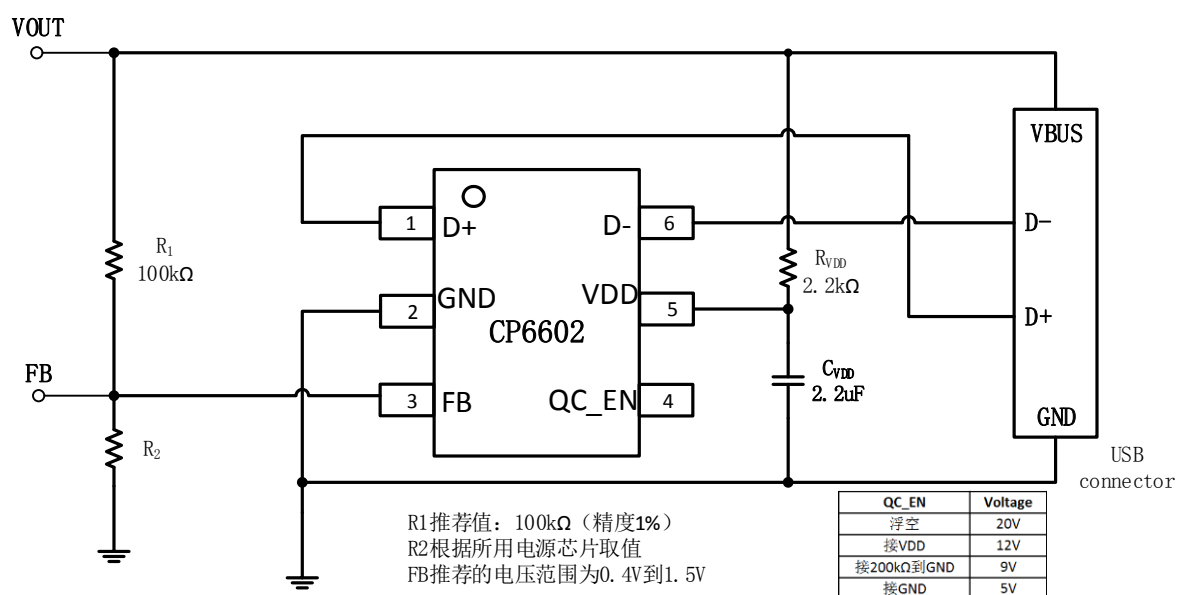
应用范围

- 车充, 旅充
- USB 面板
- USB 插座
- 其他 USB Type-A 功率输出设备

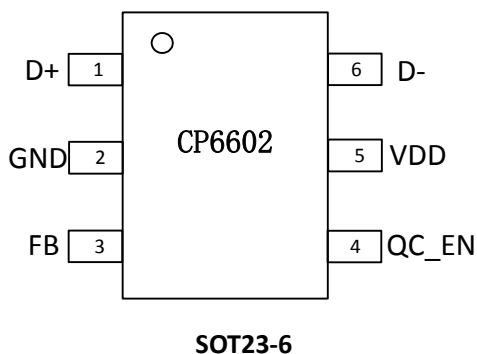
特性

- 支持 QC2.0,3.0 Class A 和 Class B
- 兼容高压快充的手机 (华为 FCP,三星 AFC)
- 兼容低压快充的手机 (华为 SCP)
- 支持 APPLE 2.4A
- 支持 BC1.2: D+与 D-短接
- 支持三星 2.0A
- QC_EN 可配置快充协议请求的最高电压为 20V/12V/9V/5V
- 低静态功耗 70 μ A
- D+ D-耐压高达 23V
- STO23-6 封装

典型应用电路



引脚排序图



引脚说明

引脚名	引脚编号	说明
D+	1	USB D+, 连接到 USB Type-A 口的 D+;
GND	2	芯片地, 连接系统地;
FB	3	电流反馈控制, 连接到电源系统中的反馈点;
QC_EN	4	快充功能控制; 接到 VDD: 所有快充协议允许被请求, 最高允许请求的电压为 12V; 浮空: 所有快充协议允许被请求, 最高允许请求的电压为 20V; 接 200kΩ 电阻到 GND: 所有快充协议允许被请求, 最高允许请求的电压为 9V; 接到 GND: 停止 QC3.0/QC2.0, FCP, AFC, SCP 快充请求, 只允许 5V 电压输出;
VDD	5	芯片供电
D-	6	USB D-, 连接到 USB Type-A 口的 D-;

最大额定值⁽¹⁾

VDD	-0.3V~6V
QC_EN, FB	-0.3V~6V
D+, D-	-0.3V~23V
工作温度(T _J)	-40°C~+105°C
存储温度(T _{STG})	-60°C~+150°C

工作范围

VCC	3.3V~5.5V
-----	-----------

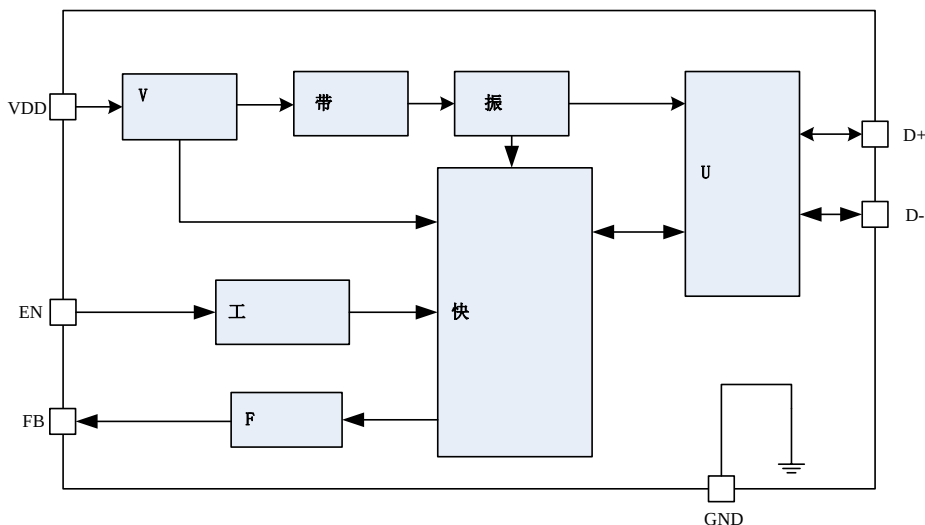
(1) IC 的工作范围超出最大额定值时, 器件可能会有所损坏; IC 实际工作在最大额定值下或者其它任何的超过推荐操作条件下都是不建议的; IC 持续工作在最大额定条件下可能会影响器件的可靠性。最大额定值只是耐压的额定值

电气特性参数

(无特别说明, VDD=5V, T_A=25°C)

参数	符号	条件	最小值	典型值	最大值	单位
输入电压范围	V _{DD}		3.3		5.5	V
输入电压欠压保护阈值	V _{ULVO}	V _{DD} 下降		3	3.1	V
VDD 输入电流	I _Q	V _{DD} =5V, 测量 VDD 电流		75	95	μA
VDD 箝位电压		I _{VDD} =3mA	5	5.25	5.5	V
HVDCP 模式						
数据检测电压阈值	V _{DATA_REF}		0.25	0.325	0.4	V
输出电压选择参考电压	V _{SEL_REF}		1.8	2	2.2	V
D+ 高 Glitch 时间	T _{GLITCH(BC)_D+_H}		1000	1250	1500	ms
D- 低 Glitch 时间	T _{GLITCH(BC)_D-_H}			2		ms
输出电压 Glitch 时间	T _{GLITCH(V)_CHANGE}		20	40	60	ms
连续模式 Glitch 时间	T _{GLITCH_CONT_CHANGE}		100		200	μs
D- 下拉电阻	R _{D-_DOWN}			20		kΩ
D+ 下拉电阻	R _{DAT_LKG}	V _{D+} =0.6V~3.6V; D+/D-短接开关 off		500		kΩ
D+/D-短接开关电阻	R _{DS_ON_N1}	V _{DD} =5V, 开关流过电流 200μA			40	Ω
FB 电流步长	I _{UP} , I _{DOWN}	I _{UP} =40μA(9V), 70μA(12V) I _{DOWN} =14μA(3.6V)		2		μA
FB 电压输出范围	V _{FB}		0.4		1.5	V
DCP 模式						
Apple 2.4A D+/D-输出电压			2.57	2.7	2.84	V
Apple 2.4A D+/D-输出阻抗				30		kΩ

电路内部结构图



功能描述

CP6602 是一款高集成用于 USB 输出端口的快充协议芯片。其主要功能为解析接入 USB 端口的充电设备的快充请求，根据解析出的快充协议通知电源系统调节 USB 端口输出电压。CP6602 支持自动检测 USB 端口接入设备的充电协议类型并进行协议切换，能相应不同协议的充电电压请求。

CP6602 支持对 USB 端口进行多种协议解析，包括 HVDCP QC3.0/QC2.0 ClassA/ClassB(36W)，FCP, AFC, Apple 2.4A, BC1.2 以及三星 2.0A 充电协议。

CP6602 实时监测 D+,D-引脚电压，当检测到接入 USB 端口的待充电设备为非快充设备类型时，通过改变 D+,D-两个引脚的电压来握手不同的设备。当检测到接入 USB 端口的待充电设备为快充设备类型时，能自动识别快充类型并对协议请求进行解析和响应从而完成与待充电设备的握手过程，然后按照协议请求通过 FB 引脚 Source 或 Sink 电流，调整反馈环路的反馈电压，从而调节快充电压。当输出电压为默认的 5V 时，FB 引脚则不进行调整。CP6602 不对充电环路进行控制，实际的充电电流由电源和接入的 USB 端口设备决定。

QC_EN 功能

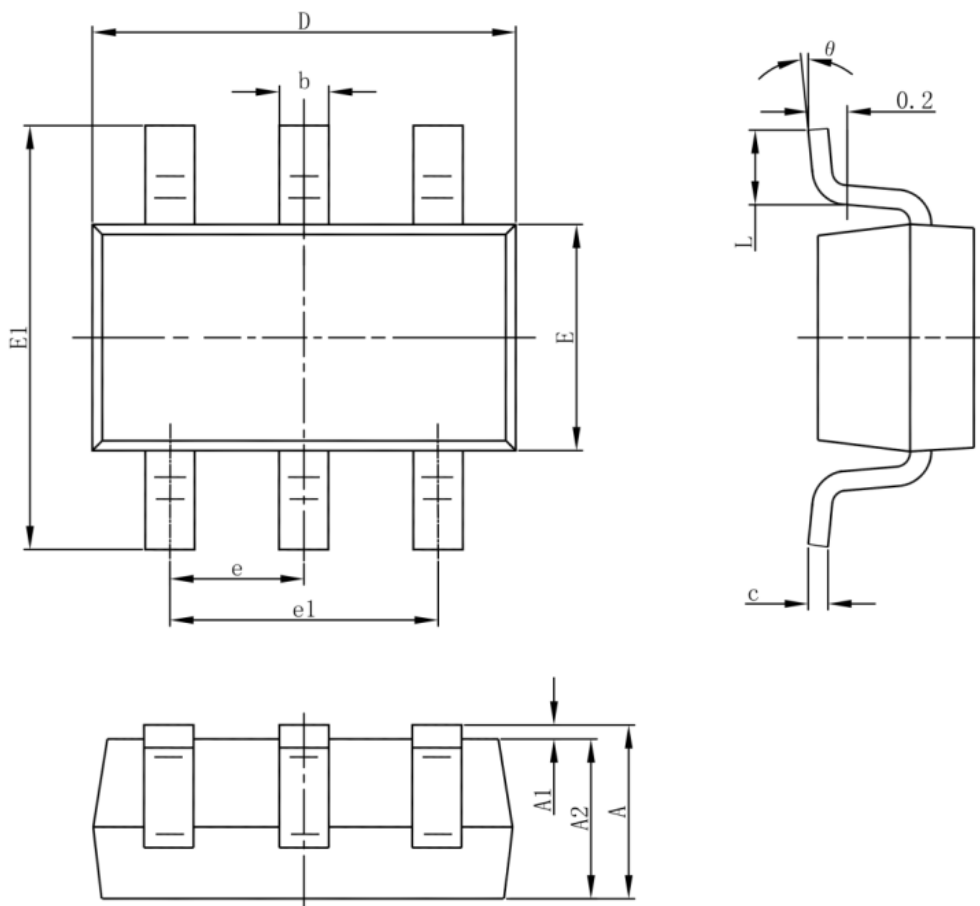
QC_EN 引脚用于配置快充协议允许请求的最大电压值；当 QC_EN 引脚接 GND 时，停止 QC3.0/QC2.0, FCP, AFC, SCP 协议快充请求，只允许 5V 电压输出；当 QC_EN 接 200kΩ 到 GND 时，所有快充协议允许被请求，最高允许请求的电压为 9V；当 QC_EN 接 VDD 时，所有快充协议允许被请求，最高允许请求的电压为 12V；当 QC_EN open 时，所有快充协议允许被请求，最高允许请求的电压为 20V。

QC_EN	Voltage
浮空	20V
接 VDD	12V
接 200kΩ 到 GND	9V
接 GND	5V

FB 引脚

CP6602 集成 FB 控制接口，通过调节 FB 的漏/灌电流来精确控制输出电压。例如，输出 5V 电压时，FB 即不 Source 电流也不 Sink 电流；输出 3.6V 时，对应 FB 引脚 Source 电流 14μA；输出 9V 时，对应 FB 引脚 Sink 电流 40μA；输出 12V 时，对应 FB 引脚 Sink 电流 70μA；输出 20V 时，对应 FB 引脚 Sink 电流 150μA。

封装信息 SOT23-6



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.050	1.250	0.041	0.049
A1	0.000	0.100	0.000	0.004
A2	1.050	1.150	0.041	0.045
b	0.300	0.500	0.012	0.020
c	0.100	0.200	0.004	0.008
D	2.820	3.020	0.111	0.119
E	1.500	1.700	0.059	0.067
E1	2.650	2.950	0.104	0.116
e	0.950(BSC)		0.037(BSC)	
e1	1.800	2.000	0.071	0.079
L	0.300	0.600	0.012	0.024
θ	0°	8°	0°	8°