

高性能次级同步整流控制电路

概述

SP6518F 是一颗高性能的开关电源次级侧同步整流控制电路。在低压大电流开关电源应用中，轻松满足 6 级能效，是理想的超低导通压降整流器件的解决方案。芯片可支持高达 150kHz 的开关频率应用，并且支持 CCM / QR / DCM 等开关电源工作模式应用，其极低导通压降产生的损耗远小于肖特基二极管的导通损耗，极大提高了系统的转换效率，大幅降低了整流器件的温度。

芯片内置耐压 80V 的 NMOSFET 同步整流开关，且具有极低的内阻，典型 R_{dsON} 低至 $10m\Omega$ ，可提供系统高达 3A 的应用输出；还内置了高压直接检测技术，耐压高达 200V；以及自供电技术极大扩展了输出电压应用范围。

应用简图

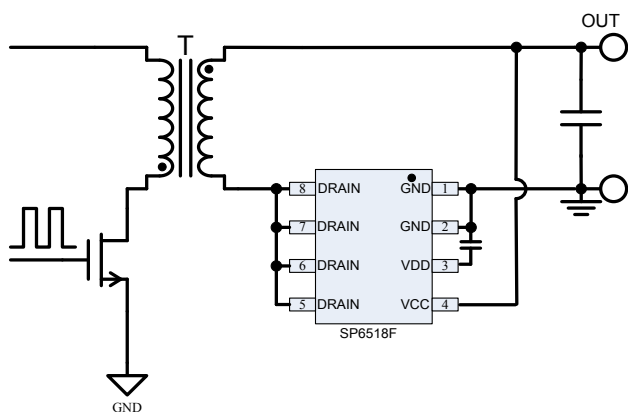


图 1.反激负端应用原理图

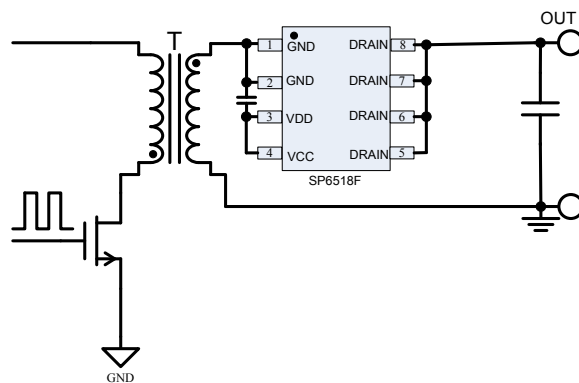


图 2.反激正端应用原理图

特点

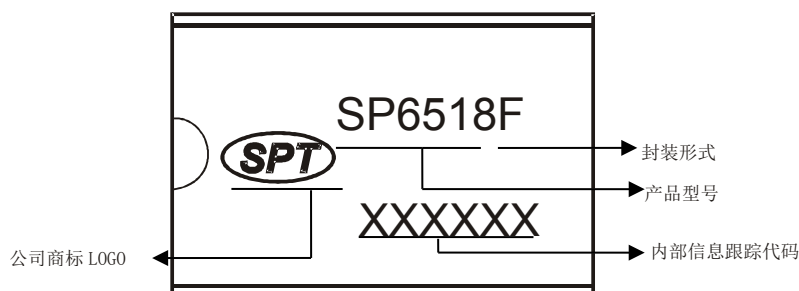
- 支持开关电源 CCM/QR/DCM 模式
- 极佳的 3.3V-12V 快充自供电同步整流应用
- 内置 MOS 耐压达 80V
- 内置 MOS 的导通电阻最低至 $10m\Omega$
- 较传统肖特基提升效率 2~6%
- 静态工作电流可低至 600uA
- 支持开关电源频率最高至 150KHz
- SOP8 封装形式

应用范围

- 3.3V3A~12V3A、快充电源
- 18W-PD（PPS）快充电源
- 高效开关电源

产品信息

产品型号	封装	打印名称	包装
SP6518F	SOP8、无铅	SP6518F	3K/盘



极限参数

符号	描述	范围	单位
V_{DRAIN_MAX}	功率管漏源电压	80	V
VCC	VCC 电源电压	40	V
VDD	VDD 引脚电压	-0.3~7	V
T_j	工作结温范围	-40 to 150	°C
$T_{STORAGE}$	存储温度范围	-55 to 150	°C
T_{LEAD}	焊接温度（焊锡，10 秒）	260	°C

注：超出上述“极限参数”可能对器件造成永久性损坏。工作条件在极限参数规范内可以工作，但不保证其特性。器件长时间工作在极限条件下，可能影响器件的可靠性及寿命。

封装热损率

产品封装	热阻(°C/W)
SOP8	90

推荐工作条件

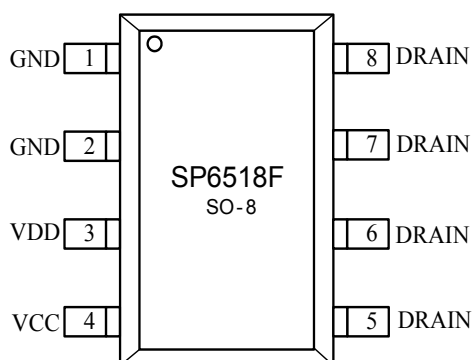
符号	描述	范围	单位
VDD	VDD 脚电压	6~7	V

输出功率

电路型号	90Vac~264Vac	
	密闭空间	开放空间
SP6518F	12V3A	

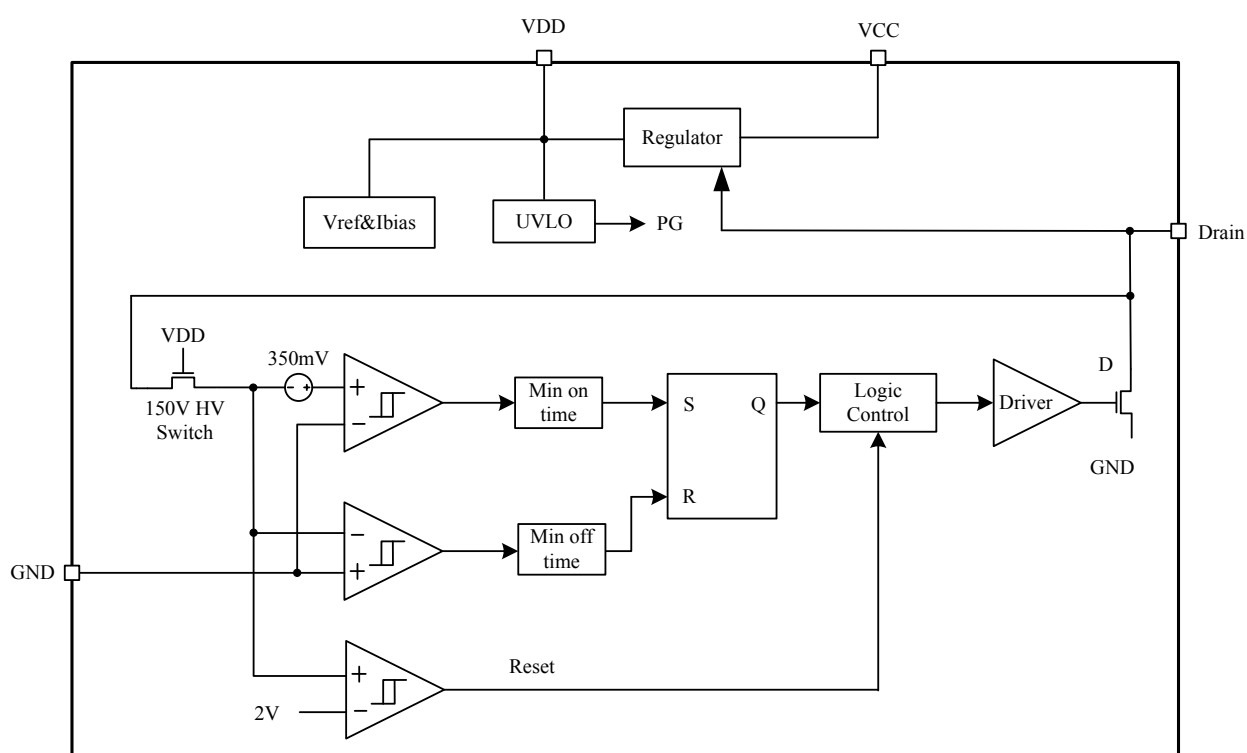
注：环境温度不高于 45°C，且 Drain 脚有较大面积覆铜改善散热。

引脚定义



序号	名称	功能
1,2	GND	接地脚与 MOSFET 源极
3	VDD	内部供电脚，连接退偶电容
4	VCC	输出电压检测脚
5,6,7,8	DRAIN	开关脚，内部 MOSFET 漏极

IC 内部框图



电气参数

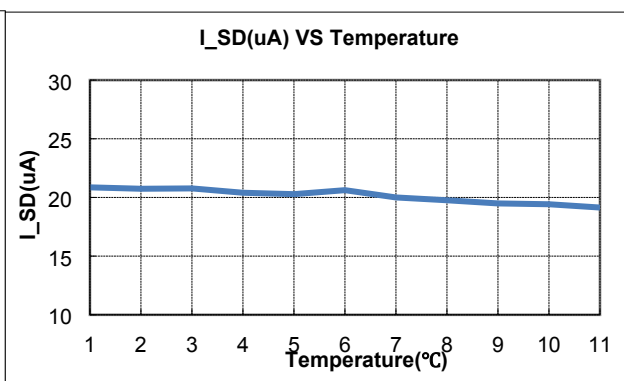
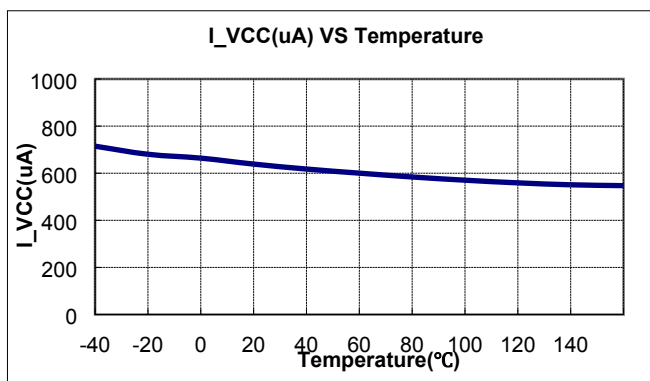
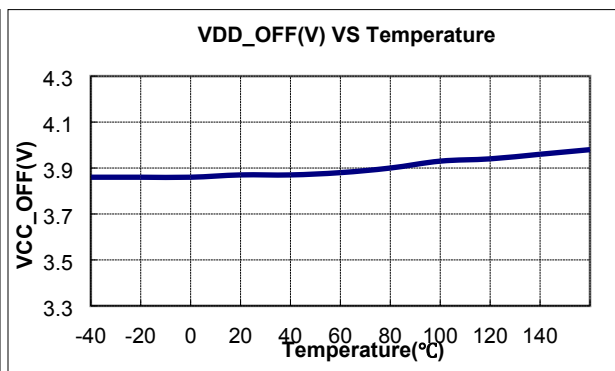
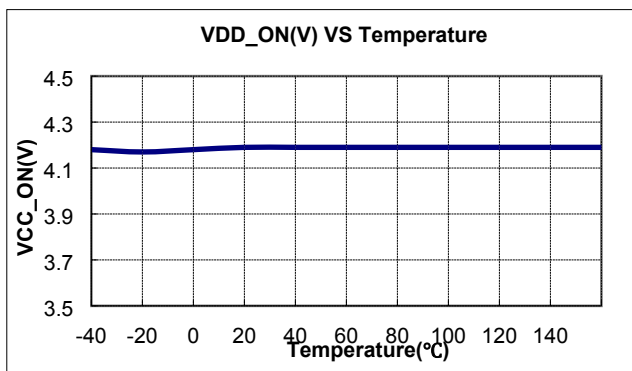
(除非特别声明, 测试条件是: 环境温度 $T_A=25^{\circ}\text{C}$ 。)

符号	描述	条件	范围			单位
			最小	典型	最大	
供电电压（VDD PIN）						
VDD _{ON}	VDD 开启电压	VCC=OPEN		4.2		V
VDD _{OFF}	VDD 关断电压			3.8		V
VDD _{RATED}	VDD 额定电压	VCC=OPEN, C _{VDD} =1uF	6.1	6.5	6.9	V
I _{VDDQ}	VDD 静态电流	VDD=5V, Drain=OPEN	450	520	600	μA
开关输出部分（Darin PIN）						
V _{BSS}	MOS 耐压	Id=100uA	80			V
R _{dsON}	功率管内阻	VCC=10V	-	10	12	mΩ
T _r	输出上升时间	0→20V, IO=3A		20		ns
T _f	输出下降时间	20V→0V, IO=3A		50		ns

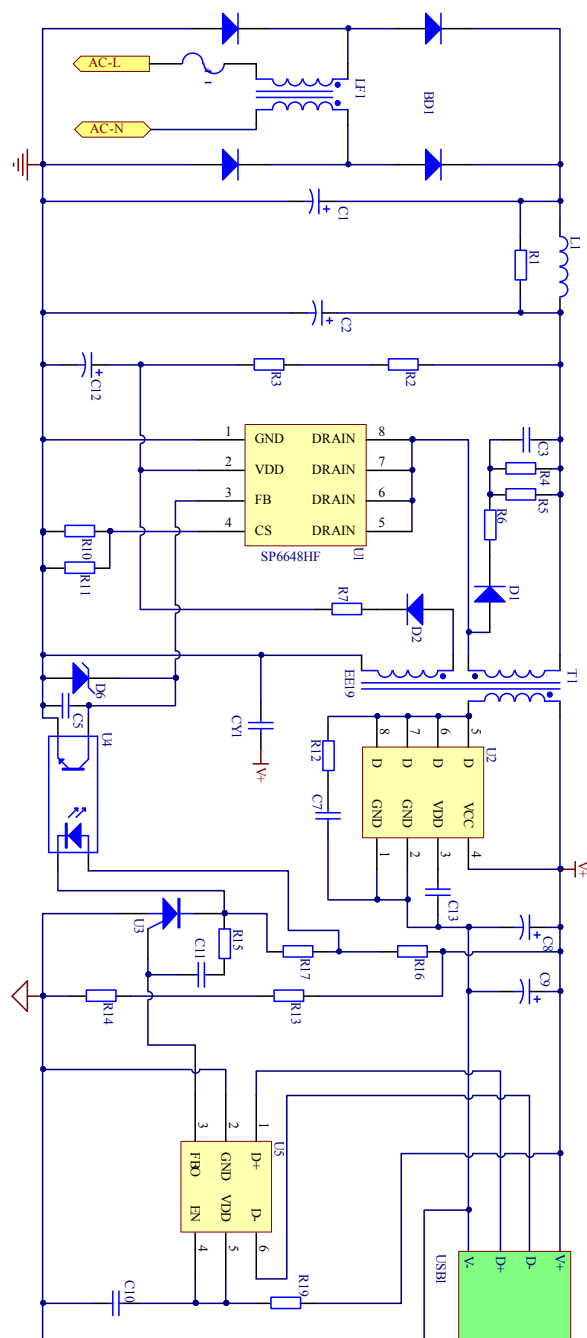
项目 产品	V _{BSS} (V)			R _{DS} ON (mΩ)		
	Min	Typ	Max	Min	Typ	Max
SP6518F	80			-	10	12

备注: R_{DS}ON 电阻测试条件为 @VGS=10V, ID=10A。

典型温度特性曲线

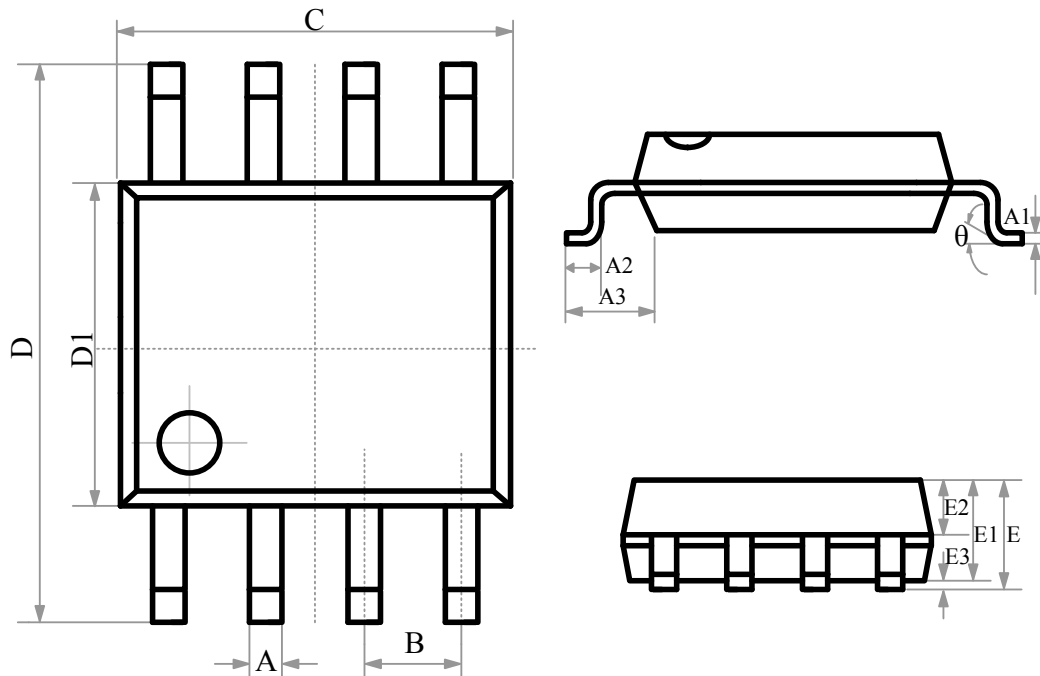


典型应用图



封装外形

SOP-8



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.39	-	0.48
A1	0.21	-	0.28
A2	0.50	-	0.80
A3		1.05BSC	
B		1.27BSC	
C	4.70	4.90	5.10
D	5.80	6.00	6.20
D1	3.70	3.90	4.10
E	-	-	1.75
E1	1.30	1.40	1.50
E2	0.60	0.65	0.70
E3	0.10	-	0.225
θ	0	-	8°

使用说明

◆ 功能概述

SP6518F 是一颗内置 80V、低至 $10\text{m}\Omega$ NMOSFET 的高性能开关电源次边同步整流控制电路。兼容性好可用于 CCM/QR/DCM 等电源工作模式中，在低压大电流开关电源应用中，轻松满足 6 级能效国际标准。

◆ VDD 供电

SP6518F 内部电源管理单元在 VDD 上电后即开始工作，并产生所需要的各种参考电压与电流，并在 VDD 端子输出一个稳定的电压(典型值为 6.5V)供内部电路使用，VDD 的电源退偶在芯片外部完成，通常只需要在 VDD 端子对地并联一个【1, 2.2uF】的无极电容即可，如下图所示。

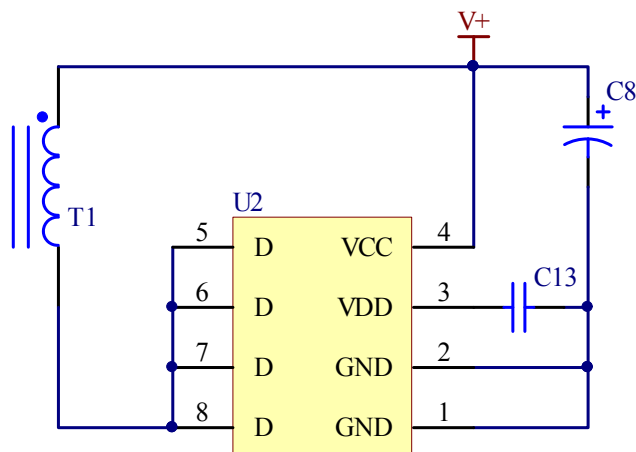


图 3 VDD 退偶电路

◆ 开关漏极 D 与源极 S 输出

SP6518F 内置了一个内阻为 $10\text{m}\Omega$ 、高达 85V 耐压 MOSFET，其漏极从 5/6/7/8/引出到芯片外部，源极从 1/2 脚引出到芯片外部，源极和漏极引脚是芯片的主要散热导出通道，应用中保持外部管脚良好的与外部铜箔连接，必要时增加镀锡处理，从而增强散热能力，保持芯片温度在合理范围内。

任何应用中需确保 D 端到地的电压不超过额定耐压值，以免造成芯片损坏，内部 S 端与 GND 已经相连，应保持 GND/S 端与输出电容或者变压器环路最小。

CCM 模式应用降低 D 端到地的开关尖峰，常用方法是：1，降低变压器漏感；2，合理设计变压器匝比和感量；3，适当增加 RC 吸收；4，适当增加 VDD 的旁路电容。

◆ PCB 布线

应用中应保持合理的 PCB 布线方式，确保芯片相关连接引脚具有尽可能短的路径。

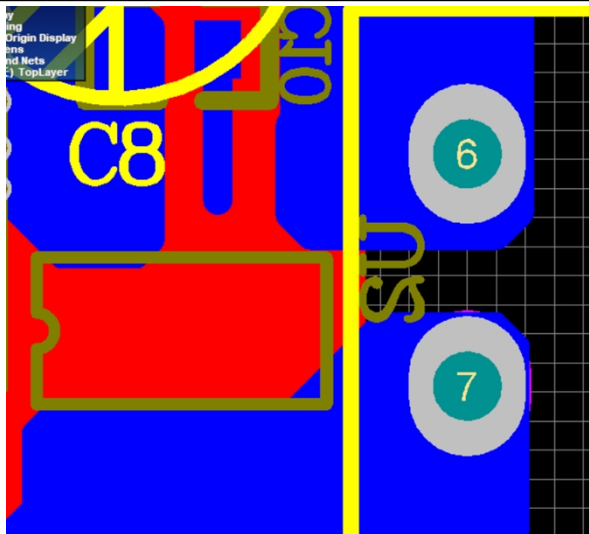


图 4 PCB 布线建议

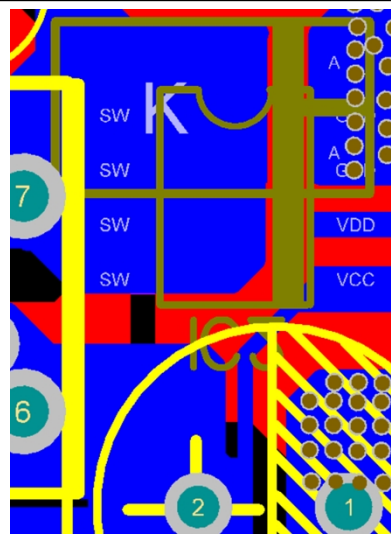


图 5 PCB 布线示范

声明:

- 1、 无锡硅动力微电子股份有限公司保留 DATA SHEET 的更改权,恕不另外通知。客户在下单前应获取最新版本资料,并验证相关信息是否完整和最新。
- 2、 任何半导体产品在特定条件下都有一定的失效或发生故障的可能,买方有责任在使用本公司产品进行系统设计和整机制造时遵守安全标准并采取安全措施,以避免潜在失败风险可能造成人身伤害或财产损失情况的发生。
- 3、 产品提升永无止境,我公司将竭诚为客户提供更优秀的产品。