

DATA SHEET

SP6530

高性能开关电源次级同步整流控制器

版本号: V1.1

一、概述

SP6530 是一颗高性能的开关电源次级侧同步整流控制电路。在低压大电流开关电源应用中，轻松满足 6 级能效，是理想的超低导通压降整流器件的解决方案。芯片可支持高达 150kHz 的开关频率应用，并且支持 CCM / QR / DCM 等开关电源工作模式应用，其极低导通压降产生的损耗远小于肖特基二极管的导通损耗，极大提高了系统的转换效率，大幅降低了整流器件的温度。

带电压钳位的大电流图腾柱驱动输出可直接用于驱动外部的 MOSFET 器件，最高可达 1A 的峰值电流驱动能力可确保快速开通和关断外部的大电流 MOSFET 器件，获得优异的转换效能；输出电压钳位功能使得高供电电压下栅极仍然安全可靠。

高集成度的电路设计使得芯片外围电路极其简单，在 5V 输出直接供电的应用中，只需搭配 1 颗 MOSFET 即可构建一个完整的开关电源输出同步整流应用。

芯片采用 SOT23-5 封装。

二、特点

- 支持开关电源 CCM/QR/DCM 模式
- 大电流超快速图腾柱输出驱动电路
- 输出峰值驱动电流能力高达 1A
- 极宽的工作电压范围 4.5V 至 30V
- 可 5V 直接供电或由辅助绕组供电
- 内置高压隔离开关耐压高达 180V
- 无开关时静态工作电流可低至 600uA
- 支持开关电源频率最高至 150kHz
- 至简外围最低仅有 1 颗 MOS 开关
- SOT23-5 无铅封装

三、产品信息

产品型号	封装
SP6530	SOT23-5, 无铅

四、应用范围

- PD、QC 快充电源
- 多口 USB 充电器
- 低压大电流开关电源

五、极限参数

符号	描述	范围	单位
VCC	芯片供电	-0.6~35	V
VDD	芯片地	-0.6~7	V
VS	驱动输出	-2.5~180	V
GATE	连接外部 MOSFET 漏端	-0.6 ~ 7	V
T _A	工作环境温度	-20~85	°C
T _J	工作结温	-40~150	°C
T _{STORAGE}	存储温度范围	-55~150	°C
T _{LEAD}	焊接温度（锡焊，10 秒）	260	°C

注：如果器件工作条件超出上述各项极限值，可能对器件造成永久性损坏。上述参数仅仅是工作条件的极限值，不建议器件工作在推荐条件以外的情况。器件长时间工作在极限工作条件下，其可靠性及寿命可能受到影响。

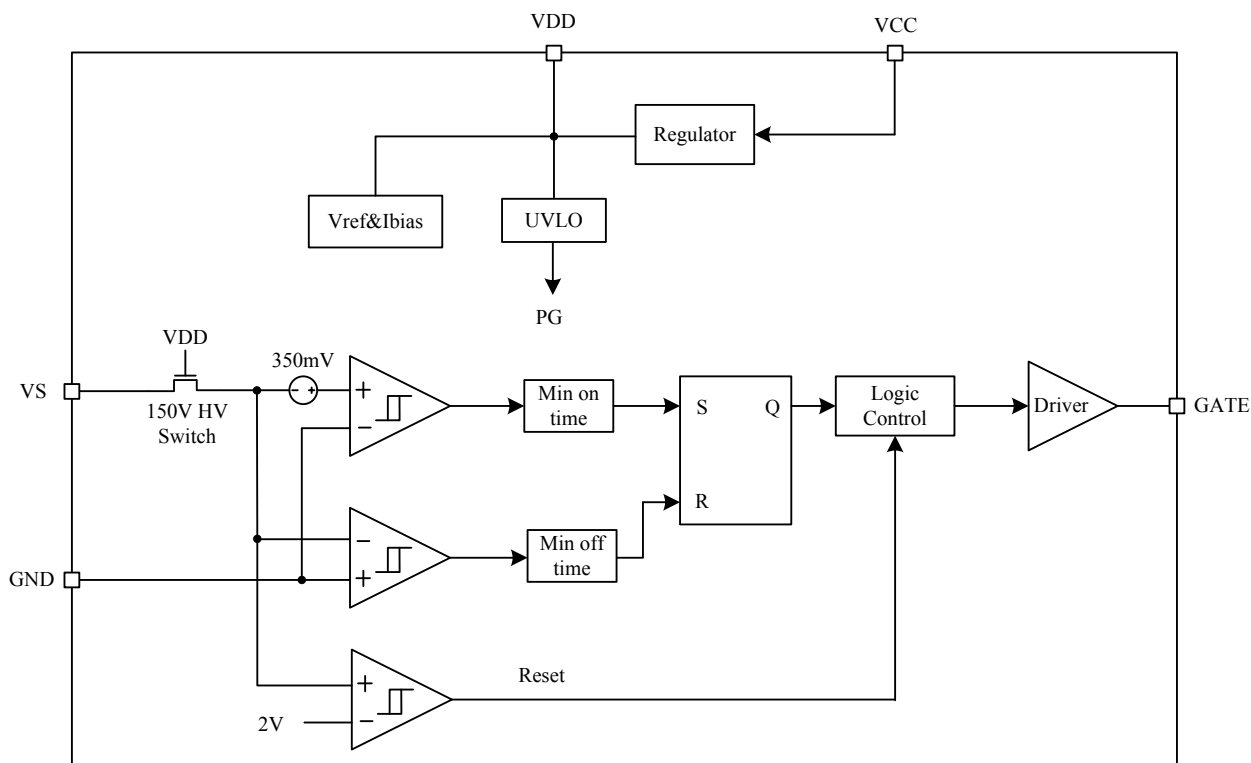
六、封装热阻

产品封装	θ_{JA} (°C/W)
SOT23-5	200

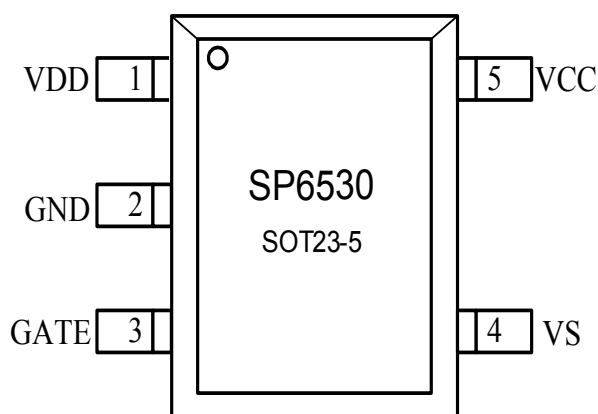
七、推荐工作条件：

符号	描述	范围	单位
VCC	VCC 供电电压	4.5~28	V
VS	VS 峰值电压	-0.6~150	V
T _{AMP}	工作环境温度	-25~120	°C

八、IC 内部框图



九、管脚定义图



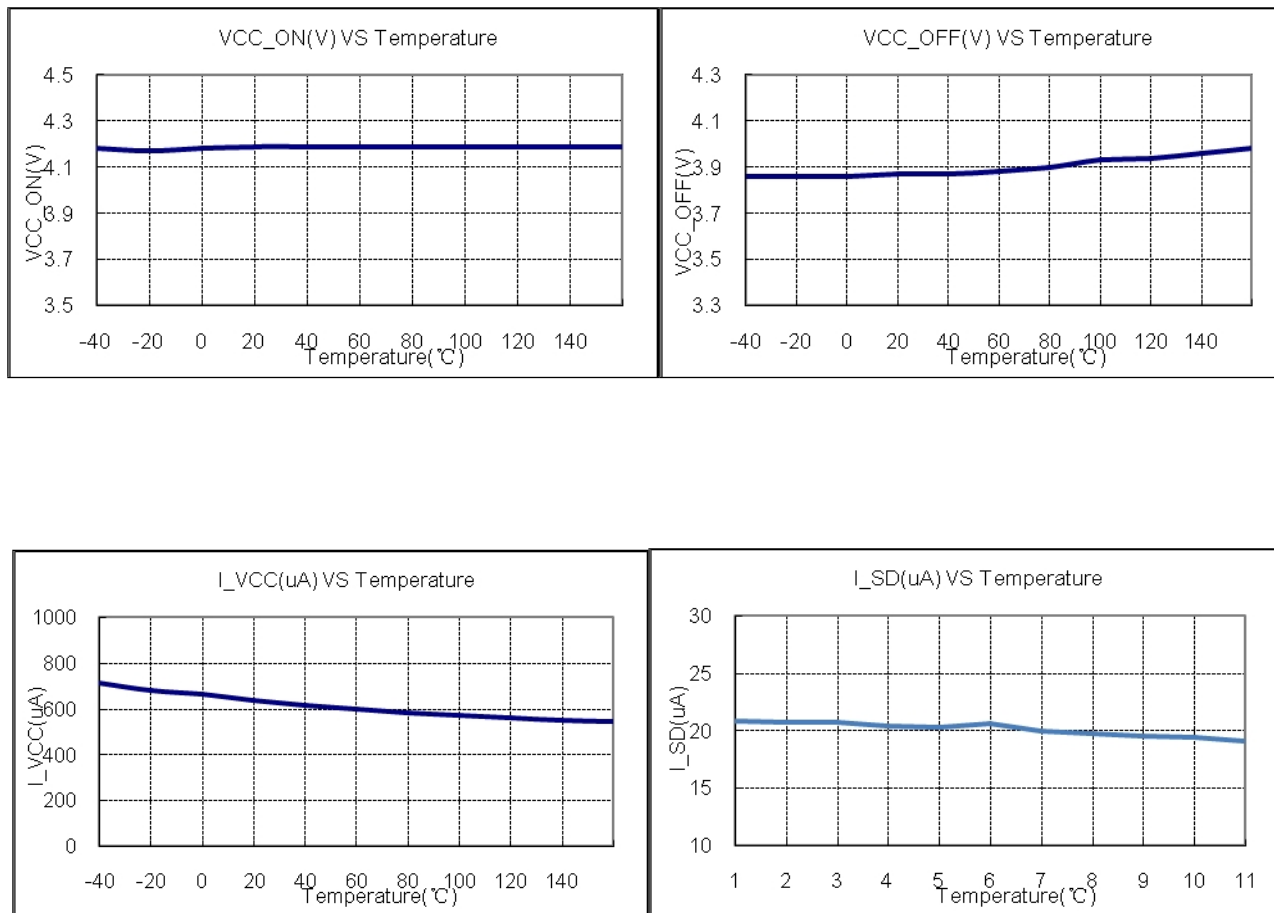
序号	名称	功能
1	VDD	内部供电脚，连接退偶电容
2	GND	接地脚，连接外部 MOSFET 源极
3	GATE	驱动输出脚，连接外部 MOSFET 栅极
4	VS	波形检测脚，连接外部 MOSFET 漏极
5	VCC	芯片供电脚

十、电气参数

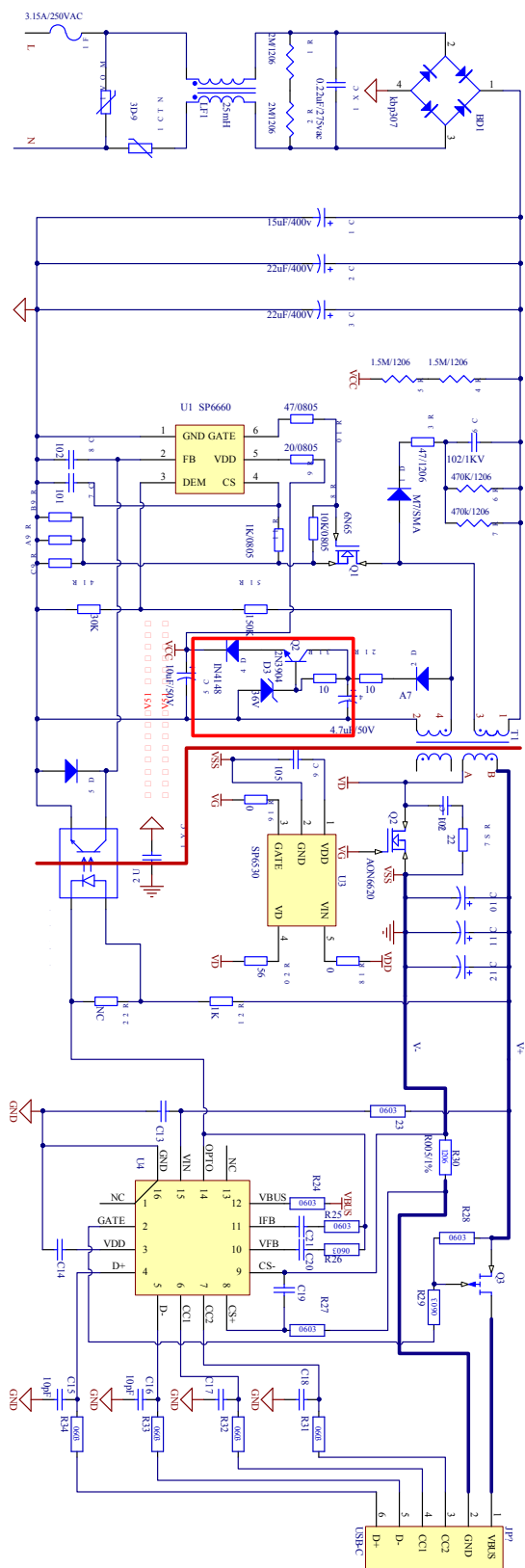
(除非特别说明，测试条件是：环境温度 $T_A=25^{\circ}\text{C}$ ， $V_{CC}=5\text{V}$ 。有特别说明除外。)

符号	描述	条件	范围			单位
			最小	典型	最大	
供电电压（VCC PIN）						
VCC _{ON}	VCC 启动电压	VCC 从 0V~15V	-	4.2	-	V
VCC _{OFF}	VCC 关闭电压	VCC 从 15V~0V	-	3.8	-	V
VCC _{HYT}	UVLO 迟滞电压		-	0.4	-	V
I _{VCC}	VCC 静态电流	GATE=OPEN, VS=0V	-	600	-	uA
I _{VCC2}	VCC 工作电流	GATE=10nF, VS=50kHz	-	4	-	mA
内部供电电压（VDD PIN）						
VDD _{RANGE}	VDD 电压范围	VCC=OPEN	4.0	-	6.5	V
VDD _{RATED}	VDD 额定电压	VCC=5~15V	5	6.5	7	V
I _{VDDQ}	VDD 静态电流	VDD=5V, GATE=OPEN	-	600	-	uA
VDD _{UVP}	VDD 欠压保护阈值	VDD 从 7V→0V	-	3.8	-	V
I _{VDDC}	VDD 电流限制		-	30	-	mA
驱动输出部分（GATE PIN）						
RD _{UP}	输出高边开关内阻	VCC=15V, Io=100mA	-	3.8	-	Ω
RD _{DOWN}	输出低边开关内阻	VCC=15V, Io=-100mA	-	2.2	-	Ω
V _{OL}	输出低电平	VCC=15V, Io=-100mA	-	0.15	-	V
V _{OH}	输出高电平	VCC=15V, Io=-100mA	-	5.5	6.5	V
T _r	输出上升时间	1→4V, CL=10nF	-	95	-	nS
T _f	输出下降时间	4V→1V, CL=10nF	-	35	-	nS
R _{GATE}	输出接地电阻		-	15	-	kΩ
波形采样部分部分（VS PIN）						
V _{VSBR}	VS 耐压能力	I _{VS} =10uA	150	-	-	V
I _{SD}	VS 上拉电流	VS=0V	-	20	-	uA
VS _{THON}	VS 开通阈值电压	R _{VS} =0Ω	-	-70	-150	mV
VS _{THOFF}	VS 关闭阈值电压	R _{VS} =0Ω	-	-10	-	mV
VS _{THONS}	VS 重置阈值电压	R _{VS} =0Ω	-	2	-	V
T _{HOLD}	VS 消隐保持时间		-	0.5	-	uS

十一、典型特性曲线

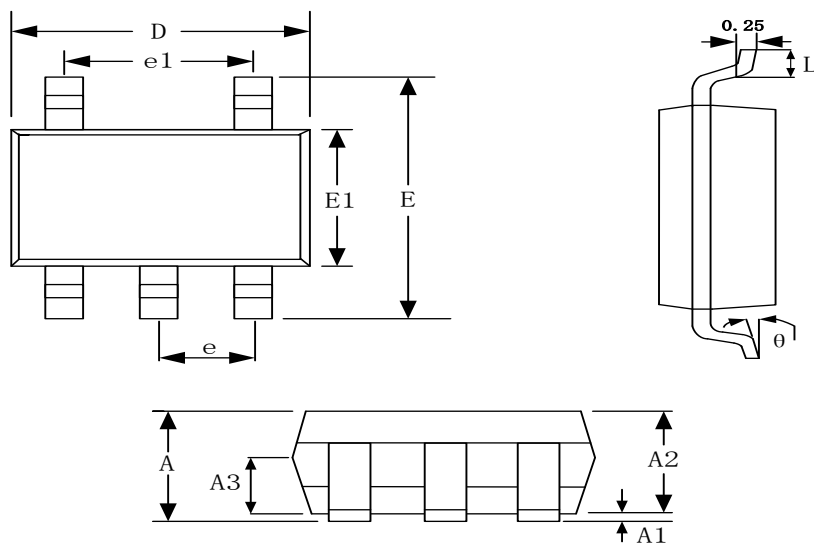


十二、典型应用



十三、封装外形 单位: (mm)

SOT23-5



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.35
A1	0.04	—	0.15
A2	1.00	1.10	1.20
A3	0.55	0.65	0.75
D	2.72	2.92	3.12
E	2.60	2.80	3.0
E1	1.4	1.60	1.80
e	0.95BSC		
e1	1.90BSC		
L	0.30	—	0.60
θ	0	—	8°

十四、使用附件

◆ 功能概述

SP6530 是一颗体积小、高性能的开关电源次边同步整流控制电路。兼容性高，可用于 CCM/QR/DCM 等电源工作模式中，在低压大电流开关电源应用中，轻松满足 6 级能效国际标准。

◆ VCC 与 VDD 供电

SP6530 内部电源管理单元在 VCC 上电后即开始工作，并产生所需要的各种参考电压与电流，并在 VDD 端子输出一个稳定的电压(典型值为 6.5V)供内部电路使用，VDD 的电源退偶在芯片外部完成，通常只需要在 VDD 端子对地并联一个不小于 1 μ F 的无极电容即可，如下图所示。

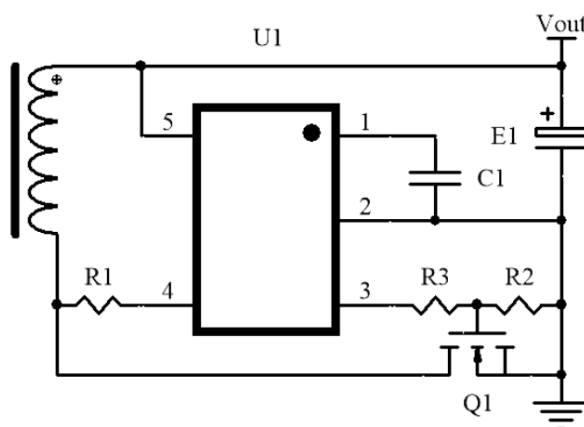


图 2 VDD 退偶电路

在输出电压不大于 6.5V 且不低于 4.5V 的应用中，可直接将芯片的 VCC 与 VDD 连接在一起由输出进行供电，此时可无需额外的退偶电容，如下图所示。

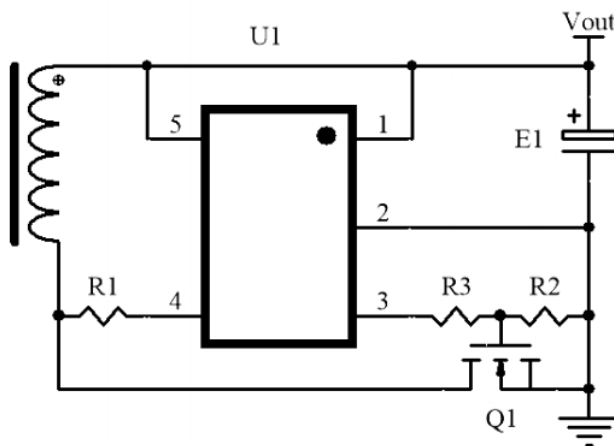


图 3 VCC 与 VDD 并联供电电路

当输出电压正常工作有可能低于 4.5V（例如手机充电器在 CV 模式负载时）时应在 VCC 端子单独提供可满足芯片正常工作范围的电压为芯片供电，例如，直接从 MOS 漏极正反激整流到一个电压到 VCC 端子，但须保持 VCC 电压在最高输入电压条件下不大于 30V，往往限流电阻 R0 是必须的且要仔细调整，如下图所示。

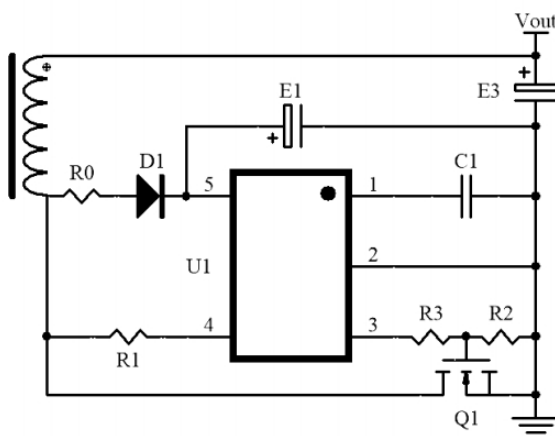


图 4 VCC 正反激供电电路

当输出电压可能会低于 4.5V 但上述方式有无法满足最高 VCC 电压在 30V 以下时，可使用一个单独的绕组为芯片进行供电，此时可选择将整个同步整流系统连接于变压器正端或地端，如下图所示。

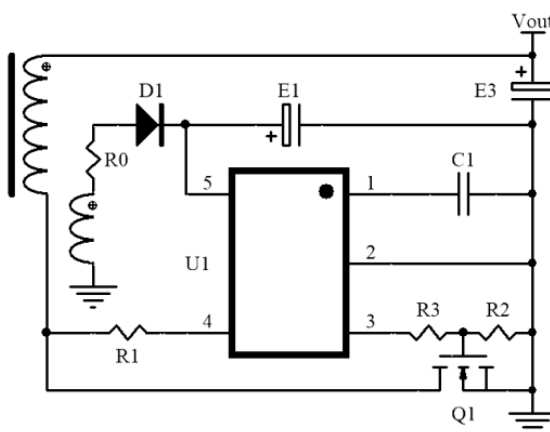


图 5 VCC 辅助绕组供电（地端连接方式）

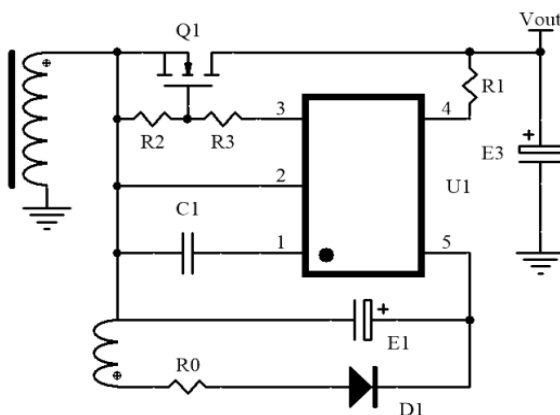


图 6 VCC 辅助绕组供电（正端连接方式）

相比而言，正端连接方式优点是变压器只需要三根抽头，但动点面积较大，EMI 可能受到影响，相反，地端连接方式则具有较小的动点面积但变压器将需要四个抽头。

SP6530 内部使用了一个中高压工艺制成的波形采样电路，其耐压能力达 150V，因而可通过 VS 引脚直接与变压器相连，从而获得开关电源的波形信号，并在内部进行分析判断，从而在开关边沿正确快速的对外部 MOSFET 进行开关控制。

VS 引脚的典型耐压能力为 150V，应用中应避免施加大于 150V 的电压在该引脚，避免过压损坏发生。在正常应用时，电阻 R1 是必须的，既提高 VS 脚采样抗干扰性又可以起到限流提高可靠性。常用阻值为【33 Ω ，100 Ω 】。

◆ GATE 输出驱动

芯片内置图腾柱驱动输出，同时具有电压钳位功能，当 VCC 电压高于 6.5V 时将自动限制驱动输出电压幅度不大于 6.5V，从而避免驱动输出电压过高造成 MOSFET 栅极过压损坏。

内置的驱动电路具有大于 $\pm 1\text{A}$ 的峰值电流驱动能力，应用中应在 GATE 端子与 MOSFET 栅极之间串联必要的电阻网络，从而降低栅极驱动速度，优化 EMI 指标，同时保持快速的 MOSFET 开关速度，保持良好的同步转换效率，优化的栅极驱动电路如下图。

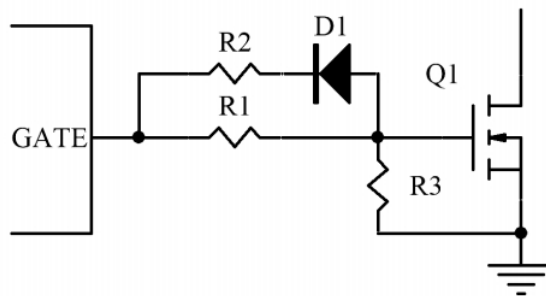


图 7 优化的栅极驱动网络

◆ PCB 布线

应用中应保持合理的 PCB 布线方式，确保芯片相关连接引脚具有尽可能短的路径。

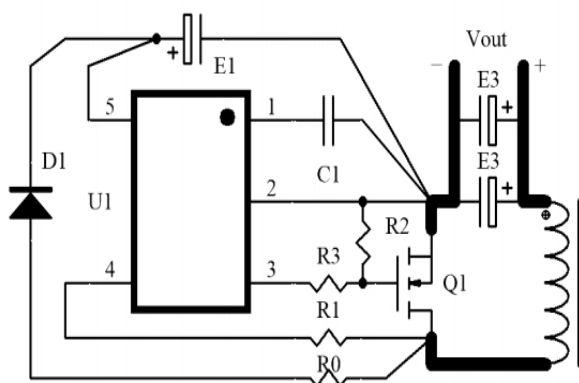
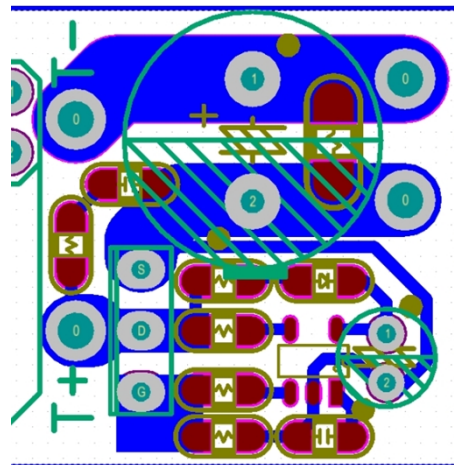


图 8 PCB 布线建议图



9 PCB 布线示范

声明:

- 1、 无锡硅动力微电子股份有限公司保留 DATA SHEET 的更改权,恕不另外通知。客户在下单前应获取最新版本资料,并验证相关信息是否完整和最新。
- 2、 任何半导体产品在特定条件下都有一定的失效或发生故障的可能,买方有责任在使用本公司产品进行系统设计和整机制造时遵守安全标准并采取安全措施,以避免潜在失败风险可能造成人身伤害或财产损失情况的发生。
- 3、 产品提升永无止境,我公司将竭诚为客户提供更优秀的产品。