

CP6206

1

- 低输入功耗
- 低输入压差
- 输入端耐压: 6.5V
- 低静态电流: 6uA
- 高输出精度: $\pm 2\%$
- 集成短路保护功能

2

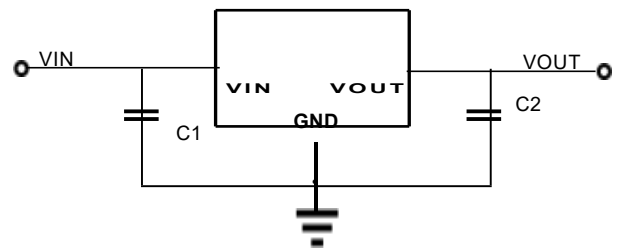
- 电池供电设备
- 通信设备
- 消费类电子设备
- 音频/视频设备
- 家电产品供电系统
- 便携式计算机供电系统

4

3

CP6206 系列是一款基于 CMOS 工艺实现的低功耗线性稳压器, 具有低压差和低静态电流的良好特性。该系列芯片允许最高输入电压为 6.5V, 且可输出 1.2V~5.0V 范围内的几个固定电压。芯片内置短路保护电路, 可确保工作安全和使用寿命。

CP6206 能在输入压差极小的情况下提供 300mA 的输出电流, 并且仍能保持良好的调整率。由于输入输出间的电压差很小, 这些器件特别适用于计算机、消费类产品和工业设备等。



CP6206-U12	1.2V	SOT23B	6206A
CP6206-U15	1.5V	SOT23B	6206B
CP6206-U18	1.8V	SOT23B	6206C
CP6206-U25	2.5V	SOT23B	6206D
CP6206-U28	2.8V	SOT23B	6206E
CP6206-U30	3.0V	SOT23B	6206F
CP6206-U33	3.3V	SOT23B	6206G
CP6206-U36	3.6V	SOT23B	6206H
CP6206-U40	4.0V	SOT23B	6206J
CP6206-U44	4.4V	SOT23B	6206K
CP6206-U50	5.0V	SOT23B	6206L

5

(Aug2020)

- 新修订 P 版本规格书..... 1-9

(Apr2022)

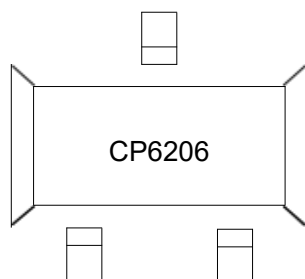
- 新修订 A 版本规格书..... 1-10

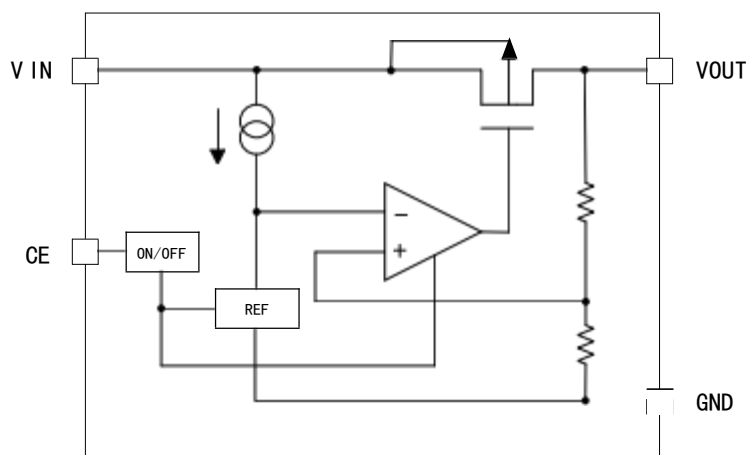
(Jul 2022)

- 新修订 B 版本规格书..... 1-10

:

6





8

8.1

()⁽¹⁾

Name	Symbol		Max	Unit
最大输入电源电压	VIN		9	V
最大输出电流	IOUT		450	mA
耗散功率	PD	SOT23B	250	mW
		SOT23-5L	250	
工作温度	TOPR		-10 +85	
存储温度	TSTG		-40 +125	

8.2 ESD

Mode	Name	Max	Unit
H.B.M	POS/NEG	±2000	V

8.3

, T_J = 25°C.

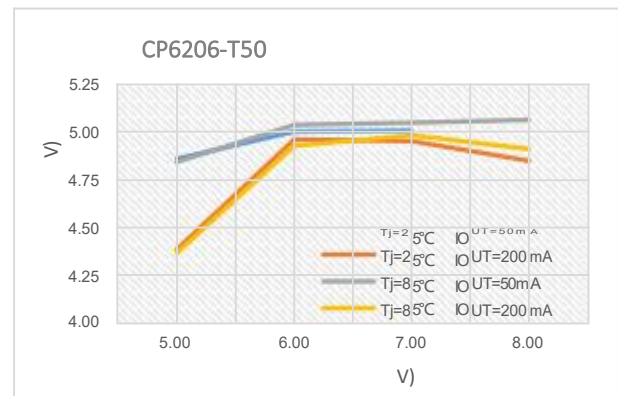
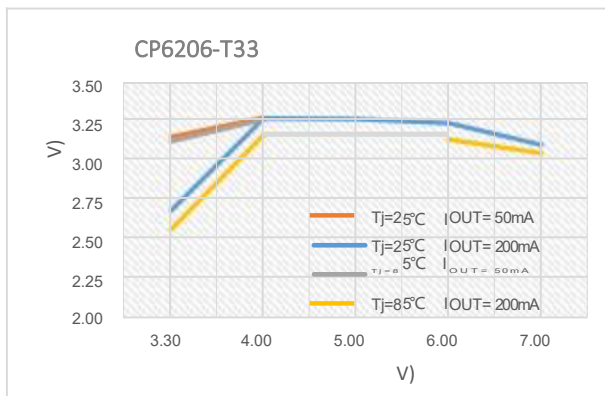
输入电压	V _{IN}	ISS=5uA			6.5	V
输出电压	V _{OUT}	V _{IN} =V _{OUT} +1V I _{OUT} =10mA	V _{OUT} *0.98	V _{OUT}	V _{OUT} *1.02	V
使能电压	V _{CE}	V _{IN} =2.2V I _{OUT} =1mA	0.7		1.2	V
输出电流	I _{OUT}	V _{IN} = V _{OUT} +1V		300		mA
线性调整度	V _{OUT}	V _{OUT} +1V V _{IN} 7V I _{OUT} =10mA	-30		30	mV
负载调整度	V _{OUT}	V _{IN} = V _{OUT} +1V 1mA I _{OUT} 100mA	-40		40	mV

最小压差	V_{DROP}	$I_{OUT}=100mA$ $V_{OUT}= 2\%*V_{OUT}$		200		mV
		$I_{OUT}=150mA$ $V_{OUT}= 2\%*V_{OUT}$		320		
纹波抑制比	PSRR	$V_{IN}=$ $V_{OUT}+1V,$ $I_{OUT}=10mA$	$f=100Hz$		75	dB
			$f=1kHz$		55	
			$f=10kHz$		40	
静态电流	I_{SS}	$V_{IN}= V_{OUT}+1V$		6	8	μA
短路电流	I_{SCP}	$V_{OUT}=GND$		25		mA
温度系数	$V_{OUT}/$ (T_a*V_{OUT})	$V_{IN}= V_{OUT}(T)+1V$ $I_{OUT}=10mA,$ $-40 \leq T_a \leq 85$		50	100	ppm/

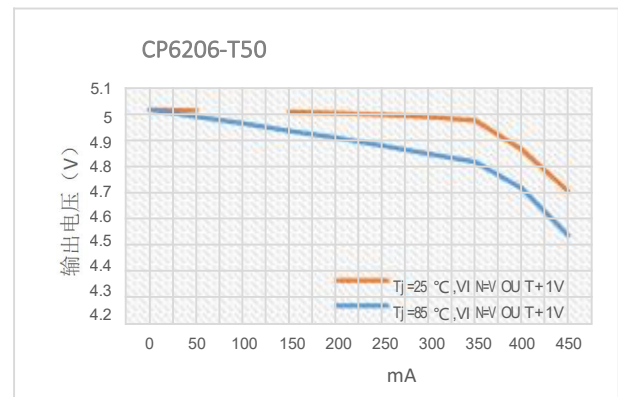
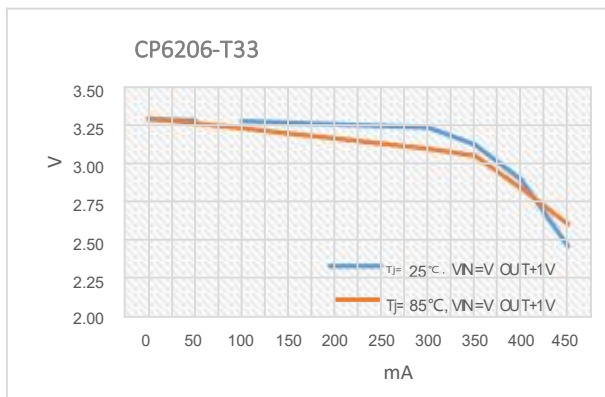
9

$C_{IN}=C_{OUT}=1\mu F$ $T_J = 25^{\circ}C$.

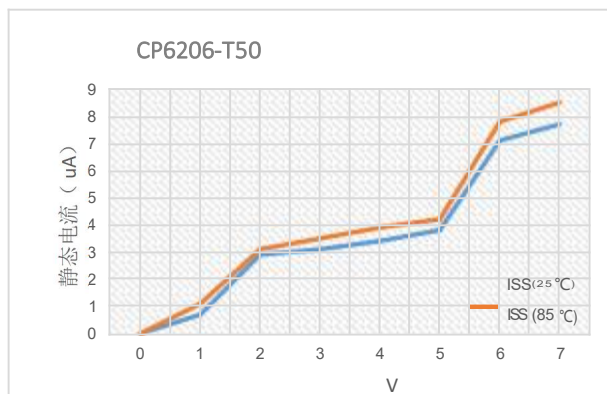
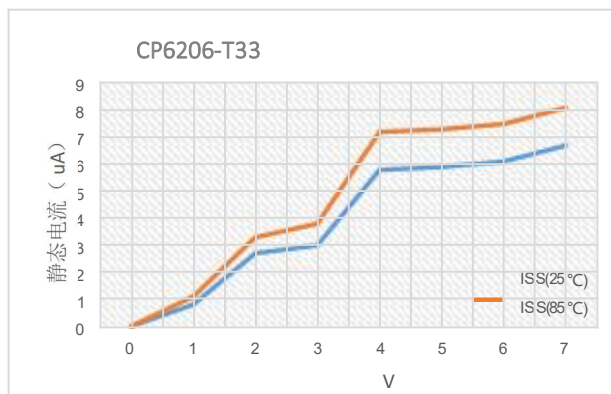
9.1



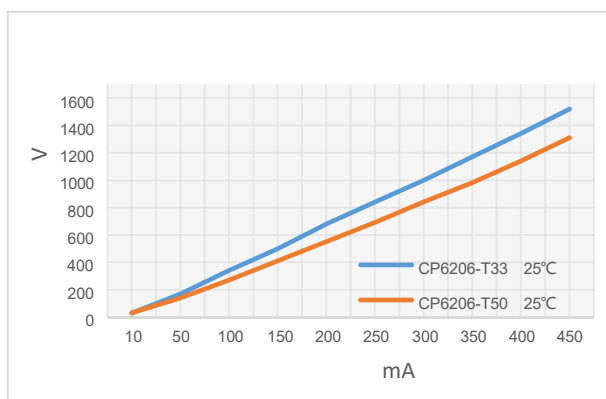
9.2



9.3

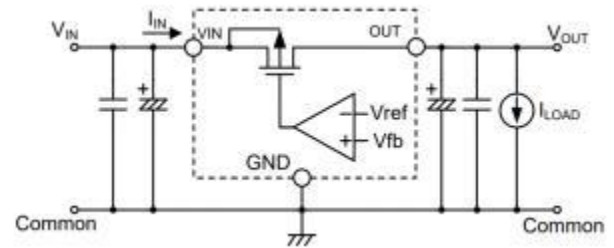


9.4



10

10.1


 $1\mu\text{F}$

ESR

 $1\mu\text{F}$

RMS

10.2

IC

PCB

$$P_{D(\text{MAX})} = (T_{J(\text{MAX})} - T_a) / \theta_{JA}$$

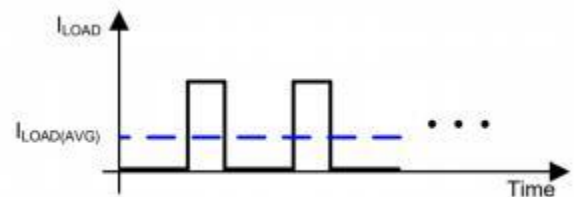
 θ_{JA}

IC

 θ_{JA}

	$\theta_{JA} (^{\circ}\text{C}/\text{W})$
SOT23B	500 $^{\circ}\text{C}/\text{W}$
SOT23-5L	500 $^{\circ}\text{C}/\text{W}$

150 $^{\circ}\text{C}$

125 $^{\circ}\text{C}$


PD

$$P_D = (V_{IN} - V_{OUT}) \times I_{IN}$$

$$P_D = (V_{IN} - V_{OUT}) \times I_{LOAD}$$

 P_D

$$P_D = (V_{IN} -$$

$$V_{OUT}) \times I_{LOAD(AVG)}$$

10.3

 $P_{D(\text{MAX})}$

$$P_D \leq P_{D(\text{MAX})}$$

 P_D

10.4

CP6206

0.7V

25mA

SCP

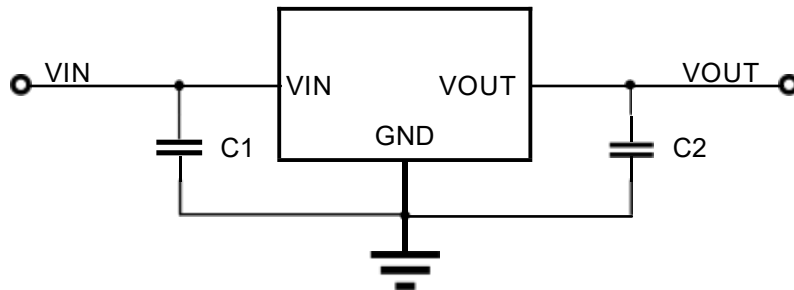
0.7V

IC

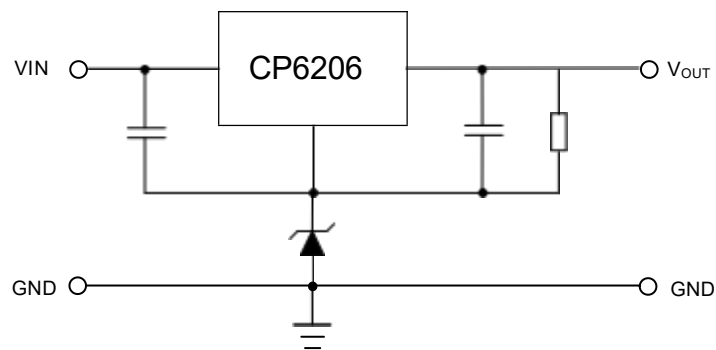
 I_{SCP}

11

11.1

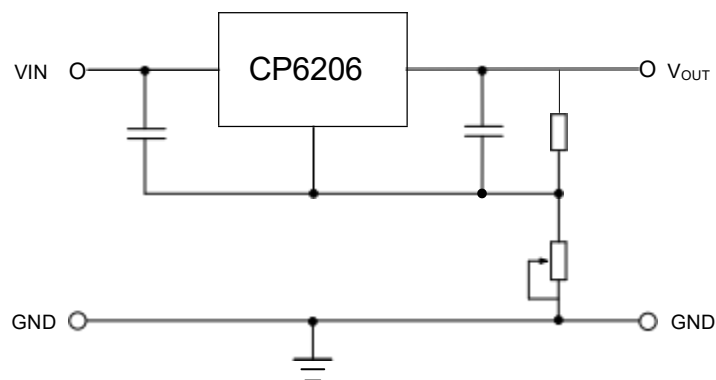


11.2

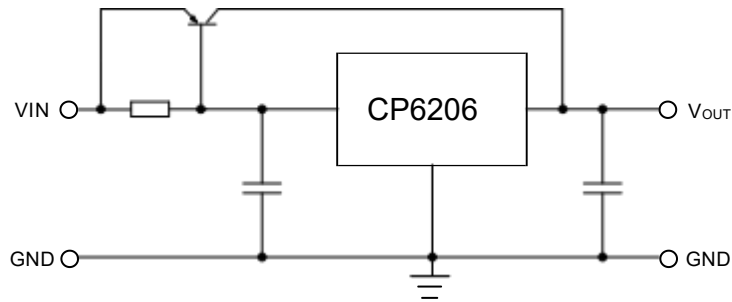


11.3

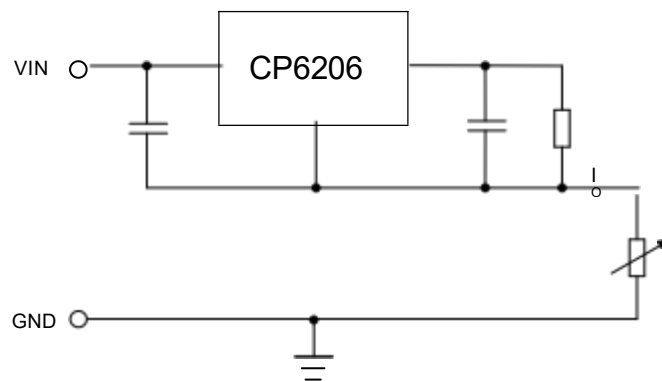
2



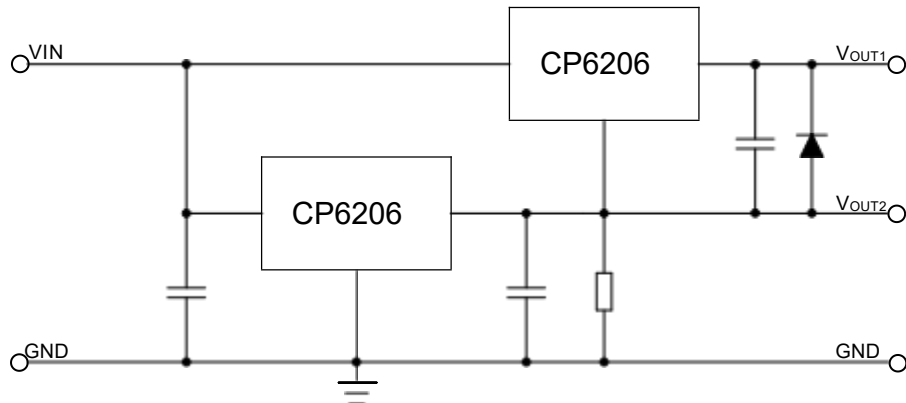
11.4



11.5

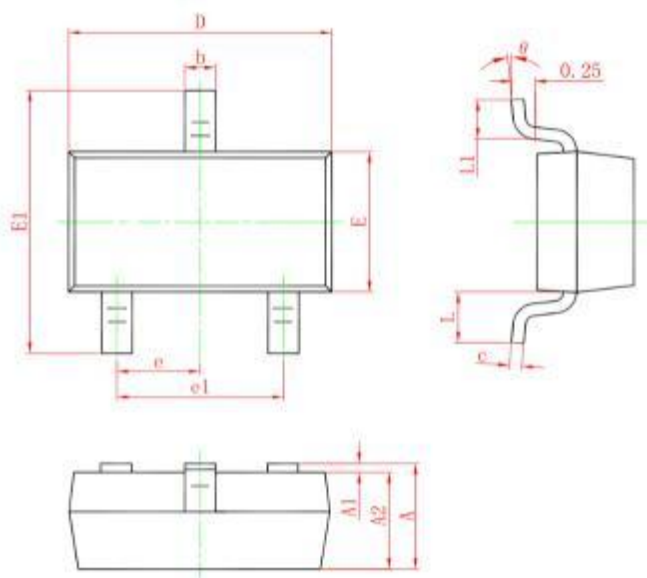


11.6



12 Layout

1. C_{IN} 和 C_{OUT} 离 LDO 尽可能近，一般推荐 $C_{IN}=C_{OUT}$ 在 1uF-10uF 之间，需要注意输入电容耐压值。
2. LDO 输入端建议串联 10Ω 左右的电阻，以吸收前级输入尖峰电压。
3. 尽量大的铺地面积，可以提高抗干扰性，增加 LDO 散热性能。



符号	公制单位 (mm)		英制单位 (inch)	
	Min.	Max.	Min.	Max.
A	0.900	1.150	0.035	0.045
A1	0.000	0.100	0.000	0.004
A2	0.900	1.050	0.035	0.041
b	0.300	0.500	0.012	0.020
c	0.080	0.150	0.003	0.006
D	2.800	3.000	0.110	0.118
E	1.200	1.400	0.047	0.055
E1	2.250	2.550	0.089	0.100
e	0.950 Typ.		0.037 Typ.	
e1	1.800	2.000	0.071	0.790
L1	0.550		0.022	
L	0.300	0.500	0.012	0.020
θ	0°	8°	0°	8°

: