

PXIe-BP3309G3 3U 9槽 PXI Express背板

产品使用手册

R1.00.01



前言

版权归北京阿尔泰科技发展有限公司所有，未经许可，不得以机械、电子或其它任何方式进行复制。本公司保留对此手册更改的权利，产品后续相关变更时，恕不另行通知。

■ 免责声明

订购产品前，请向厂家或经销商详细了解产品性能是否符合您的需求。

正确的运输、储存、组装、装配、安装、调试、操作和维护是产品安全、正常运行的前提。本公司对于任何因安装、使用不当而导致的直接、间接、有意或无意的损坏及隐患概不负责。

■ 安全使用小常识

1. 在使用产品前，请务必仔细阅读产品使用手册；
2. 对未准备安装使用的产品，应做好防静电保护工作(最好放置在防静电保护袋中，不要将其取出)；
3. 在拿出产品前，应将手先置于接地金属物体上，以释放身体及手中的静电，并佩戴静电手套和手环，要养成只触及其边缘部分的习惯；
4. 为避免人体被电击或产品被损坏，在每次对产品进行拔插或重新配置时，须断电；
5. 在需对产品进行搬动前，务必先拔掉电源；
6. 对整机产品，需增加/减少板卡时，务必断电；
7. 当您需连接或拔除任何设备前，须确定所有的电源线事先已被拔掉；
8. 为避免频繁开关机对产品造成不必要的损伤，关机后，应至少等待 30 秒后再开机。

目 录

■ 1 总线结构	3
■ 2 技术参数	3
■ 3 拓扑结构	4
■ 4 背板槽位电流容量	6
■ 5 背板尺寸图 (mm)	6
■ 6 引脚分配	7
6.1 PXIe 系统插槽 (Slot #1) 引脚分配	7
6.1.1 XJ1 (J20) 信号定义	7
6.1.2 XP2 (J18) 信号定义	7
6.1.3 XP3 (J16) 信号定义	7
6.1.4 XP4 (J15) 信号定义	8
6.2 定时触发插槽 (Slot#5) 引脚分配	8
6.2.1 XP4 (J33) 信号定义	8
6.2.2 XP3 (J34) 信号定义	8
6.2.3 TP2 (J117) 信号定义	9
6.2.4 TP1 (J118) 信号定义	9
6.3 PXIe 外设插槽 (Slot#2~4/6~9) 引脚分配	10
6.3.1 P1 信号定义	10
6.3.2 XP3 信号定义	11
6.3.3 XP4 信号定义	11
■ 7 背板连接器说明	12
7.1 ATX 电源接口 (J118)	12
7.2 ATX 12V 电源接口 (J116/J117)	12
7.3 背板状态指示灯接口 (CN1)	12
7.4 系统电源按钮接口 (CN4)	13
7.5 远程监控接口 (J131)	13
7.6 背板上电及风扇模式控制接口 (CN2)	13
7.7 外部 10M 时钟输入输出接口 (J129/J130)	13
7.8 调速风扇 (J121/J122/J123/J124/J125/J126/J127/J128)	13
7.9 模式选择 (SW1)	14

■ 1 总线结构

ATX 电源 接口	PXIe			
	1	2~4	5	6~9
	系统插槽	PXIe 混合外设插槽	PXIe_Timing 槽	PXIe 混合外设插槽

■ 2 技术参数

9 个槽：1 个系统插槽、1 个定时触发槽、7 个 PXIe 混合外设槽

数据吞吐量：系统槽支持 2LINK，最大吞吐量为 24GB/s

设备槽支持 PCIe3.0 x8，最大吞吐量为 8GB/s

支持板载 10M 同步时钟，100M 同步时钟

外观尺寸（mm）：245.38×128.70×52.46mm（宽度×高度×厚度）

电源连接器：1 个 24Pin 标准 ATX 电源接口、2 个 8Pin 12V ATX 电源接口

PCI 总线 VCCIO：+3.3V/+5V 可选择

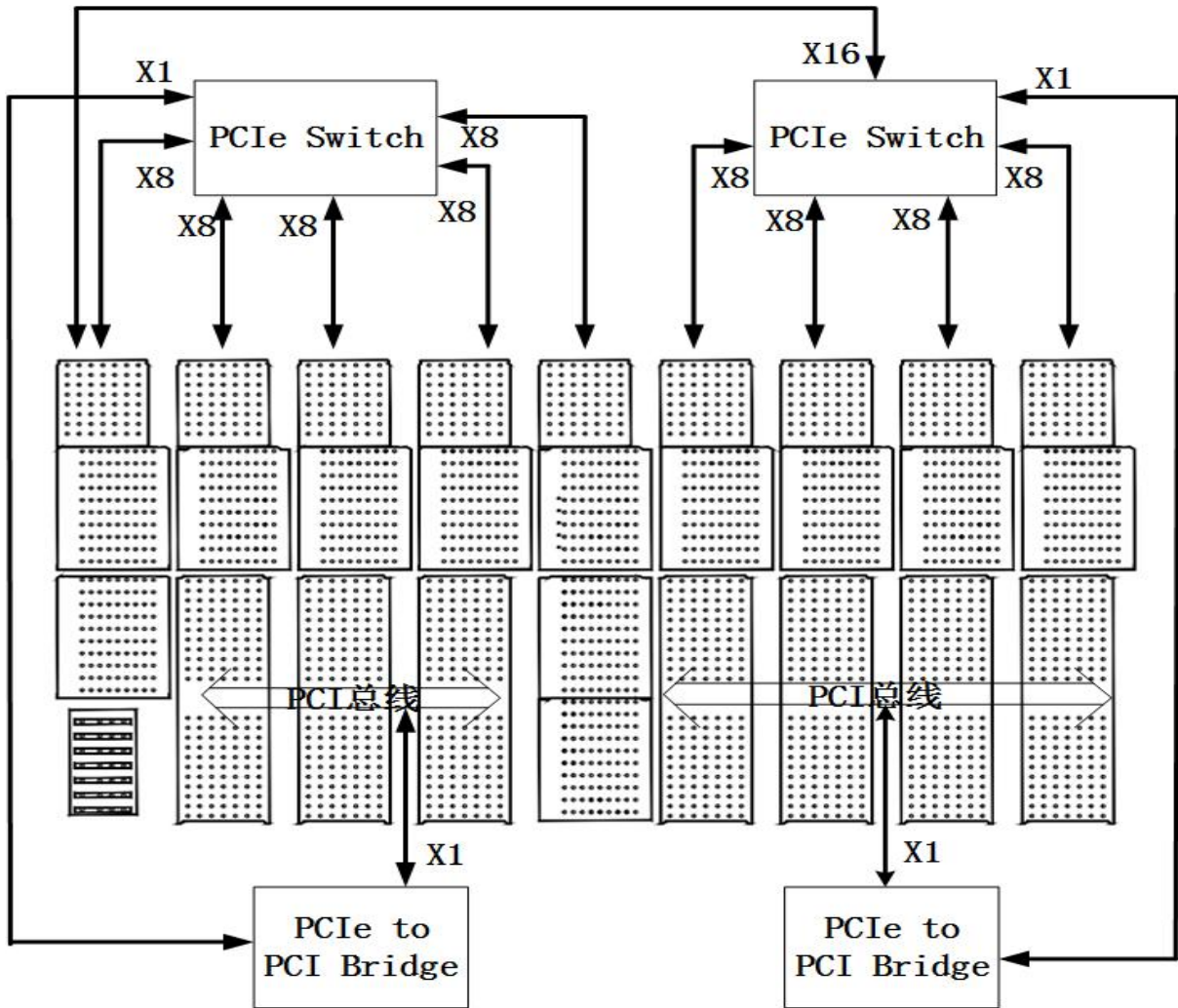
背板上功率最大的电压降：<20mV

阻抗：65ohm ±10 用于跟踪

工作温度：0℃~+70℃

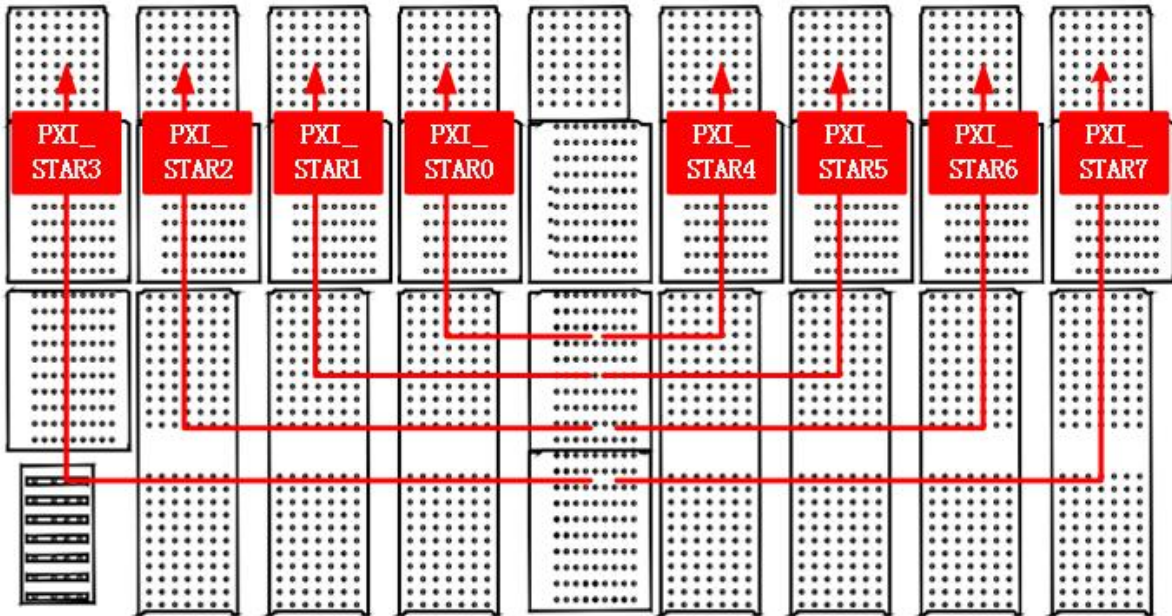
存放温度：-40℃~+85℃

3 拓扑结构

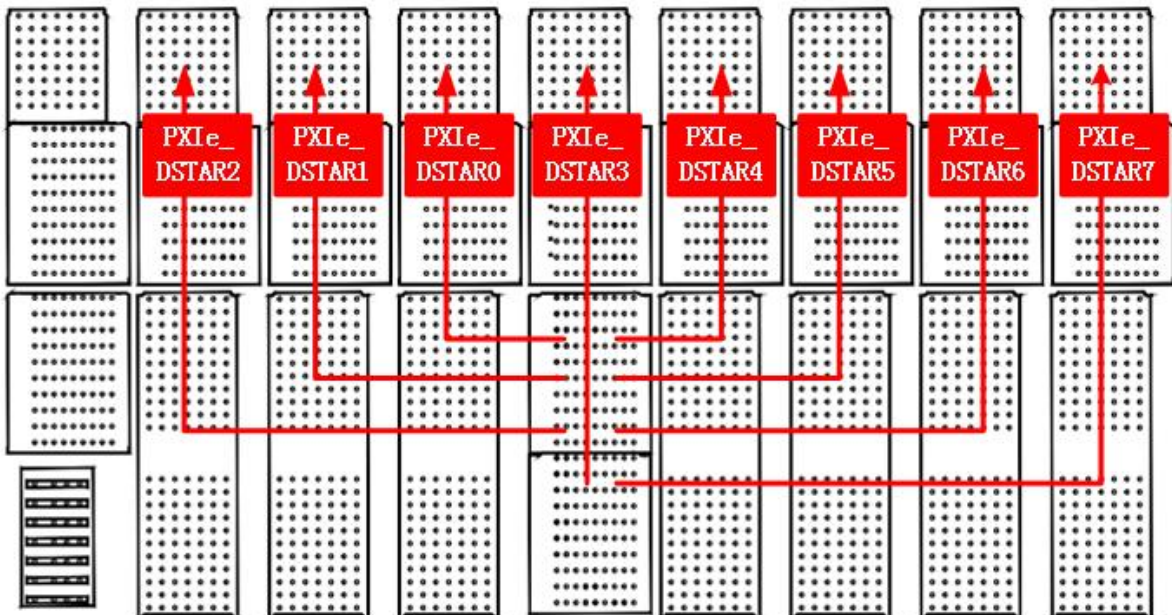


PXI Express System Timing 插槽

System Timing 是插槽 5，提供了一个专用的单端星形触发和 3 对差分星形触发线给外围插槽。单端星型触发 TRIGGER 信号 (PXI_STAR) 如下：



差分星形触发信号 (PXIe_DSTAR) 如下：

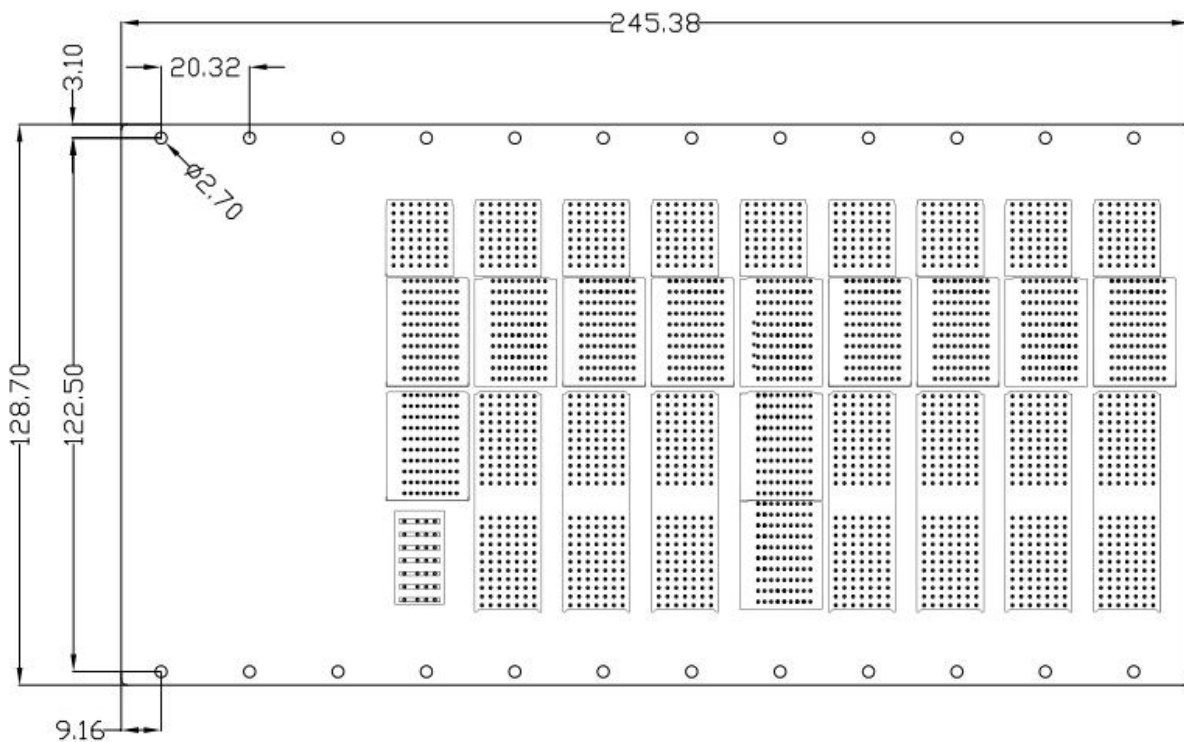


4 背板槽位电流容量

槽位	+5V	V(I/O)	+3.3V	+12V	-12V	5V _{AUX}
系统控制器槽位	15A	—	15A	30A	—	1A
系统触发槽	—	—	6A	4A	—	1A
带有 PXI-1 外设的混合外设插槽	6A	5A	6A	1A	1A	—
PXI Express 外设插槽	—	—	3A	3A	—	1A

注：系统槽位总电流不能超过 45A，系统槽位的最大功耗不超过 140W。

5 背板尺寸图 (mm)



6 引脚分配

6.1 PXIe 系统插槽(Slot #1) 引脚分配

6.1.1 XJ1(J20)信号定义

Pin	1	2	3	4
G	GND	GND	GND	GND
F	12V	12V	12V	12V
E	12V	12V	12V	12V
D	GND	GND	GND	GND
C	5V	5V	5V	5V
B	3.3V	3.3V	3.3V	3.3V
A	GND	GND	GND	GND
Pin	1	2	3	4

6.1.2 XP2(J18)信号定义

Pin	A	B	ab	C	D	cd	E	F	ef
1	2PETp1	2PETn1	GND	2PERp1	2PERn1	GND	2PETp2	2PETn2	GND
2	2PETp3	2PETn3	GND	2PERp3	2PERn3	GND	2PERp2	2PERn2	GND
3	2PETp4	2PETn4	GND	2PERp4	2PERn4	GND	2PETp5	2PETn5	GND
4	2PETp6	2PETn6	GND	2PERp6	2PERn6	GND	2PERp5	2PERn5	GND
5	2PETp7	2PETn7	GND	2PERp7	2PERn7	GND	2PETp8	2PETn8	GND
6	2PETp9	2PETn9	GND	2PERp9	2PERn9	GND	2PERp8	2PERn8	GND
7	2PETp10	2PETn10	GND	2PERp10	2PERn10	GND	2PETp11	2PETn11	GND
8	2PETp12	2PETn12	GND	2PERp12	2PERn12	GND	2PERp11	2PERn11	GND
9	2PETp13	2PETn13	GND	2PERp13	2PERn13	GND	2PETp14	2PETn14	GND
10	2PETp15	2PETn15	GND	2PERp15	2PERn15	GND	2PERp14	2PERn14	GND
Pin	A	B	ab	C	D	cd	E	F	ef

6.1.3 XP3(J16)信号定义

Pin	A	B	ab	C	D	cd	E	F	ef
1	NC	NC	GND	NC	NC	GND	NC	NC	GND
2	NC	NC	GND	PWR_OK	PS_ON#	GND	GND	PWRBTN#	GND
3	SMBDAT	SMBCLK	GND	NC	NC	GND	NC	NC	GND
4	NC	PERST#	GND	2RefClk+	2RefClk-	GND	1 RefClk+	1 RefClk-	GND
5	1PETp0	1PETn0	GND	1PERp0	1PERn0	GND	1 PETp1	1 PETn1	GND
6	1PETp2	1PETn2	GND	1PERp2	1PERn2	GND	1 PERp1	1 PERn1	GND
7	1PETp3	1PETn3	GND	1PERp3	1PERn3	GND	1PETp4	1PETn4	GND
8	1PETp5	1PETn5	GND	1PERp5	1PERn5	GND	1PERp4	1PERn4	GND
9	1PETp6	1PETn6	GND	1PERp6	1PERn6	GND	1PETp7	1PETn7	GND
10	2PETp0	2PETn0	GND	2PERp0	2PERn0	GND	1PERp7	1PERn7	GND
Pin	A	B	ab	C	D	cd	E	F	ef

6.1.4 XP4(J15)信号定义

Pin	Z	A	B	C	D	E	F
1	GND	GA4	GA3	GA2	GA1	GA0	GND
2	GND	5Vaux	GND	GND	WAKE#	ALERT#	GND
3	GND	NC	NC	NC	NC	NC	GND
4	GND	NC	NC	NC	NC	NC	GND
5	GND	PXI_TRIG3	PXI_TRIG4	PXI_TRIG5	GND	PXI_TRIG6	GND
6	GND	PXI_TRIG2	GND	NC	PXI_STAR	PXI_CLK10	GND
7	GND	PXI_TRIG1	PXI_TRIG0	NC	GND	PXI_TRIG7	GND
8	GND	NC	GND	NC	NC	PXI_LBR6	GND
Pin	Z	A	B	C	D	E	F

6.2 定时触发插槽 (Slot#5) 引脚分配

5.2.1 XP4 (J33) 信号定义

Pin	Z	A	B	C	D	E	F
1	GND	GA4	GA3	GA2	GA1	GA0	GND
2	GND	5Vaux	GND	NC	WAKE#	ALERT#	GND
3	GND	12V	12V	GND	GND	GND	GND
4	GND	GND	GND	3.3V	3.3V	3.3V	GND
5	GND	PXI_TRIG3	PXI_TRIG4	PXI_TRIG5	GND	PXI_TRIG6	GND
6	GND	PXI_TRIG2	GND	NC	PXI_CLK10_IN	PXI_CLK10	GND
7	GND	PXI_TRIG1	PXI_TRIG0	NC	GND	PXI_TRIG7	GND
8	GND	PXIe_SYNC_CTRL	GND	NC	PXI_LBL6	PXI_LBR6	GND
Pin	Z	A	B	C	D	E	F

6.2.2 XP3 (J34) 信号定义

Pin	A	B	ab	C	D	cd	E	F	ef
1	PXIe_CL K100+	PXIe_CL K100-	GND	PXIe_SY NC100+	PXIe_SY NC100-	GND	PXIe_DST ARC+	PXIe_DST ARC-	GND
2	NC	GND	GND	PXIe_DS TARB+	PXIe_DS TARB-	GND	PXIe_DST ARA+	PXIe_DST ARA-	GND
3	SMBDAT	SMBCLK	GND	NC	NC	GND	NC	NC	GND
4	NC	PERST#	GND	NC	NC	GND	1 RefClk+	1 RefClk-	GND
5	1PETp0	1PETn0	GND	1PERp0	1PERn0	GND	1 PETp1	1 PETn1	GND
6	1PETp2	1PETn2	GND	1PERp2	1PERn2	GND	1 PERp1	1 PERn1	GND
7	1PETp3	1PETn3	GND	1PERp3	1PERn3	GND	1PETp4	1PETn4	GND
8	1PETp5	1PETn5	GND	1PERp5	1PERn5	GND	1PERp4	1PERn4	GND
9	1PETp6	1PETn6	GND	1PERp6	1PERn6	GND	1PETp7	1PETn7	GND
10	NC	NC	GND	NC	NC	GND	1PERp7	1PERn7	GND
Pin	A	B	ab	C	D	cd	E	F	ef

6.2.3 TP2 (J117) 信号定义

Pin	A	B	ab	C	D	cd	E	F	ef
1	PXIe_DS TARC0+	PXIe_DS TARC0-	GND	NC	NC	GND	NC	NC	GND
2	PXIe_DS TARA0+	PXIe_DS TARA0-	GND	NC	NC	GND	NC	NC	GND
3	PXIe_DS TARB0+	PXIe_DS TARB0-	GND	PXIe_DS TARC1+	PXIe_DS TARC1-	GND	NC	NC	GND
4	PXIe_DS TARB1+	PXIe_DS TARB1-	GND	PXI_STA R0	PXI_STA R1	GND	NC	NC	GND
5	PXIe_DS TARA1+	PXIe_DS TARA1-	GND	PXI_STA R2	PXI_STA R3	GND	NC	NC	GND
6	PXIe_DS TARC2+	PXIe_DS TARC2-	GND	PXI_STA R4	PXI_STA R5	GND	NC	NC	GND
7	PXIe_DS TARB2+	PXIe_DS TARB2-	GND	PXI_STA R6	PXI_STA R7	GND	NC	NC	GND
8	PXIe_DS TARA2+	PXIe_DS TARA2-	GND	NC	NC	GND	NC	NC	GND
9	PXIe_DS TARC3+	PXIe_DS TARC3-	GND	NC	NC	GND	NC	NC	GND
10	PXIe_DS TARB3+	PXIe_DS TARB3-	GND	NC	NC	GND	NC	NC	GND
Pin	A	B	ab	C	D	cd	E	F	ef

6.2.4 TP1 (J118) 信号定义

Pin	A	B	ab	C	D	cd	E	F	ef
1	PXIe_DS TARA3+	PXIe_DS TARA3-	GND	NC	NC	GND	NC	NC	GND
2	PXIe_DS TARC4+	PXIe_DS TARC4-	GND	NC	NC	GND	NC	NC	GND
3	PXIe_DS TARB4+	PXIe_DS TARB4-	GND	NC	NC	GND	NC	NC	GND
4	PXIe_DS TARA4+	PXIe_DS TARA4-	GND	NC	NC	GND	NC	NC	GND
5	PXIe_DS TARC5+	PXIe_DS TARC5-	GND	NC	NC	GND	NC	NC	GND
6	PXIe_DS TARB5+	PXIe_DS TARB5-	GND	NC	NC	GND	NC	NC	GND
7	PXIe_DS TARA5+	PXIe_DS TARA5-	GND	NC	NC	GND	NC	NC	GND
8	PXIe_DS TARC6+	PXIe_DS TARC6-	GND	NC	NC	GND	NC	NC	GND
9	PXIe_DS TARB6+	PXIe_DS TARB6-	GND	PXIe_DST ARC15+	PXIe_DS TARC15-	GND	NC	NC	GND

10	PXle_DS TARA6+	PXle_DS TARA6-	GND	PXle_DST ARB15+	PXle_DS TARB15-	GND	PXle_DST ARA15+	PXle_DS TARA15-	GND
Pin	A	B	ab	C	D	cd	E	F	ef

6.3 PXIe 外设插槽 (Slot#2~4/6~9) 引脚分配

6.3.1 P1 信号定义

P1 接口对应插槽 (Slot#2~Slot#4、Slot#6~Slot#9) 的 J23、J28、J32、J39、J43、J46、J50, 其信号定义为:

Pin	Z	A	B	C	D	E	F
25	GND	5V	REQ64#	ENUM#	3.3V	5V	GND
24	GND	AD[1]	5V	V(I/O)	AD[0]	ACK64#	GND
23	GND	3.3V	AD[4]	AD[3]	5V	AD[2]	GND
22	GND	AD[7]	GND	3.3V	AD[6]	AD[5]	GND
21	GND	3.3V	AD[9]	AD[8]	M66EN	C/BE[0]#	GND
20	GND	AD[12]	GND	V(I/O)	AD[11]	AD[10]	GND
19	GND	3.3V	AD[15]	AD[14]	GND	AD[13]	GND
18	GND	SERR#	GND	3.3V	PAR	C/BE[1]#	GND
17	GND	3.3V	IPMB_SCL	IPMB_SDA	GND	PERR#	GND
16	GND	DEVSEL#	GND	V(I/O)	STOP#	LOCK#	GND
15	GND	3.3V	FRAME#	IRDY#	GND	TRDY#	GND
12-14	Keying Area						
11	GND	AD[18]	AD[17]	AD[16]	GND	C/BE[2]#	GND
10	GND	AD[21]	GND	3.3V	AD[20]	AD[19]	GND
9	GND	C/BE[3]#	IDSEL	AD[23]	GND	AD[22]	GND
8	GND	AD[26]	GND	V(I/O)	AD[25]	AD[24]	GND
7	GND	AD[30]	AD[29]	AD[28]	GND	AD[27]	GND
6	GND	REQ#	GND	3.3V	CLK	AD[31]	GND
5	GND	NC	NC	RST#	GND	GNT#	GND
4	GND	3.3V	HEALTHY#	V(I/O)	INTP	INTS	GND
3	GND	INTA#	INTB#	INTC#	5V	INTD#	GND
2	GND	TCK	5V	TMS	TDO	TDI	GND
1	GND	5V	-12V	TRST#	+12V	5V	GND
Pin	Z	A	B	C	D	E	F

6.3.2 XP3 信号定义

XP3 接口对应插槽（Slot#2~Slot#4、Slot#6~Slot#9）的 J22、J26、J31、J37、J41、J45、J48 其信号定义为：

Pin	A	B	ab	C	D	cd	E	F	ef
1	PXIe_CLK 100+	PXIe_CLK 100-	GND	PXIe_SY NC100+	PXIe_SY NC100-	GND	PXIe_DS TARC+	PXIe_DS TARC-	GND
2	NC	GND	GND	PXIe_DS TARB+	PXIe_DS TARB-	GND	PXIe_DS TARA+	PXIe_DS TARA-	GND
3	SMBDAT	SMBCLK	GND	NC	NC	GND	NC	NC	GND
4	NC	PERST#	GND	NC	NC	GND	1RefClk+	1RefClk-	GND
5	1PETp0	1PETn0	GND	1PERp0	1PERn0	GND	1 PETp1	1 PETn1	GND
6	1PETp2	1PETn2	GND	1PERp2	1PERn2	GND	1 PERp1	1 PERn1	GND
7	1PETp3	1PETn3	GND	1PERp3	1PERn3	GND	1PETp4	1PETn4	GND
8	1PETp5	1PETn5	GND	1PERp5	1PERn5	GND	1PERp4	1PERn4	GND
9	1PETp6	1PETn6	GND	1PERp6	1PERn6	GND	1PETp7	1PETn7	GND
10	NC	NC	GND	NC	NC	GND	1PERp7	1PERn7	GND
Pin	A	B	ab	C	D	cd	E	F	ef

6.3.3 XP4 信号定义

XP4 接口对应插槽（Slot#2~Slot#4、Slot#6~Slot#9）的 J21、J25、J29、J36、J40、J44、J47，其信号定义为：

Pin	Z	A	B	C	D	E	F
1	GND	GA4	GA3	GA2	GA1	GA0	GND
2	GND	5Vaux	GND	NC	WAKE#	ALERT#	GND
3	GND	12V	12V	GND	GND	GND	GND
4	GND	GND	GND	3.3V	3.3V	3.3V	GND
5	GND	PXI_TRIG3	PXI_TRIG4	PXI_TRIG5	GND	PXI_TRIG6	GND
6	GND	PXI_TRIG2	GND	NC	PXI_STAR	PXI_CLK10	GND
7	GND	PXI_TRIG1	PXI_TRIG0	NC	GND	PXI_TRIG7	GND
8	GND	NC	GND	NC	PXI_LBL6	PXI_LBL6	GND
Pin	Z	A	B	C	D	E	F

7 背板连接器说明

7.1 ATX 电源接口 (J118)

引脚	信号	引脚	信号
1	+3.3V	13	+3.3V
2	+3.3V	14	-12V
3	GND	15	GND
4	+5V	16	PS_ON
5	GND	17	GND
6	+5V	18	GND
7	GND	19	GND
8	PWR_OK	20	NC
9	+5VSTB	21	+5V
10	+12V	22	+5V
11	+12V	23	+5V
12	+3.3V	24	GND

7.2 ATX 12V 电源接口 (J116/J117)

引脚	信号	引脚	信号
1	GND	5	+12V
2	GND	6	+12V
3	GND	7	+12V
4	GND	8	+12V

7.3 背板状态指示灯接口(CN1)

引脚	定义	状态说明	
1	TEMP_LED+	背板传感器 测温指示	灯闪：测温高于 70℃
2	TEMP_LED-		
3	FAN_LED+	风扇状态指 示灯	灯闪：转速低于 800RPM 或未测到转速
4	FAN_LED-		
5	PWR_LED+	背板电源指 示灯	灯亮：电源正常
6	PWR_LED-		灯闪：有 1 个或 2 个电压超出±5%

7.4 系统电源按钮接口 (CN4)

注：电源按钮只能使用复位按钮。

引脚	定义
1	GND
2	PWR_Button

7.5 远程监控接口 (J131)

引脚	信号	引脚	信号
1	GND	2	+12V
3	+5V	4	NC
5	NC	6	-12V
7	+3.3V	8	GND
9	EXT_INHIBIT	10	NC

7.6 背板上电及风扇模式控制接口 (CN2)

引脚	信号	功能说明
1	FAN_MODE	Auto 模式：断开 1/2 脚，风扇根据实时温度自动控制 Manual 模式：短路 1/2 脚，风扇全速运转
2	GND	
3	POWER_MODE	Default 模式：断开 3/4 脚，通过 CN3 的触发信号使能电源 Manual 模式：短路 3/4 脚，通过 J3 的 INHIBIT#来控制电源
4	GND	

7.7 外部 10M 时钟输入输出接口 (J129/J130)

J129:外部 10M 时钟输入接口

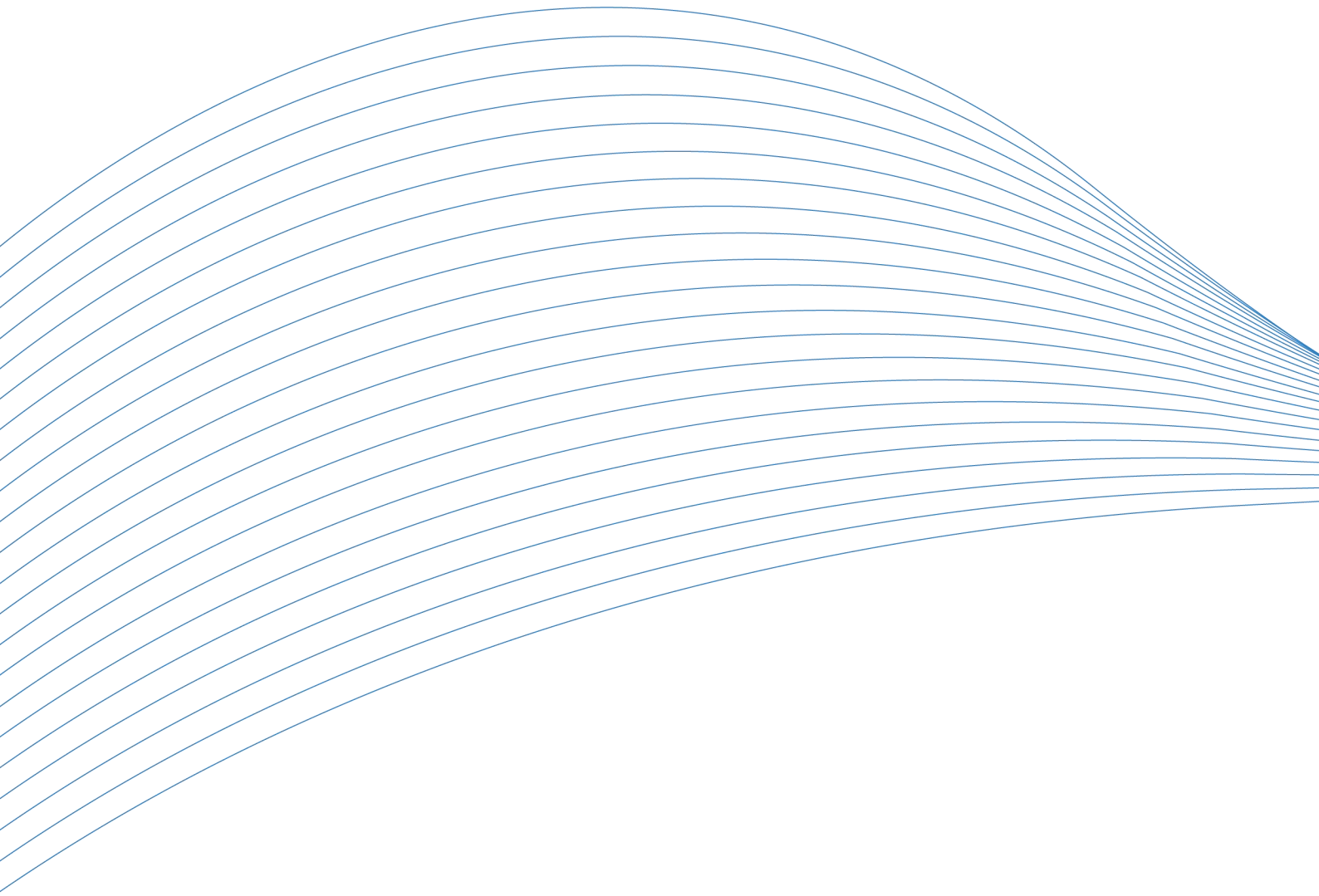
J130:外部 10M 时钟输出接口

7.8 调速风扇 (J121/J122/J123/J124/J125/J126/J127/J128)

引脚	信号
1	GND
2	+12V
3	FG
4	PWM

7.9 模式选择 (SW1)

	B1 (PCI 时钟选择)	B2(VI/O 电压)
ON	66MHZ	3.3V
OFF	33MHZ	5V



阿尔泰科技

服务热线：400-860-3335

网址：www.art-control.com